

SAMOPOSLUŽNI AUTOMAT ZA NAPITKE

Gašpar, Jurica

Undergraduate thesis / Završni rad

2020

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Karlovac University of Applied Sciences / Veleučilište u Karlovcu**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:128:594941>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2024-11-19**



VELEUČILIŠTE U KARLOVCU
Karlovac University of Applied Sciences

Repository / Repozitorij:

[Repository of Karlovac University of Applied Sciences - Institutional Repository](#)



zir.nsk.hr



DIGITALNI AKADEMSKI ARHIVI I REPOZITORIJI

SAMOPOSLUŽNI AUTOMAT ZA NAPITKE

Gašpar, Jurica

Undergraduate thesis / Završni rad

2020

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Karlovac University of Applied Sciences / Veleučilište u Karlovcu**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:128:594941>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2023-02-15**



VELEUČILIŠTE U KARLOVCU
Karlovac University of Applied Sciences

Repository / Repozitorij:

[Repository of Karlovac University of Applied Sciences - Institutional Repository](#)



zir.nsk.hr



DIGITALNI AKADEMSKI ARHIVI I REPOZITORIJI

Veleučilište u Karlovcu
Strojarski odjel
Stručni studij Mehatronike

Jurica Gašpar
Samoposlužni automat za napitke
Završni rad

Karlovac, 2020. godina.

Veleučilište u Karlovcu
Strojarski odjel
Stručni studij Mehatronike

Jurica Gašpar
Samoposlužni automat za napitke
Završni rad

mr. sc. Vedran Vyroubal

Karlovac, 2020. godina.

Izjavljujem da sam ovaj rad izradio samostalno koristeći stečena znanja tijekom studija i navedenu literaturu.

Prilikom izrade ovog rada proširio sam svoje znanje i stekao dragocjeno iskustvo za koje vjerujem da će mi u budućnosti zasigurno biti od koristi. Želio bi se zahvaliti svima koji su me podržali na ovom putu. Posebno zahvaljujem svom mentoru, gospodinu Vedranu Vyroubalu na njegovom angažmanu prilikom pisanja ovog rada.

Jurica Gašpar

SADRŽAJ

SAŽETAK	I
SUMMARY	II
POPIS SLIKA	III
POPIS TABLICA	V
POPIS OZNAKA	VI
1. UVOD	1
2. DIGITALNI PODATAK	2
2.1. Prikazivanje digitalnog podatka električnim veličinama	2
2.2. Izobličenje signala u digitalnom sustavu	3
2.3. A/D pretvorba	4
3. DIGITALNI SUSTAVI I OBRADA PODATAKA	5
3.1. Digitalni automat	5
3.2. Logika sudova	8
3.3. Logički sklopovi	8
3.3.1. Osnovni i izvedeni logički sklopovi	8
3.3.2. Univerzalni logički sklopovi	11
3.4. Memorijski sklopovi	12
3.4.1. SR-bistabil	12
3.4.2. JK-bistabil	14
3.4.3. D-bistabil	15
3.5. Kombinacijski sklopovi	16
3.6. Sekvencijski sustavi	17
4. SINTEZA AUTOMATA	19
4.1. Koncept I	19
4.2. Koncept II	20
4.3. Sinteza pojednostavljenog automata	21
4.3.1. Automat 3-2 izveden s JK-bistabilima	25
4.3.2. Automat 3-2 izveden s D-bistabilima	29
4.4. Sinteza izvedenog automata	32
4.4.1. Automat 5-3 izveden s JK-bistabilima	39
4.4.2. Automat 5-3 izveden s D-bistabilima	45
5. ELEKTRONIČKI LOGIČKI SKLOPOVI	51

5.1. Bipolarni tranzistor.....	51
5.2. Tranzistorska izvedba logičkih sklopova	52
5.3. Tranzistorska izvedba memorijskih sklopova	53
5.4. Integrirani logički sklopovi	55
6. ELEKTRONIČKA IZVEDBA AUTOMATA	59
6.1. Logičko-memorijski sklop	59
6.2. Izvršni sklop	62
6.3. Upravljački sklop - Generator pravokutnih impulsa	63
6.4. Sklop za određivanje količine napitka unutar spremnika.....	66
6.5. Sklop sustava napajanja	67
7. IZRADA PROTOTIPA	69
7.1. Crtanje tiskanih veza i izrada tiskane pločice	69
7.2. Mehanizam završetka isporuke	72
7.3. Testiranje sklopova i mjerenje	72
8. ZAKLJUČAK	74
9. LITERATURA	75
10. PRILOZI	77

SAŽETAK

Tema ovog rada je projektiranje i izrada prototipa samoposlužnog automata za napitke, te analiza rada uređaja. Rad je podijeljen na tri veća dijela. Prvi dio opisuje automat kao sustav i bavi se sintezom automata. Drugi dio odnosi se na izvedbu automata, odnosno bavi se odabirom komponenti i izborom integriranih krugova koji se koriste kako bi se uređaj realizirao. Također, ovaj dio objašnjava rad svake komponente sustava zasebno, ali i kao cjeline. Treći dio prati praktični dio rada, odnosno izradu. Opisuje rad u simulacijskim programima, spajanje, mjerenje, te izradu tiskane pločice i kućišta. U radu se razmatraju dva koncepta. Odabrani koncept je izrađen prema dobivenom proračunu.

Ključne riječi: Samoposlužni automat, sinteza sekvencijskog sklopa

SUMMARY

The topic of this thesis is the design and production of a prototype of a self-service beverage machine, and the analysis of the device operation. The thesis is divided into three major parts. The first part describes the machine as a system and deals with the synthesis of its sequential circuit. The second part refers to the design of machine, ie it deals with the selection of components and the selection of integrated circuits that are used to realize the device. Also, this section explains the operation of each component separately, but also as a whole. The third part follows the practical part of the work, ie making. Describes work in simulation programs, connection, measurement, production of printed circuit board and housing. The thesis discusses two concepts. The selected concept was made according to the obtained calculation.

Keywords: Self-service beverage machine, sequential circuit design procedure

POPIS SLIKA

Slika 1: Predočavanje binarnih veličina mehaničkom sklopkom (prekidačem) [1]	2
Slika 2: Prikaz binarnih veličina naponskim razinama a)unipolarni b)bipolarni signal [1]	3
Slika 3: Pravokutni impuls a)idealni b) realni [1].....	4
Slika 4: A/D pretvorba	4
Slika 5: Sustav.....	5
Slika 6: Automat	5
Slika 7: Građa digitalog automata.....	6
Slika 8: Automat s upravljenjem.....	6
Slika 9: Automat s regulacijom.....	7
Slika 10: Automat za vođenje procesa	7
Slika 11: Automat s ograničenim samoprogramiranjem	7
Slika 12: Automat koji razmišlja	8
Slika 13: I funkcija realizirana s pomoću sklopki A i B [1]	9
Slika 14: ILI funkcija realizirana s pomoću sklopki A i B [1].....	9
Slika 15: NE funkcija realizirana s pomoću sklopke A [1]	9
Slika 16: Logička shema i simbol SR-bistabila izvedenog pomoću NILI sklopova	12
Slika 17: Logična shema i simbol SR-bistabila izvedenog pomoću NI sklopova	12
Slika 18: Dijagram stanja SR-bistabila	13
Slika 19: Logička shema i simbol upravljano SR-bistabila	14
Slika 20: Logička shema i simbol upravljano JK-bistabila	14
Slika 21: Dijagram stanja JK-bistabila	15
Slika 22: Dijagram stanja D-bistabila	16
Slika 23: Blok-shema kombinacijskog sklopa	16
Slika 24: Blok-shema sekvencijskog sustava	17
Slika 25: Ciklus isporke napitka - Koncept I.....	20
Slika 26: Ciklus isporuke napitka - Koncept II.....	21
Slika 27: Dijagram toka pojednostavljenog samoposlužnog automata	22
Slika 28: Pojednostavljeni automat za napitke	23
Slika 29: Dijagram stanja pojednostavljenog samoposlužnog automata	24
Slika 30: Rad u programu Logic Friday	28
Slika 31: Logička shema automata 3-2 izvedena s JK-bistabilom	29
Slika 32: Logička shema automata 3-2 izvedena s D-bistabilom	31
Slika 33: Složenija izvedba samoposlužnog automata za napitke	32
Slika 34: Rad u Microsoft Excel-u.....	42
Slika 35: Logička shema automata 5-3 izvedena s JK-bistabilom (bez izlaza Y3).....	45
Slika 36: Logička shema automata 5-3 izvedena s D-bistabilom (bez izlaza Y3).....	50
Slika 37: Tranzitorska sklopka s bipolarnim NPN tranzistorom	52
Slika 38: Dvoulazni NAND sklop izveden s bipolarnim tranzistorima - TTL	53
Slika 39: Shema bistabila izvedenog uz pomoć bipolarnih tranzistora	54
Slika 40: Shema bistabila sa statističkim ulazima za okidanje	55
Slika 41: DIP kućište	57
Slika 42: Plosnato kućište	57

Slika 43: Kućište za površinsku montažu	58
Slika 44: Elektronička shema logističko-memorijskog sklopa.....	60
Slika 45: Izvršni sklop - dvostupanjska sklopka.....	62
Slika 46: Sklop NE555 u spoju astabila.....	64
Slika 47: Testiranje logičko-memorijskog i upravljačkog sklopa na eksperimentanoj pločici	65
Slika 48: Mjerenje frekvencije korištenjem digitalnog oscilosklopa.....	65
Slika 49: Sklop za određivanje količine napitka unutar spremnika	66
Slika 50: Shema sklopa sustava napajanja.....	67
Slika 51: Rad u EAGLE-u	69
Slika 52: Tiskane veze	70
Slika 53: Postupak jetkanja.....	70
Slika 54: Tiskana pločica nakon postupka jetkanja	71
Slika 55: Prototip tiskane pločice	71
Slika 56: Mehanizam završetka isporuke	72
Slika 57: Ponovljeno mjerenje frekvencije	73

POPIS TABLICA

Tablica 1: Osnovni logički sklopovi.....	10
Tablica 2: Izvedeni logički sklopovi.....	10
Tablica 3: Ekvivalentni logički sklopovi izvedeni uz pomoć NI.....	11
Tablica 4: Tablica stanja SR-bistabila	13
Tablica 5: Tablica stanja JK-bistabila	15
Tablica 6: Tablica stanja D-bistabila	15
Tablica 7: Tablica stanja pojednostavljenog samoposlužnog automata	24
Tablica 8: Kodirani oblik tablice stanja pojednostavljenog samoposlužnog automata	25
Tablica 9: Tablica uzbude JK-bistabila.....	25
Tablica 10: Tablica uzbude pojednostavljenog samoposlužnog automata s JK-bistabilima	26
Tablica 11: Tablica uzbude D-bistabila	30
Tablica 12: Tablica uzbude pojednostavljenog samoposlužnog automata s D-bistabilima	30
Tablica 13: Tablica stanja složenije izvedbe automata za napitke	36
Tablica 14: Kodirani oblik tablice stanja složenije izvedbe samoposlužnog automata.....	39
Tablica 15: Tablica uzbude složenije izvedbe automata izvedenog s JK-bistabilima	42
Tablica 16: Tablica uzbude složenije izvedbe automata izvedenog s D-bistabilima.....	48
Tablica 17: Bipolarni integrirani logički sklopovi.....	56
Tablica 18: Unipolarni integrirani logički sklopovi.....	56
Tablica 19: Usporedba značajnih skupina integriranih logičkih sklopova	57
Tablica 20: Karakteristične veličine sklopova serije 74xx - TTL.....	59

POPIS OZNAKA

Oznaka	Jedinica	Opis
R_{MAX}	Ω	Maks. Vrijednost pull down otpornika
$(U_{IL})_{MAX}$	V	Maks. Vrijednost ulaznog napona niske razine
I_{IL}	mA	Ulazna struja niske razine
R	Ω	Odabrana vrijednost pull down otpornika
U_{CC}	V	Napon napajanja
P_R	W	Utrošak snage na otporniku R
$(I_C)_{MAX}$	mA	Maks. Struja kolektora
I_{L0}	mA	Struja kroz zavojnicu releja u trenutku $t = 0$
U_{CE}	V	Pad napona između kolektora i emitera
R_L	Ω	Otpor zavojnice (omski)
I_B	mA	Struja baze
β		Faktor istosmjernog strujnog pojačanja
R_B	Ω	Vrijednost otpornika baze
U_{Y1}	V	Vrijednost napona visoke razine izlaznog sklopa Y_1
U_{BE}	V	Pad napona između baze i emitera
t_{high}	μs	Vrijeme logičke jedinice
t_{low}	μs	Vrijeme logičke nule
f	Hz	Radna frekvencija
d		Radni ciklus
U_{isp}	V	Vrijednost ispravljenog napona
U_S	V	Vrijednost napona na sekundaru transformatora
U_D	V	Pad napona na ispravljačkoj diodi prilikom vođenja
$(P_{upr})_{MAX}$	W	Snaga potrebna za rad upravljačkog sklopa
I_{upr}	mA	Struja napajanja upravljačkog sklopa
η		Iskoristivost
P_{ul}	W	Ulazna snaga
I_{ul}	mA	Ulazna struja u sklop
I_{isp}	mA	Struja potrebna za isporuku napitka
I_m	mA	Struja elektromotora
I_{em}	mA	Struja elektromagnetskog ventila
I_{uk}	mA	Maksimalna radna struja
P_{uk}	W	Ukupan utrošak snage sklopa
V_S	ml	Volumen spremnika
$V_{\check{c}}$	ml	Volumen čaše
n		Mogući broj isporuka

1. UVOD

Promatranjem svijeta oko sebe čovjek dolazi do spoznaje da se neke radnje mogu obavljati na lakši način. U želji da si olakša svakodnevni život, čovjek počinje izrađivati i koristi različita pomagala i naprave. Razmišljanjem dolazi do zaključka da se neki procesi mogu obavljati samostalno. Čovjek počinje izrađivati i usavršavati uređaje koji ga mogu zamijeniti. Takvi uređaji nazivaju se automati. Svaki automat rješava određenu problematiku, odnosno izvršava određen zadatak bez čovjekove interakcije.

Prvi automati pojavljuju se u starom vijeku. Takvi automati bili su veoma primitivni, koristili su jednostavne mehaničke elemente poput zupčanika, opruga i poluga, te su imali veoma ograničene mogućnosti. Razvoj znanosti, posebno matematike i logike stvorio je potrebne teoretske preduvjete za konstruiranje složenijih automatskih sustava.

Za vrijeme Prve industrijske revolucije (kraj 18. st – sredina 19. st.) dolazi do mnogih znanstvenih otkrića i izuma. Najznačajniji izum iz tog vremena bio je izum parnog stroja. Škotski izumitelj James Watt 1784. patentirao je parni stoj sa centrifugalnim regulatorom za regulaciju broja okretaja. Taj izum postavio je temelje automatske regulacije i automatizacije. Svi automati toga vremena bili su zasnovani na mehaničkoj tehnologiji, što je onemogućavalo postizanje veće kompleksnosti i brzine.

Drugi veoma bitan događaj u povijesti automatizacije bio je izum poluvodičkog elementa koji se zove tranzistor. Tranzistor je aktivni poluvodički element koji može raditi kao pojačalo ili kao upravljana sklopka, pa se zbog toga široko primjenjuje u automatici i regulaciji. Drugom polovicom 20. st. Integriranjem velikog broja tranzistora na mali komadić silicija započeo je nagli razvoj integriranih krugova. Masovna i vrlo jeftina proizvodnja omogućuje njihovu široku primjenu. Integrirani krugovi se smanjuju, počinju raditi na sve većim brzinama i koriste sve manje energije.

Razvojem poluvodičke tehnologije dolazi do povećanja mogućnosti automata. Današnji automati imaju sposobnost učenja i donošenja zaključaka na temelju prošlih iskustva. Ova tehnologija usavršava se svaki dan. Implementacijom postojećih tehnologija poput kvantnog računala i neuronskih mreža u bliskoj budućnosti očekuju se automati s mogućnošću razmišljanja, odnosno automati koji bi intuitivno donosili zaključke poput ljudskog bića.

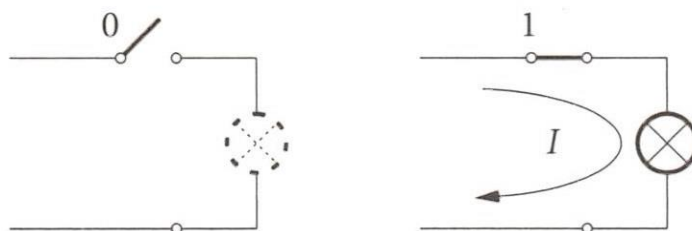
2. DIGITALNI PODATAK

Informacija koja je zapisana nizom električkih impulsa naziva se digitalni podatak. Podatak prikazan na digitalan način ne sadržava informaciju u amplitudi impulsa (kao kod analognih sustava), već se informacija dobiva iz prisutnosti ili neprisutnosti impulsa. Zbog toga je digitalni podatak mnogo manje podložan smetnjama prilikom obrade signala, a rad digitalnog sustava pouzdaniji je od analognoga.

Impuls je poremećaj određenog trajanja i intenziteta. U idealnom slučaju digitalni sustav bi trebao imati impulse pravokutnog oblika. U stvarnosti ti su impulsi izobličeni pravokutni impulsi, a razlog je djelovanje parazitne kapacitivnosti između vodiča i uzemljenja (mase). Oblik realnog impulsa (eksponencijalni bridovi) može se aproksimirati pravcima, pa realni impuls poprima oblik trapeza.

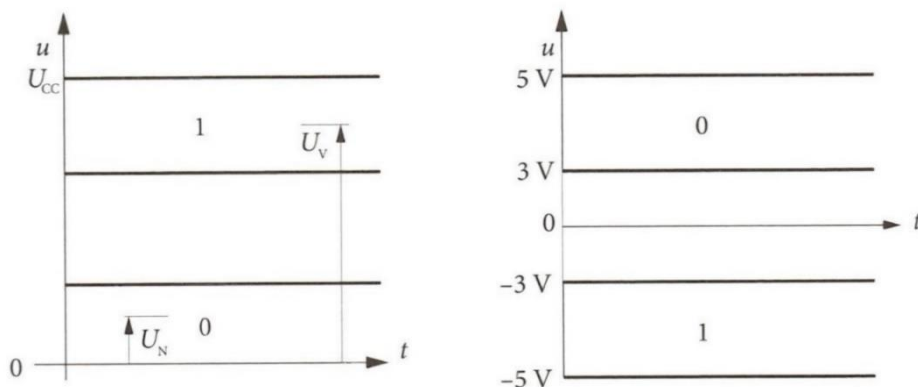
2.1. Prikazivanje digitalnog podatka električnim veličinama

Razvojem matematike razvili su se i različiti brojevni sustavi. Promatranjem povijesti brojevnih sustava može se zaključiti da je najprikladniji brojevni sustav za čovjekovu uporabu dekadski brojevni sustav. To nije slučaj s uređajima za digitalnu obradu podataka. U digitalnim sustavima podaci se prikazuju kao nizovi bitova, odnosno znamenki koje mogu poprimiti vrijednost jedinice ili nule. Najjednostavniji način za predočavanje binarnih veličina je uz pomoć sklopke (sl. 1.). Sklopka (prekidač) može biti u dva položaja; ili otvorena ili zatvorena pa prema tome mogu joj se pridijeliti značenja 0 i 1. Otvorena sklopka predstavlja prekid strujnog kruga, žarulja ne svijetli, te joj se pridjeljuje logička nula. Kada se sklopka zatvori poteći će struja I , žarulja će zasvijetliti pa joj se pridjeljuje logička jedinica.



Slika 1: Predočavanje binarnih veličina mehaničkom sklopkom (prekidačem) [1]

Za realizaciju pomoću elektroničkih sklopova najprikladnije je značenje 0 i 1 pridijeliti naponskim razinama (sl. 2.) tako da primjerice 0 V odgovara binarnoj 0, a +5 V binarnoj 1. Moguće je također da jedna razina bude pozitivna, a druga negativna. Pritom i gornja i donja razina mogu varirati u širokim granicama, a da to ne utječe na binarno značenje koje mu je pridijeljeno. Unipolarni signali koriste se tipično unutar digitalnog sustava, a bipolarni prilikom prijenosa podataka na daljinu.



Slika 2: Prikaz binarnih veličina naponskim razinama a) unipolarni b) bipolarni signal [1]

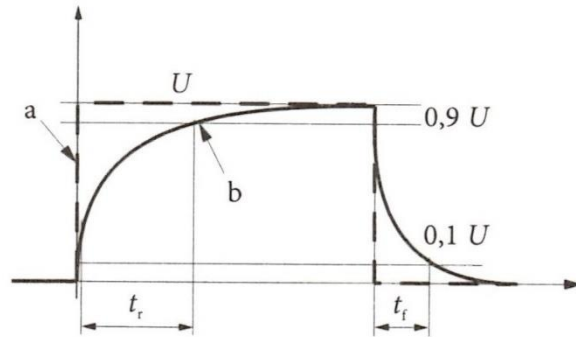
Visokom naponu U_V pridijeljeno je značenje logičke 1, a niskom naponu U_N značenje 0. Pritom ti naponi mogu varirati unutar svog područja, a da se pri tome njihovo logičko značenje ne mijenja. Da bi razlučivanje između 0 i 1 bilo sigurno, u realnom sustavu mora između njih postojati zabranjeno područje (iscrtano područje na slici) u kojem se napon ne smije naći, osim kratkotrajno, za vrijeme prijelaza iz jednog stanja u drugo [1].

Opisani način prikazivanja digitalnog podatka poznat je pod nazivom pozitivna logika. Također, postoji i komplementarna, negativna logika u kojoj su vrijednosti logičke jedinice i nule zamijenjene, ali je ona praktično rjeđe zastupljena.

2.2. Izobličenje signala u digitalnom sustavu

Svaka neželjena promjena valnog oblika signala prilikom prijenosa kroz sustav naziva se izobličenje signala. Najčešći uzroci izobličenja signala u digitalnim sustavima su refleksije, preslušavanja te paraziti kapacitet i induktivitet. Refleksija je pojava koja dolazi do izražaja kada je duljina vodova kojima signal putuje relativno velika u odnosu na valnu duljinu samog signala. Preslušavanja su rezultat utjecaja međukapaciteta i međuinduktiviteta. Manifestiraju se kao pojava pozitivnih ili negativnih naponskih smetnji na vodiču usred promjene napona na nekom drugom vodiču. Parazitne kapacitivnosti i induktivnosti izobličuju signal tako da utječu na povećanje vremena potrebnog za promjenu naponskih razina u digitalnom sustavu. Najveće izobličenje signala javlja se zbog pojave parazitne kapacitivnosti. Tu pojavu je potrebno malo detaljnije objasniti zbog toga što je neizbježna i jer ima najveći doprinos u distorziji valnog oblika.

Montiranjem i međusobnim povezivanjem integriranih krugova i drugih komponenti na tiskanoj pločici nastaju elektronički sustavi. Tiskana pločica napravljena je od izolacijskog materijala (dielektrik) na koji je nanesen vodljivi sloj (obično bakreni). Do izobličenja dolazi zbog toga što se impulsi prenose fizičkim vodovima koji nisu idealni. Svaki vod u elektroničkom sklopu zbog svojih fizikalnih svojstava ponaša se kao RC mreža izobličujući oblik impulsa. Prilikom projektiranja pojedinih elektroničkih sklopova poželjno je obratiti pažnju na pojavu parazitne kapacitivnosti i ne zaboraviti na ulaznu kapacitivnost sklopa. Moguće je nacrtati relativno točnu ekvivalentnu shemu koja ukazuje na efekte kapacitivnog opterećenja voda.

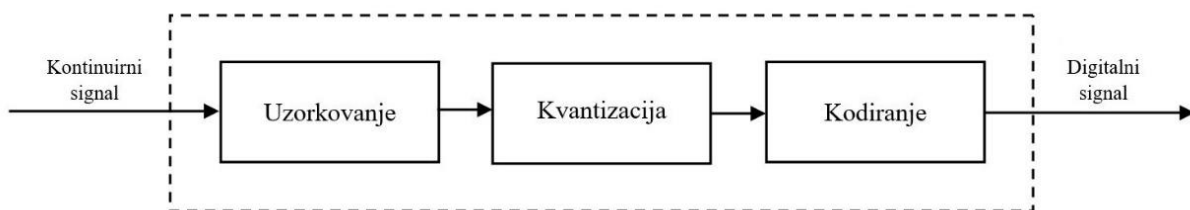


Slika 3: Pravokutni impuls a)idealni b) realni [1]

Slika 3. prikazuje pravokutni naponski impuls. Slovom „a“ je označen idealni impuls, dok je slovom „b“ označen realni impuls. Zbog ranije navedenih fizikalnih pojava, potrebno je neko vrijeme da napon od nule naraste na puni iznos. Vrijeme porasta t_r definira se kao vrijeme potrebno za rast impulsa od 10% do 90% punog iznosa, dok je vrijeme pada t_f definirano kao vrijeme potrebno impulsu da padne s 90% na 10% punog iznosa. Trajanje impulsa T je vrijeme između polovine amplitude signala na prednjem i stražnjem rubu impulsa. Kod suvremenih elektroničkih sklopova vrijeme trajanja impulsa gotovo uvijek je u nanosekundnom ili u mikrosekundnom području.

2.3. A/D pretvorba

Signali koji se obrađuju u digitalnom sustavu moraju biti isključivo u digitalnom obliku kako bi ih automat mogao razumjeti. Ako su signali analogni potrebno ih je pretvoriti u digitalni oblik. Pretvorba analognog signala u digitalni oblik naziva se A/D pretvorba (engl. Analog to Digital) i sastavni je dio suvremenih sustava za obradu, prijenos i pohranu informacija. Postupak se može izvesti na više načina. Najčešći oblik A/D pretvorbe (sl. 4.) obavlja se u tri koraka, a to su: uzorkovanje, kvantizacija i kodiranje.



Slika 4: A/D pretvorba

3. DIGITALNI SUSTAVI I OBRADA PODATAKA

Cjelina koja reagira na poticaj (pobudu) dajući odziv naziva se sustav. Svaki sustav obrađuje neke informacije, odnosno signale. Signal je opaziva fizikalna veličina koja prenosi neku informaciju. Ulazni signal naziva se i pobuda, dok se izlazni signal naziva odziv. Ako su poznata dva od tri parametra nekog jednostavnijeg sustava, kao npr. ulazni signal i specifikacije sustava (uz uvjet da su nam početni uvjeti poznati) možemo na veoma jednostavan način, primjenom matematike doći do odziva sustava. Za shvaćanje ponašanja kompleksnijih sustava koriste se različiti modeli koji opisuju ponašanje promatranih pojava.



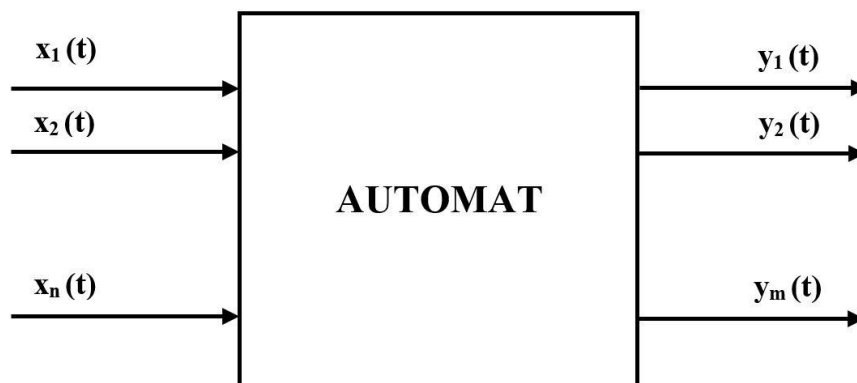
Slika 5: Sustav

Drugim riječima, sustav je matematički model koji transformira ulaz $x(t)$ u izlaz $y(t)$, a transformacija je predstavljena operatorom T .

$$T\{x(t)\} = y(t)$$

3.1. Digitalni automat

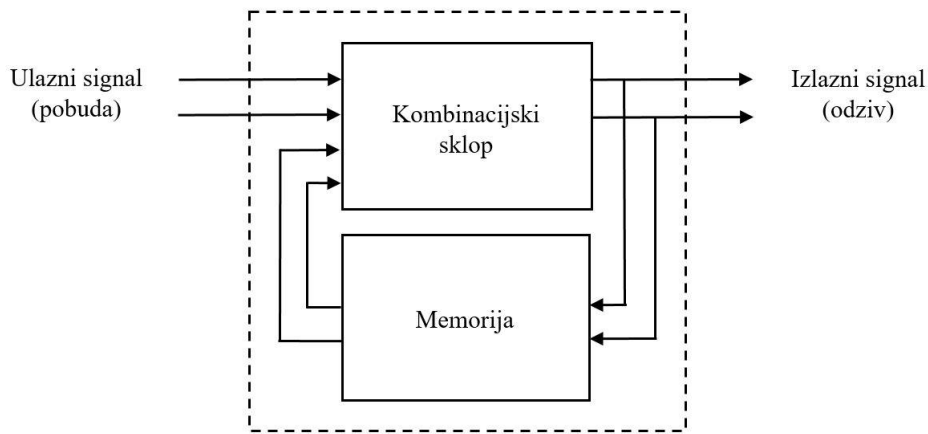
Uređaji koji potpuno samostalno obavljaju koristan rad nazivaju se automati. U znanosti i tehnici automat se promatra kao sustav koji ima određen broj ulaza i izlaza. Na ulaze sustava dolaze različiti signali koje automat obrađuje. Automat daje odziv na temelju svojih unutarnjih stanja i pobude koja mu je došla na ulaz.



Slika 6: Automat

Vrsta automata koja se bavi obradom digitalnih podataka naziva se digitalni automat. Digitalni automat najčešće prenosi, obrađuje i pohranjuje podatke u skupinama bitova (jedinica i nula) koje nazivamo riječ. Riječ se može prenositi jednim vodom ili istodobno kroz više vodova. Prenos informacija jednim vodom, jedan bit za drugim, naziva se serijski prijenos podataka, a istodoban prijenos bitova kroz više vodova naziva se paralelni prijenos podataka. Paralelni prijenos podataka je puno brži, dok je serijski puno jeftiniji. Izvedba kod koje se primjenjuje kombinacija serijskog i paralelnog prijenosa podataka naziva se serijsko-paralelni prijenos podataka. Odlike ovakvog prijenosa su kombinacija prednosti i nedostataka oba prijenosa.

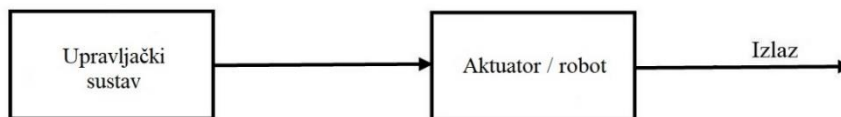
Osnovna zadaća digitalnih automata je samostalno obavljanje korisnog rada vršeci obradu digitalnih signala. Signali se obrađuju koristeći različite aritmetičke i logičke operacije. To se izvodi uz pomoć logičkih sklopova koji su povezani u kombinacijske sklopove. Povezivanjem kombinacijskih sklopova i memorija stvaraju se automati koji su u stanju izvršavati najrazličitije zadatke, od vođenja najjednosavnih regulacijskih procesa pa sve do složenih simulacija.



Slika 7: Građa digitalnog automata

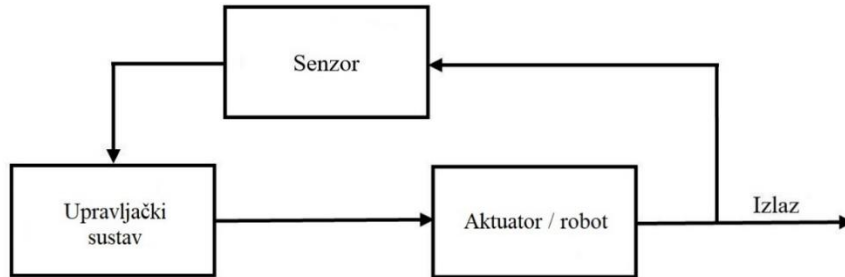
Kako bi se izvršio određen zadatak potrebno je projektirati automat koji ga može potpuno samostalno, točno i pouzdano izvršiti. Što je zadatak kompleksniji to je potreban i složeniji automat koji ga je u stanju izvršiti. S obzirom na stupanj složenosti zadataka koje automat može obavljati razlikuju se:

- a) Automati s upravljanjem - najniži su red automatizacije, imaju memoriju u kojoj je pohranjen program, iznova obavljaju zadatke neovisno o promjenjivim uvjetima u procesu;



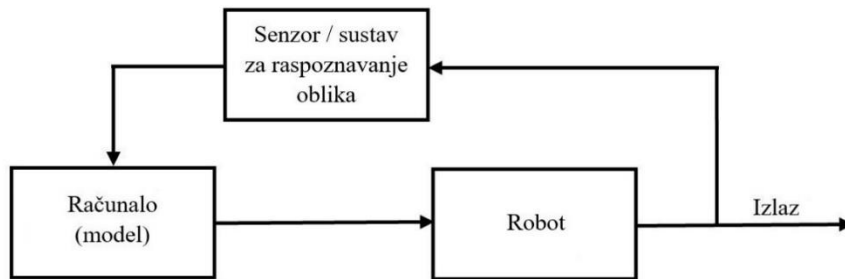
Slika 8: Automat s upravljenjem

- b) Automati s regulacijom - održavaju proces bez obzira na djelovanje poremećaja. To se postiže uz pomoć povratne veze, tj. uspoređuje se aktualni rezultat sa željenim, te se djeluje na temelju njihove razlike. Osim memorije posjeduju i osjetilni element;



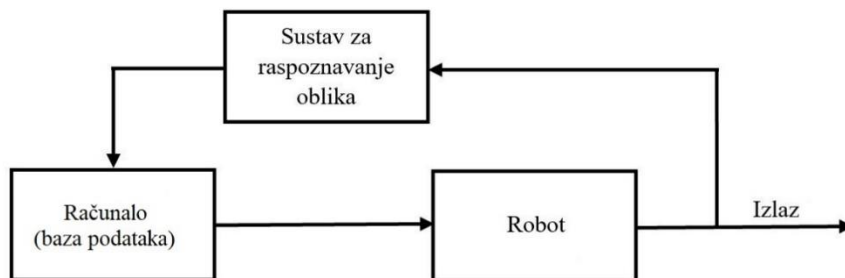
Slika 9: Automat s regulacijom

- c) Automati za vođenje procesa - obavlja analizu i donosi odluke u određenim uvjetima. Zamjenjuje deduktivno razmišljanje;



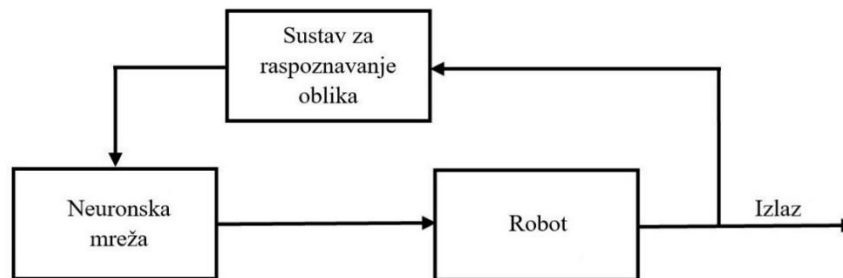
Slika 10: Automat za vođenje procesa

- d) Automati s ograničenim samoprogramiranjem - odluke donosi na temelju trenutnog stanja, prijašnjeg iskustva i uvjeta koji su pohranjeni u memoriji, drugim riječima posjeduju sposobnost učenja;



Slika 11: Automat s ograničenim samoprogramiranjem

- e) Automati koji razmišljaju - najviši su red automatizacije, donosi odluke poput ljudskog bića, koristeći intuiciju.



Slika 12: Automat koji razmišlja

3.2. Logika sudova

Logika je znanost koja proučava procese logičkog zaključivanja. Za izgradnju digitalnih sustava potrebno je strogo definirati pravila odvijanja takvih procesa. Zakonitosti logičkog mišljenja formalizirane su i prikazane u dijelu matematike koji se naziva logika sudova. Matematičku analizu ovog područja prvi je proveo engleski matematičar George Boole 1847. pa je po njemu ovaj dio matematičke logike dobio ime Booleova algebra. Booleova algebra praktično se primjenjuje kod analize i projektiranja elektroničkih preklopničkih sklopova, koji su temelj svih računalnih sustava.

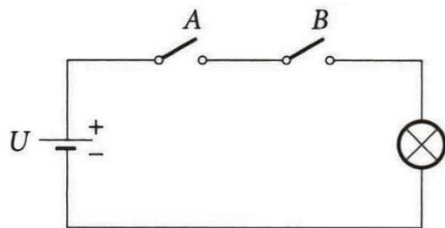
Logika sudova bavi se analizom izjava, odnosno tvrdnji tako da ne razmatra sadržaj tvrdnje, već donosi sud (utvrđuje) da li je tvrdnja istinita ili lažna. Istinita izjava označava se logičkom jedinicom, dok se lažna izjava označava logičkom nulom. Konjunkcija, disjunkcija i komplementiranje su osnovni tipovi logičkih sudova. Njihovim međusobnim povezivanjem stvaraju se složeniji sudovi. Fizička izvedba logičkih sudova naziva se logički sklop.

3.3. Logički sklopovi

Osnovne jedinice od kojih se tvore automati nazivaju se logički sklopovi. Izvode se na različite načine, primjenjujući različite tehnologije. Postoje mehaničke, elektromehaničke, elektroničke, optičke, kvantne, biološke i mnoge druge izvedbe logičkih sklopova. Svim tehnologijama je zajedničko da rade kao vrata, odnosno da u određenim okolnostima propuštaju kombinacije signala. U elektroničkom svijetu ta vrata realiziraju se uz pomoć upravljanih sklopki.

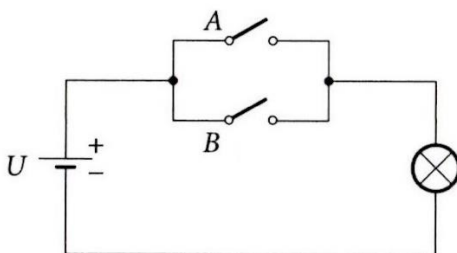
3.3.1. Osnovni i izvedeni logički sklopovi

Sklopke se mogu spajati na različite načine pa se tako serijskim spojem dvije ili više sklopki dobiva logički sklop I (engl. AND), a paralelnim spojem logički sklop ILI (engl. OR). Kako bi logički sklop I dao jedinicu na svom izlazu potrebno je da su svi ulazi u jedinici, odnosno ako jedan od ulaza (ili više njih istovremeno) nije u logičkoj jedinici izlaz će biti nula. Žarulja će svijetliti isključivo ako su sve sklopke zatvorene. Ova logička funkcija još se naziva konjunkcija.



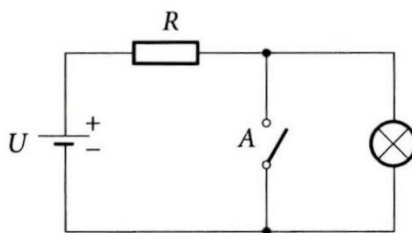
Slika 13: I funkcija realizirana s pomoću sklopki A i B [1]

Logički sklop ILI na svom izlazu daje logičku jedinicu ako je barem jedan od ulaza u jedinici ili ako je više njih istovremeno u jedinici. Drugim riječima, ako su svi ulazi u logičkoj nuli izlaz će se također nalaziti u nuli. Žarulja će svijetliti ako je zatvorena jedna, druga ili obje sklopke. Ova logička funkcija još se naziva disjunkcija.



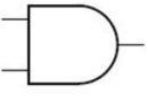
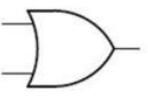
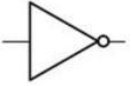
Slika 14: ILI funkcija realizirana s pomoću sklopki A i B [1]

Logički sklop NE (engl. NOT) je sklop koji obavlja logičku negaciju (komplementiranje), odnosno invertira ulazni signal. Ako na ulaz logičkog sklopa NE dovedemo jedinicu na njegovom izlazu ćemo dobiti logičku nulu i obrnuto. To znači da će žarulja svijetliti samo ako je sklopka otvorena. U trenutku kada se sklopka zatvori žarulja će biti kratko spojena, kroz nju neće teći struja i zbog toga neće svijetliti.

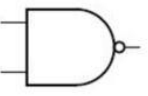
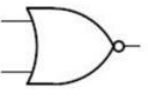
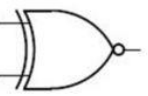
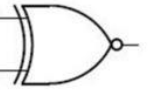


Slika 15: NE funkcija realizirana s pomoću sklopke A [1]

Logički sklopovi I, ILI i NE pripadaju osnovnim logičkim sklopovima, te su prikazani u tablici broj 1. Međusobnim spajanjem osnovnih logički sklopova izvodile se složenije logičke operacije. Takvi logičkih sklopovi nazivaju se izvedeni logički sklopovi. NI (engl. NAND), NILI (engl. NOR), isključivo ILI (engl. XOR) i XNILI (engl. XNOR) su primjeri izvedenih logičkih sklopova, a prikazani su u tablici broj 2.

Osnovni logički sklopovi					
Operacija	Simbol	Izraz	Tablica kombinacija		
I (AND)		$A \cdot B$	A	B	$A \cdot B$
			0	0	0
			0	1	0
			1	0	0
			1	1	1
ILI (OR)		$A + B$	A	B	$A + B$
			0	0	0
			0	1	1
			1	0	1
			1	1	1
NE (NOT)		\bar{A}	A		\bar{A}
			0		1
			1		0

Tablica 1: Osnovni logički sklopovi

Izvedeni logički sklopovi					
Operacija	Simbol	Izraz	Tablica kombinacija		
NI (NAND)		$\overline{A \cdot B}$	A	B	$\overline{A \cdot B}$
			0	0	1
			0	1	1
			1	0	1
			1	1	0
NILI (NOR)		$\overline{A + B}$	A	B	$\overline{A + B}$
			0	0	1
			0	1	0
			1	0	0
			1	1	0
XILI (XOR)		$A \oplus B$	A	B	$A \oplus B$
			0	0	0
			0	1	1
			1	0	1
			1	1	0
XNILI (XNOR)		$\overline{A \oplus B}$	A	B	$\overline{A \oplus B}$
			0	0	1
			0	1	0
			1	0	0
			1	1	1

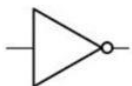
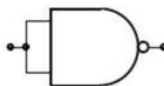

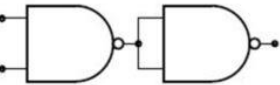
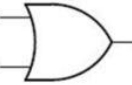
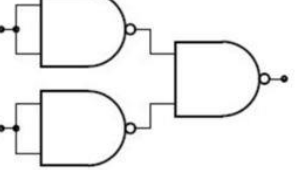
Tablica 2: Izvedeni logički sklopovi

3.3.2. Univerzalni logički sklopovi

Međusobno povezani logički sklopovi tvore digitalni sustav. U tehnici se takav sustav može promatrati kao crna kutija. Crna kutija je zamišljeni model sustava, nepoznate unutrašnje građe koji reagira na različite poticaje odgovarajućim odzivima. Pobuda i odziv takvog sustava su poznati, dok unutrašnja građa nije (nisu poznati unutrašnji elementi, kao ni njihova međusobna povezanost). Iz koncepta crne kutije može se zaključiti da se unutrašnja građa sustava može izvesti na više načina kako bi se obavila predviđena zadaća.

Za sustave koji za istu pobudu daju jednak odziv, iako nisu jednaki po građi, kaže se da su ekvivalentni (ili istovrijedni). Jednaka pravila vrijede za sve sustave pa tako i za najjednostavnije sustave, sastavljene od svega nekoliko logičkih sklopova. Dva sklopa koja za identičnu kombinaciju ulaza daju jednaku kombinaciju izlaza, pri tome da se po unutarnjoj građi razlikuju, nazivaju se ekvivalentni logički sklopovi.

Potrebno je spomenuti da se s logičkim sklopovima NI i NILI vrlo uspješno realiziraju ekvivalentni sklopovi. To bi značilo da se npr. kombinacijom više logičkih sklopova NI, koji su na određen način spojeni mogu izvesti svi ostali sklopovi (tablica 3).

Univerzalni logički sklopovi - NI		
Operacija	Simbol	Ekvivalentni sklop koristeći NI
NE (NOT)		
I (AND)		
ILI (OR)		

Tablica 3: Ekvivalentni logički sklopovi izvedeni uz pomoć NI

Na jednak način izvode se ekvivalentni sklopovi i s logičkim vratima NILI, prema tome za logički sklop NI i za logički sklop NILI može se reći da su univerzalni logički sklopovi jer se međusobnim povezivanjem takvih sklopova mogu izvesti svi ostali sklopovi. Velika prednost korištenja logičkih sklopova na ovakav način je u tome što se sve sustave može realizirati jednim sklopom, što dovodi do smanjenja troškova prilikom naručivanja komponenti, a posljedica je pojeftinjenje serijske proizvodnje jer se za određeni zadatak ne moraju nužno koristiti strogo određene komponente.

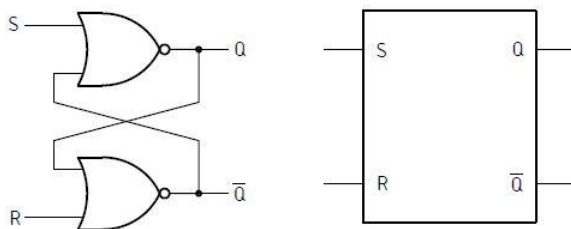
3.4. Memorijski sklopovi

Za gradnju kompleksnih digitalnih sustava neophodni su sklopovi koji po potrebi mogu zadržati stanje na izlazu i nakon promjene stanja na ulazu. Do sada promatrani sklopovi nisu imali svojstvo pamćenja. Takvi sklopovi daju izlazni signal trenutno, i to samo onda kada postoji ulazni signal. Kako bi logički sklop imao memoriju, odnosno kako bi bio u stanju upamtiti vrijednost ulazne varijable mora imati logičku povratnu vezu. Najjednostavniji sklop koji ima logičku povratnu vezu naziva se bistabil (engl. bistabile multivibrator, flip-flop).

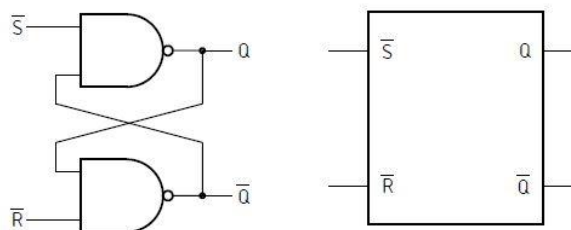
Bistabil je osnovni memorijski element koji može privremeno pohraniti informaciju. Kapacitet memorije jednog bistabila je jedan bit, tj. bistabil može zapamtiti samo jednu binarnu znamenku (0 ili 1). Postoji nekoliko vrsta bistabila koji se koriste u digitalnim sklopovima (za različite zahtjeve konstruiranog sklopa primjenjuju se različiti bistabili), a neki od njih su: SR-bistabil, JK-bistabil i D-bistabil.

3.4.1. SR-bistabil

Prvi spomenuti bistabil je SR-bistabil koji je ujedno i najjednostavnija vrsta bistabila. Ime je dobio po nazivima svojih ulaza; S i R (od engl. set i reset). Promjena stanja bistabila naziva se okidanje (engl. trigger), a postiže se djelovanjem ulaznog signala na statičke ulaze (koristi se i naziv izravni ulazi) S i R. Izlaz bistabila označava se slovom Q. Potrebno je spomenuti da bistabil ima još jedan izlaz s komplementarnom vrijednošću izlaznog signala. SR-bistabil izvodi se na jednostavan način spajanjem logičkih sklopova NILI (sl. 16.) ili se može izvesti primjerice s logičkim sklopom NI (sl.17.).



Slika 16: Logička shema i simbol SR-bistabila izvedenog pomoću NILI sklopova



Slika 17: Logička shema i simbol SR-bistabila izvedenog pomoću NI sklopova

Bistabil može biti u dva osnovana stabilna stanja koja se očituju potencijalnim signalima razine 0 ili 1. Pod pojmom stanje bistabila misli se na vrijednost Q_n , odnosno trenutno stanje. Buduće stanje bistabila označava se s Q_{n+1} . Bistabil je postavljen ako je $Q = 1$, a resetiran ako je $Q = 0$. U trenutku uključjenja bistabila stanje bistabila je nepoznato.

Ako se na oba ulaza SR-bistabila dovede logička nula bistabil ostaje u stanju u kojem se nalazio ranije, odnosno ne mijenja stanje. Ako se na ulaz S dovede logička jedinica, a na ulaz R logička nula, izlaz Q se postavlja u logičku jedinicu, tj. ako se bistabil nalazi u logičkoj nuli mijenja stanje u logičku jedinicu, odnosno ako se nalazi u logičkoj jedinici ostaje u trenutnom stanju.

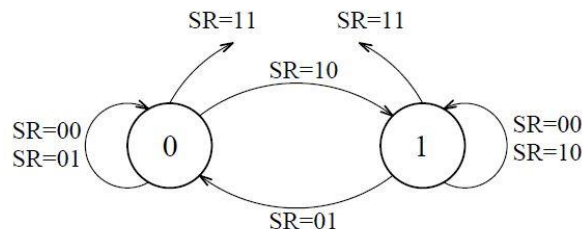
U slučaju da se na ulaz S dovede logička nula, a na ulaz R logička jedinica, bistabil postavlja izlaz Q u logičku nulu, tj. ako se bistabil nalazi u logičkoj jedinici mijenja stanje u logičku nulu, odnosno ako se nalazi u logičkoj nuli ostaje u trenutnom stanju.

Stanje kada se na oba ulaza SR-bistabila istodobno dovede logička jedinica je zabranjeno stanje jer nije moguće pouzdano utvrditi koje će stanje biti na izlazu Q pa se ta kombinacija ne rabi, tj. smatra se zabranjenom kombinacijom. Ta kombinacija ulaza se nikada ne bi smjela pojaviti na ulazu. Označava se s „X“ ili sa znakom upitnika. Iz opisa rada SR-bistabila stvara se tablica stanja (tablica 4).

Q_n	S	R	Q_{n+1}
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	X
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	X

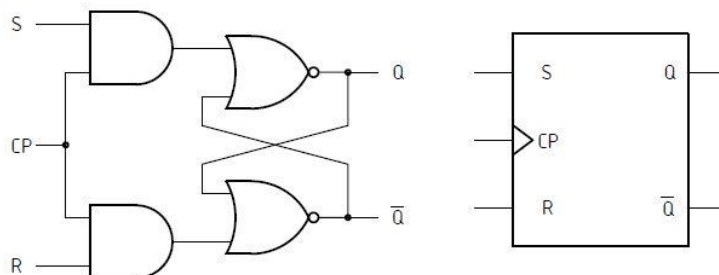
Tablica 4: Tablica stanja SR-bistabila

Promatranjem rada bistabila može se zaključiti da ulaz S ostvaruje funkciju postavljanja bistabila (engl. set), dok ulaz R ostvaruje funkciju resetiranja bistabila (engl. reset). Grafički se to može prikazati uz pomoć dijagrama stanja (sl. 18.), koji je jedan od načina za grafički prikaz rada bistabila.



Slika 18: Dijagram stanja SR-bistabila

Bistabil je osnovni element mnogih složenih digitalnih sklopova i od velike je važnosti da radi u skladu s ostalim sklopovima. Kako bi se sinkronizirao rad svih bistabila u nekom složenom digitalnom sklopu, svaki bi bistabil trebao imati osim ulaza S i R, i upravljački ulaz CP (od engl. clock pulse). Bistabili s ulazom za upravljanje nazivaju se upravljani bistabili (engl. clocked flip-flop). Slika 19. prikazuje jednu od izvedbi upravljanog SR-bistabila.

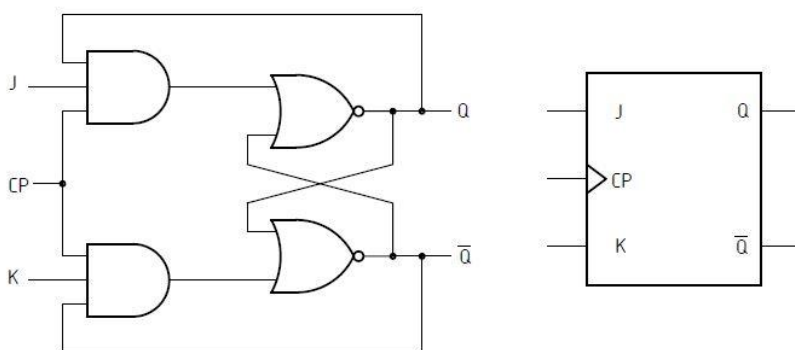


Slika 19: Logička shema i simbol upravljanog SR-bistabila

Upravljački sklop ostvaren je s dva I sklopa. Sklop radi tako da omogućuje ili zabranjuje pristup podataka s ulaza S i R u bistabil. Za slučaj da nema upravljačkog signala ($CP = 0$), izlaz upravljačkog sklopa bit će također 0, bez obzira na stanje ulaza S i R. U slučaju da je upravljački signal prisutan ($CP = 1$), kombinacija ulaza S i R načinit će odgovarajuću promjenu stanja na izlazu bistabila.

3.4.2. JK-bistabil

Ako se u upravljačkom dijelu SR-bistabila umjesto dvoulaznih I sklopova upotrijebe I sklopovi s tri ulaza, te na nove ulaze dovedu signali s izlaza, dobiva se JK-bistabil. Ime je dobio po nazivima svojih ulaza; J i K (od engl. jump i kill). Jedna od izvedbi JK-bistabila prikazana je na slici 20. Radi se o izvedbi upravljanog JK-bistabila načinjenog od NILI sklopova.



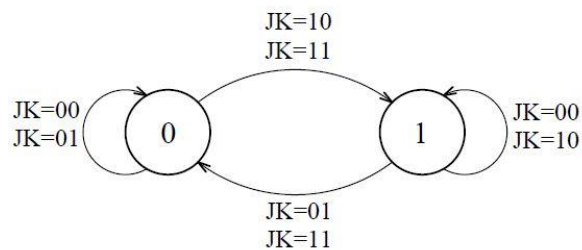
Slika 20: Logička shema i simbol upravljanog JK-bistabila

Ranije je navedeno da je nedostatak SR-bistabila postojanje nedopuštene kombinacije ulaza. Taj nedostatak nije prisutan kod JK-bistabila što ga čini prikladnim za korištenje u sustavima kod kojih je moguća kombinacija ulaza jedan-jedan. Rezultat te nadogradnje uočljiv je u tablici stanja JK-bistabila.

Q_n	J	K	Q_{n+1}
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	0

Tablica 5: Tablica stanja JK-bistarbila

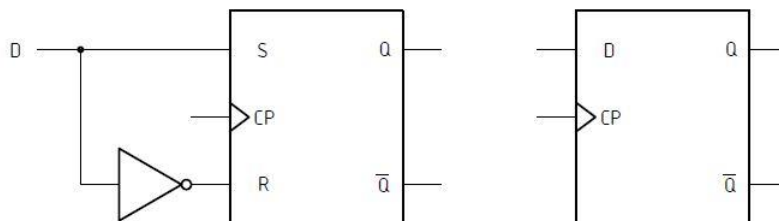
Prema tome, za JK-bistabil može se reći da je to poboljšana (nadograđena) verzija SR-bistabila. Iz tablice stanja se može izvesti i dijagram stanja JK-bistabila.



Slika 21: Dijagram stanja JK-bistabila

3.4.3. D-bistabil

Ako se SR-bistabilu doda inverter (kao na sl. 22.), dobiva se ranije spomenuti D-bistabil. Promatranjem sheme lako se zaključuje da je zabranjena kombinacija ulaza na S i R nemoguća. Razlog za to je to što ulazna varijabla D dolazi direktno na ulaz S i invertirano na ulaz R, što osigurava da nikada ne dođe do zabranjene kombinacije SR-bistabila. Način rada D-bistabila prikazan je i tablicom stanja (tablica 6.).

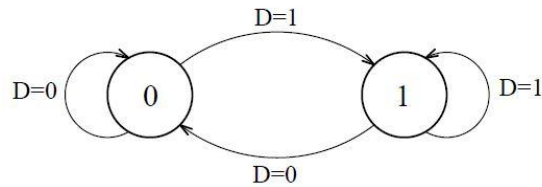


Slika 22. Logička shema i simbol D-bistabila

Q_n	D	Q_{n+1}
0	0	0
0	1	1
1	0	0
1	1	1

Tablica 6: Tablica stanja D-bistabila

Drugim riječima, D-bistabil radi tako da za vrijeme djelovanja upravljačkog signala ($CP = 1$) prenosi stanje ulaza na izlaz, tj. ulazna varijabla dolazi direktno na ulaz S, a invertirano na ulaz R. Grafički to je opisano dijagramom stanja (sl. 23.).



Slika 23: Dijagram stanja D-bistabila

3.5. Kombinajski sklopovi

Kombinajski sklopovi (engl. combinational circuits) nastaju međusobnim povezivanjem većeg broja logičkih sklopova u mreže. Ime „kombinajski sklop“ koristi se za primitivne automate, odnosno automate bez memorije. Za takav je automat karakteristično da daje odziv na ulazni signal trenutno, odnosno bez kašnjenja, te da nema povratnu vezu.



Slika 24: Blok-shema kombinajskog sklopa

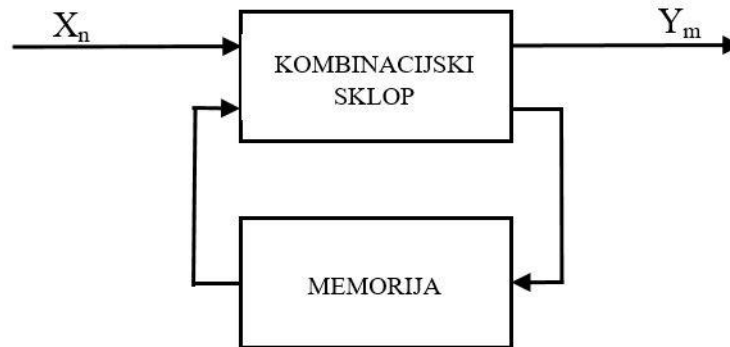
Prema tome, sustav kod kojeg je trenutačno stanje izlazne varijable određeno samo trenutačnim stanjima ulaznih varijabli naziva se kombinajski sklop. X_1, X_2, \dots, X_n su ulazne varijable, dok je Y izlazna varijabla. Matematički zapisano:

$$Y = F \{X_1, X_2, \dots, X_n\},$$

Kombinajski sklopovi koji se gotovo uvijek primjenjuju u praktičnim digitalnim sustavima su digitalni komparatori, binarni sumatori, kodni pretvarači i birači signala. Takvi sklopovi često su izvedeni kao jedna funkcionalna cjelina, tj. unutar jednog kućišta, pa se po potrebi tako i upotrebljavaju. Digitalni komparatori koriste se kod uspoređivanja (komparacije) binarno kodiranih brojeva. Binarni sumator najvažniji je kombinajski sklop, koristi se kod zbrajanja binarnih brojeva. Na zbrajanje se mogu svesti sve aritmetičke operacije pa je od velike važnosti u gotovo svim digitalnim sustavima. Kodni pretvarači pretvaraju signale iz jednog koda u drugi, npr. decimalne u binarne brojeve. Glavni dijelovi kodnog pretvarača su enkoder i dekoder. Enkoderi pretvaraju informacije iz bilo kojeg oblika u digitalni, dok dekoderi rade obrnutu funkciju, odnosno pretvaraju digitalne informacije u neke druge oblike. Birači signala rade kao mnogopoložajni preklopnici.

3.6. Sekvencijski sustavi

Povezivanjem kombinacijskih sklopova i memorija stvaraju se sekvencijski sustavi (sl. 25.). Svaki sekvencijski sustav (sklop) ima konačan broj stanja u kojima se može naći, pa se za ovakve sustave često koristi i naziv strojevi s konačnim brojem stanja (engl. finite state machine). Broj stanja uvjetovan je brojem bistabila koji su korišteni u sklopu. Sekvencijski sklop koji se sastoji od n-bistabila može imati 2^n mogućih različitih stanja. Kada se govori o digitalnim automatima gotovo se uvijek misli na sekvencijske sklopove, što bi značilo da su automati s memorijom zapravo automati u pravom smislu riječi.



Slika 25: Blok-shema sekvencijskog sustava

Sustav kod kojeg izlazni signal ovisi o ulaznom signalu i unutrašnjem stanju automata u tom trenutku naziva se sekvencijski sustav ili sekvencijski sklop. Za razliku od kombinacijskog sklopa sekvencijski sklop posjeduje i memoriju u petlji povratne veze koja je nužan uvjet za postojanje sekvencijskog sklopa. Izlazna varijabla Y u n -tom taktu je funkcija varijable stanja Q_n i ulazne varijable X_n . Matematički zapisano:

$$Q_{n+1} = F \{Q_n, X_n\},$$

$$Y_n = G \{Q_n, X_n\},$$

Projektiranje sekvencijskih sustava bilo bi nezamislivo (neizvedivo) bez uporabe memorija. Postoji više vrsta i načina spremanja digitalnih podataka, svaki od njih odlikuje se određenim karakteristikama i koristi za specifične primjene. Praktična izvedba moguća je na više načina, uz pomoć različitih tehnologija. U poglavlju 3.4. opisan je bistabil, osnovni memorijski element koji služi za pohranu digitalnih podataka. Međusobnim spajanjem velikog broja bistabila stvaraju svi kompleksniji sekvencijski sklopovi.

Sekvencijskim sklopovima pripadaju registri, brojači i složene memorije. Ranije je navedeno da se informacije u digitalnom sustavu prenose se uz pomoć riječi. Registri su memorije koje služe za privremeno pohranjivanje riječi. Za brojanje slijednih naredbi koriste se brojači (npr. brojanje programskih koraka), dok su složene memorije funkcionalne cjeline sastavljene od većeg broja međusobno spojenih bistabila, a koriste se za pohranjivanje veće količine podataka na dulji vremenski period.

Slijed operacija u sekvencijskom sklopu, tj. prijelaz iz jednog stanja u drugo određen je ugrađenim algoritmom. U sklopovima s velikim brojem memorijskih elemenata od velike je važnosti da svi elementi rade sinkronizirano. Sklopovi kod kojih svi elementi rade na takav način nazivaju se sinkroni sekvencijski sklopovi. U određenim sustavima poželjno je da je prijelaz između stanja neusklađen (tj. da je u određenom vremenskom raskoraku). Takvi sklopovi nazivaju asinkroni sekvencijski sklopovi. Osnovna razlika je u tome što asinkroni sekvencijski sklopovi u svom radu nisu upravljani taktim impulsima, dok sinkroni jesu, tj. sinkroni sekvencijski sustavi koriste upravljane bistabile, dok ih asinkroni ne koriste. U daljnjem radu će se promatrati isključivo sinkroni sekvencijski sklopovi (sustavi).

Prema unutrašnjoj strukturi sekvencijskih sklopa moguće su tri varijante strukture, a to su: Mooreov stroj stanja, Mealyjev stroj stanja i stroj mješovitog tipa. Organizacijska struktura sustava u kojem su izlazi funkcije samo stanja registara zove se Mooreov stroj stanja. Organizacijska struktura u kojoj izlazi osim o stanjima bistabila ovise i o stanjima ulaza naziva se Mealyjev stroj stanja. Mješoviti stroj stanja ima dvije vrste izlaza, jedna ovisna samo o stanju sklopa (Mooreovi izlazi), a druga ovisna o stanjima i ulaznim vrijednostima (Mealyevi izlazi).

4. SINTEZA AUTOMATA

Inženjerstvo je umijeće stvaranja proizvoda (komponentata i tehničkih sustava) koji ispunjavaju određenu svrhu. Za uspješno stvaranje takvih proizvoda potrebno je intenzivno raditi na razvoju i istraživanju, projektiranju i proizvodnji, te na poslijetku na prodaji i održavanju proizvoda. Nužno je poznavanje prirodnih i tehničkih znanosti, ali i iskustvo prilikom korištenja inženjerskih metoda. Projektiranje svakog sustava složen je proces koji zahtjeva mnogo pažnje i strpljenja. Postupak sustavnog projektiranja automata naziva se sinteza automata. Kako bi se izbjegle moguće pogreške, te skratilo vrijeme projektiranja sinteza se provodi u sljedećim koracima:

1. Algoritam rada se zapisuje verbalnim opisom.
2. Na osnovu opisa izrađuje se dijagram toka.
3. Na osnovu dijagrama toka izrađuje se dijagram stanja.
4. Na osnovu dijagrama stanja izrađuje se tablica stanja.
5. Vršiti se minimizacija unutrašnjih stanja.
6. Minimalan broj stanja se kodira.
7. Izabiru se memorijski elementi kojima se realizira automat.
8. Izrađuje se tablice prijelaza i tablice izlaza.
9. Određuju se funkcije pobude memorije i funkcije izlaza.
10. Izrađuje se logički plan automata (shema).

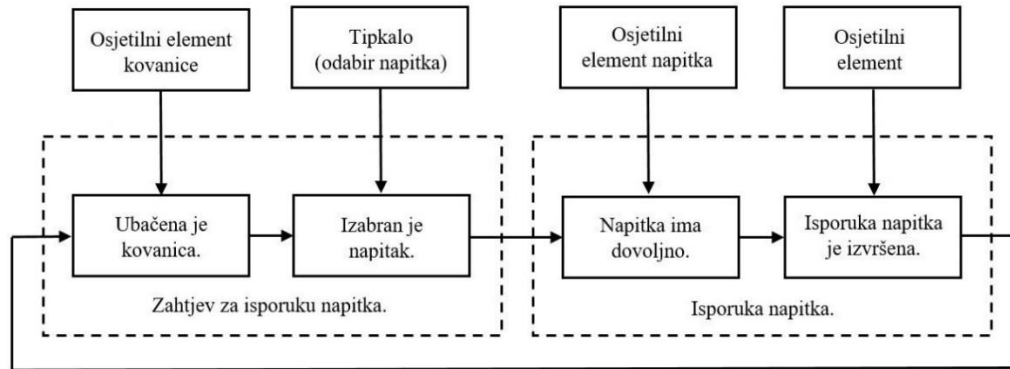
Većinu automata može se realizirati na više načina kako bi obavljali predviđenu zadaću što bi značilo da ne postoji jedan ispravan način realizacije automata. Sve ideje potrebno je razmotriti, te odabrati pravu, najprikladniju za primjenu u određenim okolnostima. Zbog toga je potrebno konceptirati svaki način realizacije, navesti prednosti i mane koncepta, skicirati određen dio (ili dijelove) i zabilježiti ključne riječi. U ovom poglavlju razmatra se sinteza logičko-memorijskog sklopa, dijela sustava koji se bavi odvijanjem procesa prema unaprijed poznatim uvjetima u kojima automat radi.

U nastavku se razmatraju dva koncepta. Jedan od njih je izabran, obavljena je sinteza automata, te je nakon simulacije rada izrađen. Prije odabira samog koncepta potrebno je shvatiti što oni predstavljaju. Prvi koncept predstavlja Mealyjev stroj stanja, dok drugi koncept predstavlja Mooreov stroj stanja. Kod Mooreovog automata stanje izlaza je određeno samo unutarnjim stanjem, dok kod Mealyjevog automata stanje izlaza je kombinacija stanja ulaza i unutarnjih stanja. Također, odabrani koncept ima više verzija koje se razlikuju po građi, kompleksnosti, ali i po svojim mogućnostima. Dan je opis sinteze pojednostavljene, ali i složenije verzije automata.

4.1. Koncept I

Prvi koncept automata za napitke zasniva se na neprestanom praćenju promjenjivih okolnosti u sustavu (razina napitka u spremniku i količina isporučenog napitka). Nužan uvjet takve izvedbe automata je posjedovanje osjetilnih elemenata. Osjetilni elementi opažaju promjene u unutarnjim stanjima sustava i na temelju njih automat donosi odluku da li se određena radnja može izvršiti, tj. automat utvrđuje da li je stanju izvršiti određeni proces. Osjetilni elementi potrebni za realizaciju ovakvog sustava su nivo sklopke koje u svakom trenutku signaliziraju koliko se još napitka nalazi u spremniku, te osjetilni elementi koje govore kad je isporuka napitka završena.

Ovakvi automati odlikuju se jednostavnom i jeftinom izvedbom, zadovoljavajućom točnošću doziranja napitka te minimalnim brojem dijelova s kojima se ostvaruju osnovne funkcije. Ovakva izvedba automata veoma je pouzdana, ispitana i koristi se često u praksi. Održavanje i greške u radu uređaja su minimalne.



Slika 26: Ciklus isporke napitka - Koncept I

Uređaj ne mora nužno posjedovati brojilo (engl. counter) kako bi izvršavao zadatak, ali radi kontrole sustava i detekcije kvara poželjno ga je imati. Brojilo broji cikluse isporuke i uspoređuje ih s mogućim brojem isporuka napitka. Tako se izvodi složeniji sustav koji ima mogućnost detekcije greške i evidenciju eventualnog kvara kojeg osjetilni elementi nisu uspjeli uočiti.

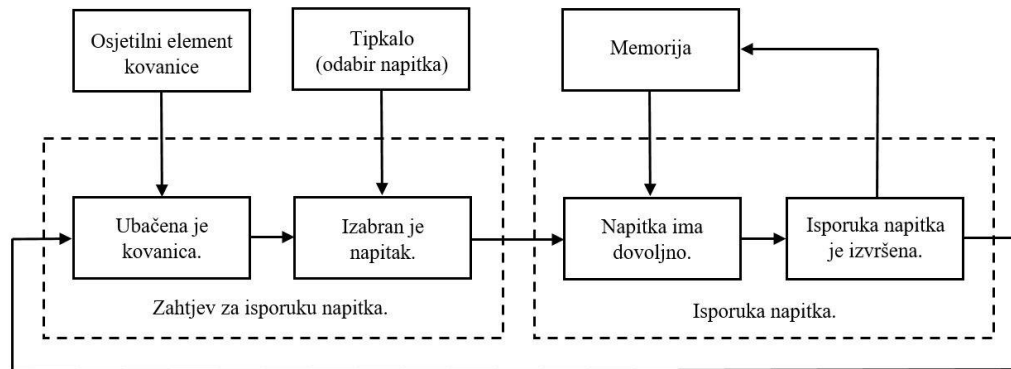
4.2. Koncept II

Kod izvedbe prvog koncepta koristili su se osjetilni elementi koji su signalizirali promjene u sustavu, odnosno davali su povratnu informaciju o odvijanju procesa. Drugi koncept nema takav pristup jer se bazira na sljedećim pretpostavkama; Ako je poznat volumen punog spremnika V_s i ako je poznata količina napitka koje se isporučuje u jednom ciklusu V_c (volumen čaše), uz uvjet da automat daje točnu količinu napitka svaki put, teoretski broj pića n koje automat može isporučiti računa se formulom:

$$n = \frac{V_s}{V_c}$$

To bi značilo da automat koji ima spremnik zapremine npr. 3000ml (3l) može isporučiti 10 napitaka od 300ml (0.3l) prije nego što mu ponestane napitka. Izvedba ovakvog automata je zasniva se na korištenju memorije. Ovakvom automatu neće biti potreban osjetilni elementi razine napitka u spremniku zbog toga što će automat u svakom trenutku znati stanje u kojem se nalazi spremnik jer mu je to upisano u memoriji. Iz tog razloga automat će morati posjedovati brojilo. Brojilo (engl. counter) sastoji se od bistabila, osnovnih memorijskih elemenata, a u ovom slučaju zadatak mu je brojati potpune cikluse isporuke svakog napitka. U memoriji ima zapisan broj mogućih isporuka. Kada se ta dva broja izjednače automat se prebacuje u stanje u kojem ne može isporučiti željeni napitak jer je odabranog napitka nestalo. Osjetilni element u ovom slučaju nije potreban.

Međutim, praktičan automat nikada daje jednaku količinu pića zbog svoje fizičke izvedbe, koja je veoma gruba. Moguća je realizacija automata koji bi precizno davao piće ali takav automat bi bio previše nepraktičan i preskup za ovakvu primjenu. Zbog toga je izabran automat s osjetilnim elementima - Koncept I. Poboljšana verzija koncepta I sastojala bi se od svih senzora ali i dodanih memorijskih članova koji bi brojali količinu isporučenih pića, vodeći statističke podatke koji se kasnije mogu i analizirati.



Slika 27: Ciklus isporuke napitka - Koncept II

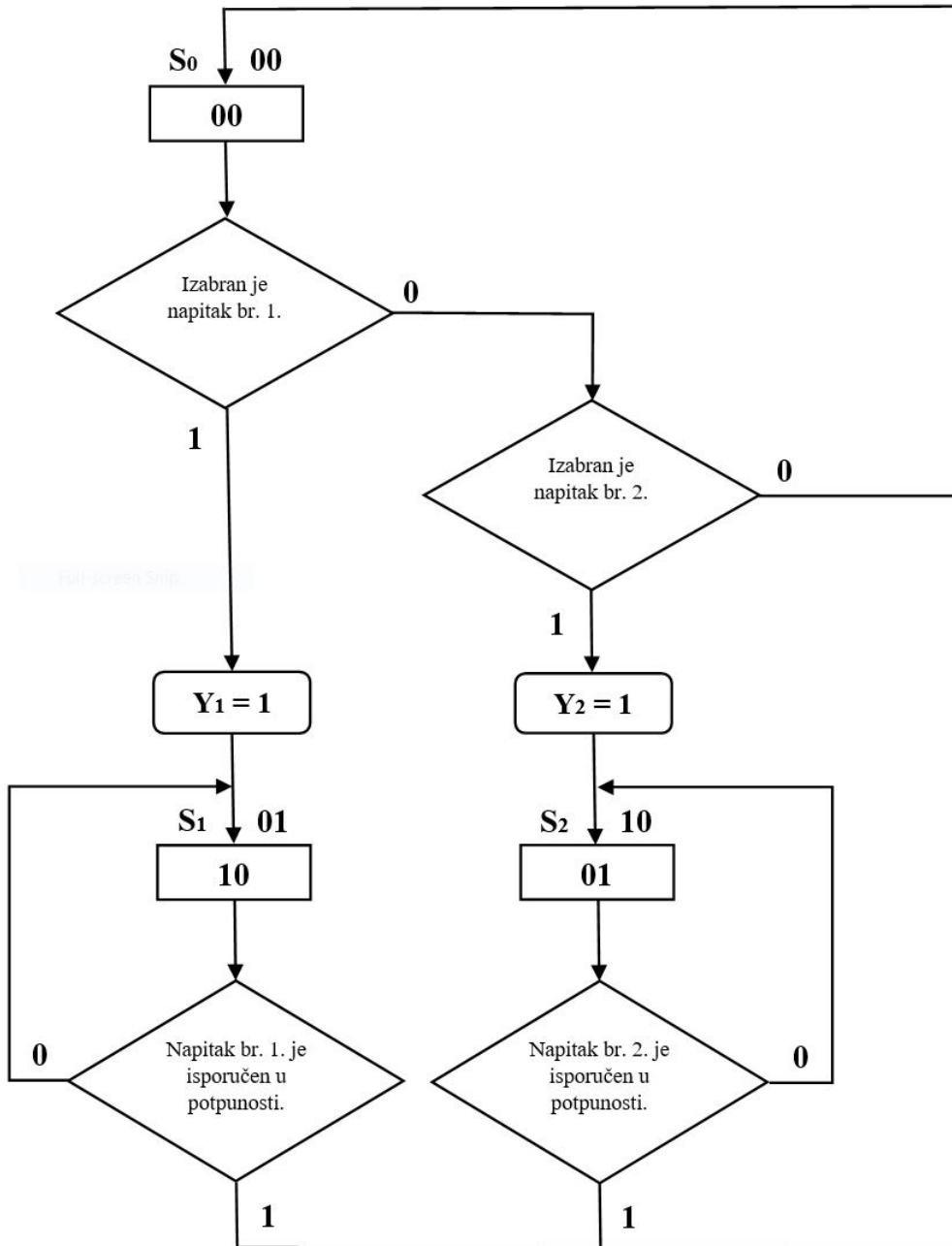
4.3. Sinteza pojednostavljenog automata

U ovom poglavlju opisana je sinteza pojednostavljene verzije automata za napitke. To znači da svi ulazi i izlazi kompleksnije verzije automata nisu uzeti u obzir, već samo oni najnužniji za funkcioniranje. Sukladno tome, tablica stanja za pojednostavljeni automat mnogo je manja od kompleksnije verzije automata. Razlog za takvu vrstu pristupa sintezi (sinteza posebno za pojednostavljeni i naknadno za složeniji automat) je taj što je mnogo lakše projektirati jednostavniji automat i kasnije ga doraditi kako bi obavljalo predviđeni (kompleksniji) zadatak. Ovakvim izborom sinteze mogu se lakše uočiti greške koje se kasnije, prilikom projektiranja kompleksnije verzije automata mogu izbjeći. Također, lakše je promatrati automat s manje ulaza i izlaza, te se iz tih razloga prvenstveno promatra pojednostavljena verzija automata.

Prvi korak kod projektiranja bilo kakvog sustava bio bi opis rada. Potrebno je odgovoriti na pitanje što i kako taj uređaj radi sa što više detalja. Kako bi automat obavljao zamišljenu zadaću potrebno je točno odrediti zahtjeve koje sustav mora ispunjavati. Također, potrebno je pažljivo pristupiti opisu svih osobina sustava, vodeći računa da se ne izostave ključni detalji. Ovom koraku je potrebno posvetiti mnogo pažnje jer će utjecati na sve buduće korake. Poželjno je zapisati sve ideje, pa i one koje možda trenutno nisu dobre, jer ih se kasnije može lako doraditi i po mogućnosti implementirati u sustav.

Glavna funkcija samoposlužnog automata za napitke je posluživanje osvježavajućih pića na zahtjev korisnika. Kada se čaša postavi na predviđeno mjesto, odabire se piće koje se želi konzumirati. Odabir željenog napitka vrši se pritiskom odgovarajućeg tipkala. Nakon odabira jednog od dva ponuđena napitka automat ulijeva 0,3l napitka u čašu. Nakon uspješne isporuke napitka automat se vraća u početno stanje, odnosno čeka sljedećeg korisnika.

Dijagram toka osnovni je način prikazivanja prijelaza iz jednog stanja automata u drugo stanje, odnosno ovakav način prikazivanja služi kako bi se na vizualno opisao redoslijed odvijanja događaja koji se trebaju izvršiti kako bi se potpuno obavio ciklus odvijanja procesa tj. isporuke napitka u ovom slučaju. Slika 28. prikazuje dijagram toka opisanog automata.



Slika 28: Dijagram toka pojednostavljenog samoposlužnog automata

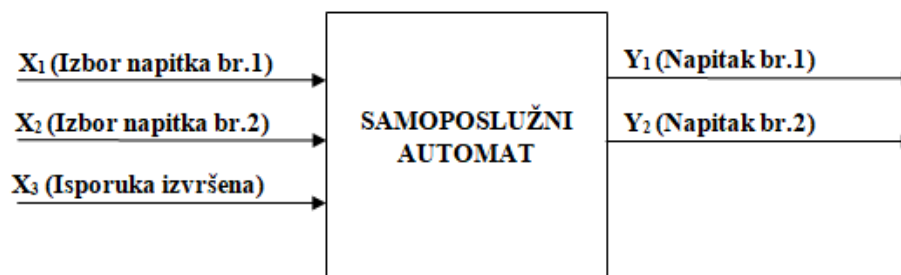
Osnovni elementi koji se koriste u dijagramu toka su stanje i uvjet. Prvi element, nacrtan u obliku četverokuta prikazuje stanje automata u kojem se nalazi, ima jedan ulaz i jedan izlaz. Drugi element je element odlučivanja ili uvjet. Grafički se označava s geometrijskim likom romba. Ako je uvjet ispunjen (istinit) proces se počinje kretati izlaznom stazom, označenom s brojem 1. Za slučaj da uvjet nije ispunjen, proces nastavlja kretanje na izlaz označen sa 0. U ovalni oblik upisuje se uvjetna izlazna lista. Izlazna lista nalazi se iza elementa za odlučivanje i nju se upisuju Mealyjevi izlazi.

Radi boljeg shvaćanja principa na kojem radi promatrani automat, unutrašnjim stanjima dana su imena S_0 , S_1 i S_2 . Stanje S_0 je stanje u kojem automat čeka izbor napitka, stanje S_1 je stanje isporuke napitka br.1, a stanje S_2 stanje isporuke napitka br.2.

Rad automata, npr. jedan uspješan ciklus isporuke napitka može se opisati i riječima iz perspektive samog automata. To je poželjno zato što se događaji mogu promotriti iz nekog drugog kuta. To je dobra praksa jer može pomoći projektantu u boljem shvaćanju situacije i problema s kojima se može susresti prilikom projektiranja i tako pomoći u otklanjanju istih.

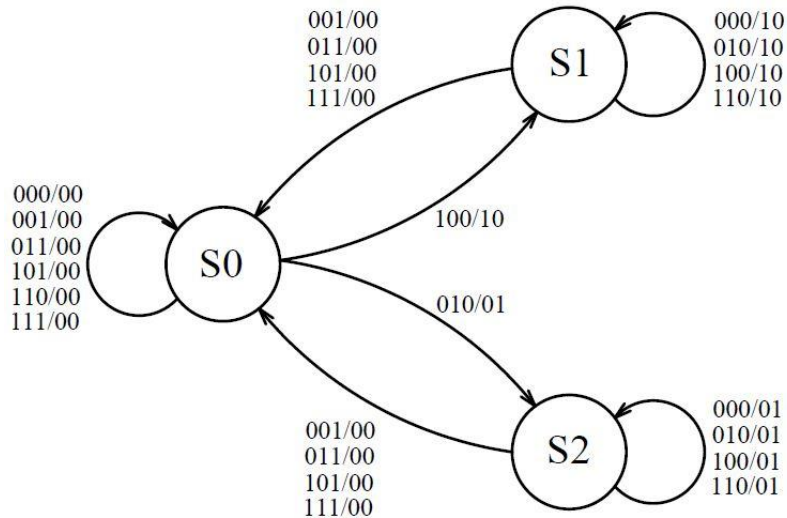
Kratak opis prijelaza iz stanja u stanje iz perspektive automata otprilike izgleda ovako: „Trenutno se nalazim u stanju S_0 i čekam korisnikov izbor napitka br.1 ili br.2. Ako korisnik ne izabere napitak ostajem u stanju S_0 dokle god se to ne promjeni. Dobivam zahtjev za napitak br. 1 i prelazim u stanje S_1 , stanje isporuke napitka br.1. Prilikom isporuke napitka čekam signal da sam dao dovoljno napitka, kada ga dobijem završavam isporuku i vraćam se na početak programa, tj. u S_0 .“

Prije kreiranja dijagrama stanja poželjno je na temelju opisa sustava razmisliti o minimalnom broju ulaza i izlaza koji su nužni za ispravno funkcioniranje automata. Potrebno je navesti svaki od njih i ukratko ih prokomentirati. Prema tome, opisana izvedba automata mora se sastojati od minimalno tri ulaza i dva izlaza. X_1 i X_2 su korisnički ulazi koji služe za izbor napitka br. 1 i br.2. Ulaz X_3 je signal s osjetilnog elementa isporuke napitka. X_3 signalizira je odabranog napitka u čaši dovoljno, tj. da je isporuka uspješno izvršena. Y_1 i Y_2 su izlazi, a odnose se na isporuku napitka br.1 i br.2. Slika 29. prikazuje skicu tako opisanog automata.



Slika 29: Pojednostavljeni auomat za napitke

Treći korak u sintezi automata je dijagram stanja. Dijagram stanja je vrlo prikladan način da se grafički prikaže ponašanje sekvencijskog sklopa, izrađuje na osnovu dijagrama toka. Slika 30. prikazuje dijagram stanja za pojednostavljenu verziju automata.



Slika 30: Dijagram stanja pojednostavljenog samoposlužnog automata

Sklop na slici ima tri stanja, S_0 , S_1 i S_2 , tri ulaza X_1 , X_2 i X_3 , i dva izlaza Y_1 i Y_2 . Kombinacije ulaza i izlaza opisane su tako da su ulazi odvojeni kosom crtom od izlaza ($X_1X_2X_3/Y_1Y_2$). Takav način prikazivanja u dijagramu stanja koristi se kod Mealyjevog stroja stanja. Na osnovu dijagrama stanja izrađuje se tablica stanja za prikazani automat, četvrti korak u sintezi. Tablica stanja prikazuje odnos sljedećeg stanja i izlaza kao funkcije postojećeg stanja i ulaza.

Trenutno stanje	Sljedeće stanje ($X_1X_2X_3$)								Izlaz ($X_1X_2X_3$)							
	000	001	010	011	100	101	110	111	000	001	010	011	100	101	110	111
S_0 00	S_0	S_0	S_2	S_0	S_1	S_0	S_0	S_0	00	00	01	00	10	00	00	00
S_1 01	S_1	S_0	S_1	S_0	S_1	S_0	S_1	S_0	10	00	10	00	10	00	10	00
S_2 10	S_2	S_0	S_2	S_0	S_2	S_0	S_2	S_0	01	00	01	00	01	00	01	00
S_3 11																

Tablica 7: Tablica stanja pojednostavljenog samoposlužnog automata

Peti korak u sintezi automata je minimizacija unutrašnjih stanja. Minimizacija unutrašnjih stanja smanjuje broj stanja automata na najmanji mogući broj ne mijenjajući funkcionalnost stroja. Ona je nužna zato što eliminira nepotrebne elemente, tj. elemente koji se ponavljaju. To je važno jer se na tako povećava brzina sklopa, njegova pouzdanost i smanjuje ukupna cijena uređaja.

Minimizacija se izvodi metodom redukcije stanja. Potrebno je provjeriti da li se neka stanja ponavljaju (moraju biti jednaka u stupcima sljedeće stanje i izlaz) i u slučaju ponavljanja mogu se ukloniti. U trenutnom slučaju ovaj korak se preskače iz razloga što je automat u minimalnom obliku i nije moguća daljnja minimizacija.

Šesti korak u sintezi automata je kodiranje. Kodiranje je postupak prebacivanja imena stanja u binarni kod. Ranije je spomenuto da sekvencijski sklop koji se sastoji od n -bistabila može imati maksimalno 2^n mogućih stanja. Projektirani automat za svoj rad trebao bi imati tri stanja (S_0, S_1 i S_2) pa će zbog toga broj bistabila koji se koriste u sklopu biti dva. Kombinacijom dva bistabila mogu se dobiti maksimalno četiri stanja ($2^2 = 4$ stanja). Zbog toga će projektirani automat imati jedno neupotrebjeno stanje (stanje S_3) u koje, u normalnim okolnostima neće nikada prijeći.

Ako se takav prijelaz ipak dogodi, npr. sklopovskom pogreškom ili u trenutku isključivanja, on više iz tog stanja neće moći izaći. Kako se to ne bi dogodilo potrebno je osigurati da automat trenutno pređe iz stanja S_3 u S_0 . To se osigurava ispunjavanjem reda koji je preskočen u tablici 7. Tablica stanja u kodiranom obliku prikazana je u nastavku (tablica 8).

Trenutno stanje		Sljedeće stanje ($X_1X_2X_3$)								Izlaz ($X_1X_2X_3$)							
		000	001	010	011	100	101	110	111	000	001	010	011	100	101	110	111
S_0	00	00	00	10	00	01	00	00	00	00	00	01	00	10	00	00	00
S_1	01	01	00	01	00	01	00	01	00	10	00	10	00	10	00	10	00
S_2	10	10	00	10	00	10	00	10	00	01	00	01	00	01	00	01	00
S_3	11	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00	00

Tablica 8: Kodirani oblik tablice stanja pojednostavljenog samoposlužnog automata

Sedmi korak u sintezi automata je izbor memorijskih elemenata s kojima se realizira automat, tj. odabir tipa bistabila. Ne postoji univerzalno pravilo po kojem se vrši izbor bistabila, pa se često postupak sinteze ponavlja s više različitih bistabila. Dobiveni rezultati se uspoređuju i izabire se prikladniji bistabil (rješenje). Dobra je praksa krenuti s JK-bistabilima jer su najfleksibilniji. Dobiveni sklop lako se može preraditi koristeći drugi bistabil. SR-bistabil i D-Bistabil koriste se kod sklopova gdje je osnovna zadaća prijenos ili pohrana podataka.

Sinteza automata obavljena je na dva tipa bistabila, na JK-bistabilu, te naknadno na D-bistabilu koji su opisani u narednom dijelu.

4.3.1. Automat 3-2 izveden s JK-bistabilima

Sinteza automata 3-2 izvedena JK-bistabilom zahtjeva korištenje kodirane tablice stanja (tablica 8) i poznavanje tablice uzbude JK-bistabila (tablica 9) kako bi se dobla tablica uzbude sekvencijskog sustava, tj. samoposlužnog automata (tablica 10).

Q_n	Q_{n+1}	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

Tablica 9: Tablica uzbude JK-bistabila

Br.	Q_A	Q_B	X_1	X_2	X_3	Q_{A+}	Q_{B+}	J_A	K_A	J_B	K_B	Y_1	Y_2
0	0	0	0	0	0	0	0	0	X	0	X	0	0
1	0	0	0	0	1	0	0	0	X	0	X	0	0
2	0	0	0	1	0	1	0	1	X	0	X	0	1
3	0	0	0	1	1	0	0	0	X	0	X	0	0
4	0	0	1	0	0	0	1	0	X	1	X	1	0
5	0	0	1	0	1	0	0	0	X	0	X	0	0
6	0	0	1	1	0	0	0	0	X	0	X	0	0
7	0	0	1	1	1	0	0	0	X	0	X	0	0
8	0	1	0	0	0	0	1	0	X	X	0	1	0
9	0	1	0	0	1	0	0	0	X	X	1	0	0
10	0	1	0	1	0	0	1	0	X	X	0	1	0
11	0	1	0	1	1	0	0	0	X	X	1	0	0
12	0	1	1	0	0	0	1	0	X	X	0	1	0
13	0	1	1	0	1	0	0	0	X	X	1	0	0
14	0	1	1	1	0	0	1	0	X	X	0	1	0
15	0	1	1	1	1	0	0	0	X	X	1	0	0
16	1	0	0	0	0	1	0	X	0	0	X	0	1
17	1	0	0	0	1	0	0	X	1	0	X	0	0
18	1	0	0	1	0	1	0	X	0	0	X	0	1
19	1	0	0	1	1	0	0	X	1	0	X	0	0
20	1	0	1	0	0	1	0	X	0	0	X	0	1
21	1	0	1	0	1	0	0	X	1	0	X	0	0
22	1	0	1	1	0	1	0	X	0	0	X	0	1
23	1	0	1	1	1	0	0	X	1	0	X	0	0
24	1	1	0	0	0	0	0	0	0	0	0	0	0
25	1	1	0	0	1	0	0	0	0	0	0	0	0
26	1	1	0	1	0	0	0	0	0	0	0	0	0
27	1	1	0	1	1	0	0	0	0	0	0	0	0
28	1	1	1	0	0	0	0	0	0	0	0	0	0
29	1	1	1	0	1	0	0	0	0	0	0	0	0
30	1	1	1	1	0	0	0	0	0	0	0	0	0
31	1	1	1	1	1	0	0	0	0	0	0	0	0

Tablica 10: Tablica uzbude pojednostavljenog samoposlužnog automata s JK-bistabilima

Iz tablice uzbude određuju se funkcije pobude memorije (J_A , K_A , J_B i K_B) i funkcije izlaza (Y_1 i Y_2). Te funkcije dobivaju se uz pomoć sume mintermi i sume „don't care“-ova. Minterme su specifične kombinacije ulaza kod kojih je logička istina na izlazu. Don't care (od engl. nije me briga) je oznaka za nepotpuno specificiran slučaj, a označava se sa znakom „X“.

$$J_A = \Sigma m (2) + \Sigma d (16,17,18,19,20,21,22,23);$$

$$K_A = \Sigma m (17,19,21,23) + \Sigma d (0,1,2,3,4,5,6,7,8,9,10,11,12,13,14,15);$$

$$J_B = \Sigma m (4) + \Sigma d (8,9,10,11,12,13,14,15);$$

$$K_B = \Sigma m (9,11,13,15) + \Sigma d (0,1,2,3,4,5,6,7,16,17,18,19,20,21,22,23);$$

$$Y_1 = \Sigma m (4,8,10,12,14);$$

$$Y_2 = \Sigma m (2,16,18,20,22).$$

Dobivene funkcije glase:

$$J_A = Q_A' Q_B' X_1' X_2 X_3';$$

$$K_A = Q_A Q_B' X_1' X_2' X_3 + Q_A Q_B' X_1' X_2 X_3 + Q_A Q_B' X_1 X_2' X_3 + Q_A Q_B' X_1 X_2 X_3;$$

$$J_B = Q_A' Q_B' X_1 X_2' X_3';$$

$$K_B = Q_A' Q_B X_1' X_2' X_3 + Q_A' Q_B X_1' X_2 X_3 + Q_A' Q_B X_1 X_2' X_3 + Q_A' Q_B X_1 X_2 X_3;$$

$$Y_1 = Q_A' Q_B' X_1 X_2' X_3' + Q_A' Q_B X_1' X_2' X_3' + Q_A' Q_B X_1' X_2 X_3' + Q_A' Q_B X_1 X_2' X_3' + Q_A' Q_B X_1 X_2 X_3';$$

$$Y_2 = Q_A' Q_B' X_1' X_2 X_3' + Q_A Q_B' X_1' X_2' X_3' + Q_A Q_B' X_1' X_2 X_3' + Q_A Q_B' X_1 X_2' X_3' + Q_A Q_B' X_1 X_2 X_3'.$$

Trenutno napisane logičke funkcije nisu u minimalnom obliku. Kako bi se dobio minimalni oblik logičke funkcije, potrebno je provesti postupak minimizacije. Ovaj korak provodi se iz razloga jer logička funkcija sadrži nepotrebne elemente koji se mogu izbaci. Provođenje ovog koraka od iznimne je važnosti prilikom projektiranja zato što se konkretno dobiva shema sklopa s najmanjim brojem elemenata. To donosi mnoge prednosti. Takav sklop će biti je manji, pouzdaniji i bit će ga jeftinije proizvesti. Također, imat će manju potrošnju električne energije i veću brzinu rada. Neke od metoda koje se mogu koristiti za minimizaciju logičkih funkcija su:

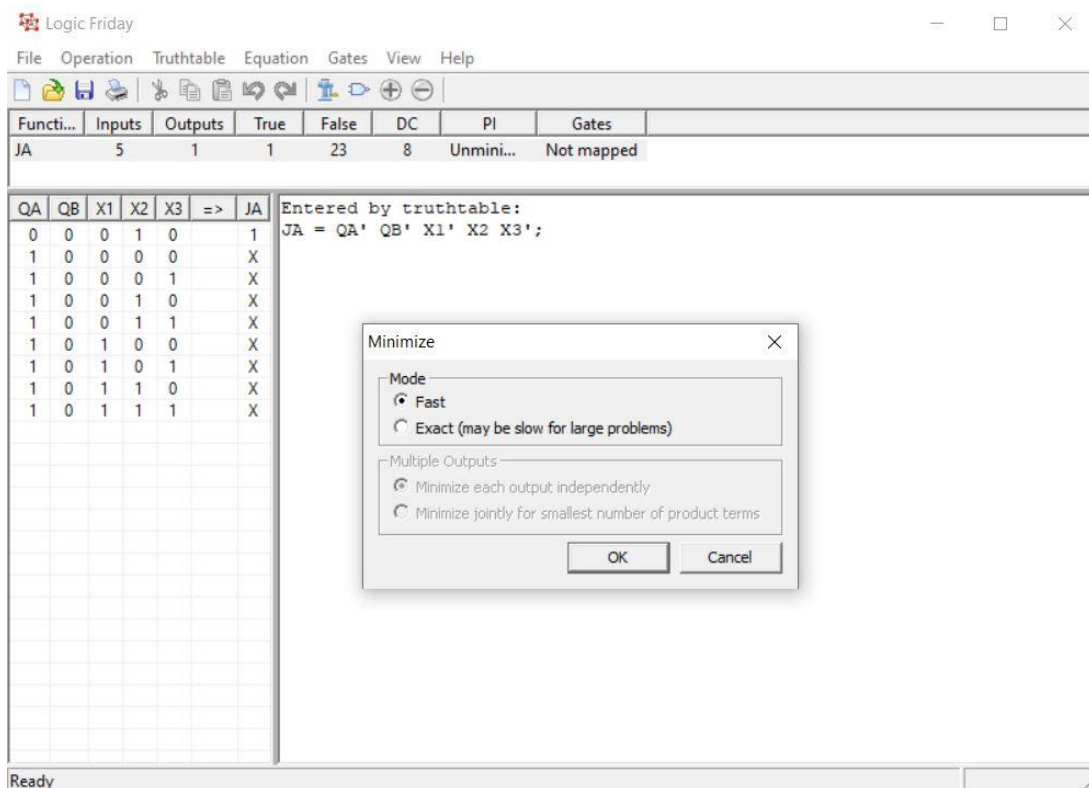
- algebarska metoda minimizacije;
- minimizacija pomoću Karnaughove tablice (K-tablica);
- minimizacija pomoću Quine-McCluskeyjeve metode;
- minimizacija pomoću Espresso algoritma.

Funkcija izražena u algebarskom obliku minimizirala se tako da se uzastopno primjenjuju zakoni Booleove algebre kako bi se dobio jednostavniji oblik. Kako ne postoji definirani postupak koji bi doveo do minimalnog izraza pa se ova metoda najčešće se koristi kod jednostavnijih logičkih funkcija. Uspješnost minimizacije ovisi o znanju, iskustvu i intuiciji.

K-tablica za razliku od algebarske metode je grafička metoda, izvedena iz tablice kombinacija. Svako polje tablice pripada jednoj kombinaciji ulaznih varijabli. Minimizacija uz pomoć K-tablice prikladna je za minimizaciju do četiri logičke varijable. Postoje i K-tablice s pet i šest varijabli ali su njihove primjena donekle problematične zbog njihovog 3D prikaza. K-tablice s većim brojem varijabli postaju neupotrebne zbog svoje veličine.

Minimizacija logičkih funkcija ručno, korištenjem prethodne dvije metode naporan je postupak i sklon pogreškama. Zbog toga se za veći broj varijabli koristi tablična metoda, poznatija pod imenom Quine-McCluskeyjeva metoda. Quine-McCluskey algoritam funkcionalno je identičan K-tablici, ali tablični oblik čini ga učinkovitijim za korištenje u računalnim programima. Metoda uključuje dva koraka. U prvom koraku pronalaze se svi glavni implikanti funkcije (najveća moguća grupa jedinica), a u drugom koraku osnovni implikanti (najmanji niz glavnih implikanata s kojima se mogu realizirati izlazne funkcije). Tehnika se bazira na automatski vođenom rutini pojednostavljivanja i često se izvodi kompjuterski, u obliku računalnog programa. Iako je algoritam prikladan za računalnu uporabu rezultat je daleko od učinkovitog u pogledu vremena potrebnog za obradu i potrošnju memorije. Dodavanje svake dodatne varijable udvostručuje funkciju jer je duljina tablice eksponencijalno vezana s brojem varijabli. Sličan problem se događa i prilikom dodavanja dodatnih izlaza. Prema tome metoda Quine-McCluskey prikladna je za funkcije s ograničenim brojem ulaznih varijabli i izlaznih funkcija.

Posljednja spomenuta metoda minimizacije je minimizacija pomoću Espresso algoritma. Algoritam manipulira s „kockicama“ kako bi došao do minimalnog rješenja. Nije zajamčeno da će rezultat minimalizacije biti globalni minimum, ali u praksi rezultat se tome približava. Ova je metoda efikasnija u usporedbi s drugim računalnim metodama jer smanjuje potrošnju memorije i vrijeme računanja za nekoliko redova veličine. Za potrebe minimizacije korišten je program Logic Friday, verzija 1.1.4. iz 2012 godine. Logic Friday je program koji pruža minimizaciju logičkih funkcija uz pomoć Espresso algoritma. Korisnik može unijeti logičku funkciju kao tablicu istine, jednadžbu ili dijagram spajanja (shema), minimizirati ju i vidjeti rezultate.



Slika 31: Rad u programu Logic Friday

Minimalan oblik dobivenih funkcija glasi:

$$J_A = Q_B' X_1' X_2 X_3';$$

$$K_A = Q_B' X_3;$$

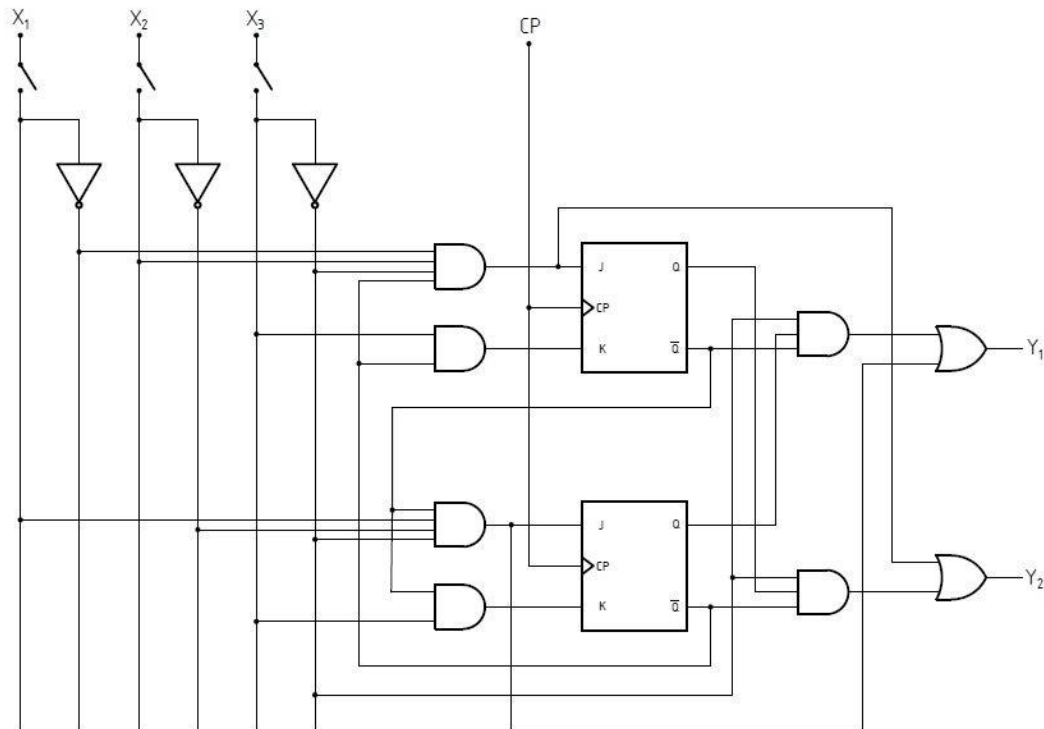
$$J_B = Q_A' X_1 X_2' X_3';$$

$$K_B = Q_A' X_3;$$

$$Y_1 = Q_A' Q_B X_3' + Q_A' X_1 X_2' X_3', \quad Y_1 = Q_A' Q_B X_3' + J_B;$$

$$Y_2 = Q_A Q_B' X_3' + Q_B' X_1' X_2 X_3', \quad Y_2 = Q_A Q_B' X_3' + J_A.$$

Na temelju funkcija pobude memorije i funkcije izlaza izrađuje se shema automata. Slika 32. prikazuje dobivenu logičku shemu.



Slika 32: Logička shema automata 3-2 izvedena s JK-bistabilom

Iz slike se jasno mogu razlučiti registar od ulaznih i izlaznih kombinacijskih sklopova za generiranje sljedećeg stanja i generiranje izlaza pa je sekvencijski sustav sa slike odličan primjer ranije spomenutog kanonskog oblika sekvencijskog sustava.

4.3.2. Automat 3-2 izveden s D-bistabilima

Sinteza automata 3-2 izvedena D-bistabilom zahtjeva korištenje kodirane tablice stanja (tablica 8) i poznavanje tablice uzbude D-bistabila (tablica 11) kako bi se dobla tablica uzbude sekvencijskog sustava, tj. samoposlužnog automata (tablica 12).

Q_n	Q_{n+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

Tablica 11: Tablica uzbude D-bistabila

Br.	Q_A	Q_B	X_1	X_2	X_3	Q_{A+}	Q_{B+}	D_A	D_B	Y_1	Y_2
0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	1	0	0	0	0	0	0
2	0	0	0	1	0	1	0	1	0	0	1
3	0	0	0	1	1	0	0	0	0	0	0
4	0	0	1	0	0	0	1	0	1	1	0
5	0	0	1	0	1	0	0	0	0	0	0
6	0	0	1	1	0	0	0	0	0	0	0
7	0	0	1	1	1	0	0	0	0	0	0
8	0	1	0	0	0	0	1	0	1	1	0
9	0	1	0	0	1	0	0	0	0	0	0
10	0	1	0	1	0	0	1	0	1	1	0
11	0	1	0	1	1	0	0	0	0	0	0
12	0	1	1	0	0	0	1	0	1	1	0
13	0	1	1	0	1	0	0	0	0	0	0
14	0	1	1	1	0	0	1	0	1	1	0
15	0	1	1	1	1	0	0	0	0	0	0
16	1	0	0	0	0	1	0	1	0	0	1
17	1	0	0	0	1	0	0	0	0	0	0
18	1	0	0	1	0	1	0	1	0	0	1
19	1	0	0	1	1	0	0	0	0	0	0
20	1	0	1	0	0	1	0	1	0	0	1
21	1	0	1	0	1	0	0	0	0	0	0
22	1	0	1	1	0	1	0	1	0	0	1
23	1	0	1	1	1	0	0	0	0	0	0
24	1	1	0	0	0	0	0	0	0	0	0
25	1	1	0	0	1	0	0	0	0	0	0
26	1	1	0	1	0	0	0	0	0	0	0
27	1	1	0	1	1	0	0	0	0	0	0
28	1	1	1	0	0	0	0	0	0	0	0
29	1	1	1	0	1	0	0	0	0	0	0
30	1	1	1	1	0	0	0	0	0	0	0
31	1	1	1	1	1	0	0	0	0	0	0

Tablica 12: Tablica uzbude pojednostavljenog samoposlužnog automata s D-bistabilima

Iz tablice uzbude određuju se funkcije pobude memorije (D_A i D_B) i funkcije izlaza (Y_1 i Y_2).

$$D_A = \Sigma m (2,16,18,20,22), \quad D_B = \Sigma m (4,8,10, 12,14);$$

$$Y_1 = \Sigma m (4,8,10,12,14), \quad Y_2 = \Sigma m (2,16,18,20,22).$$

Iz toga slijedi da je:

$$D_A = Y_2 = \Sigma m (2,16,18,20,22); \quad D_B = Y_1 = \Sigma m (4,8,10,12,14).$$

Dobivene funkcije glase:

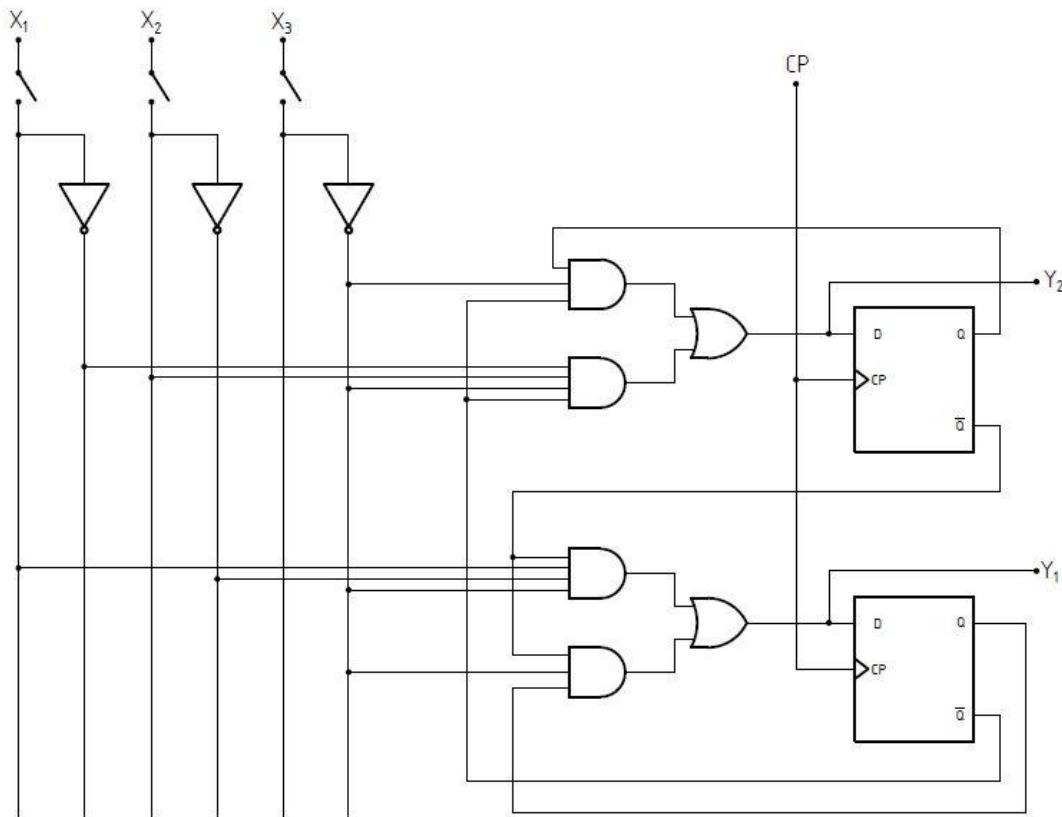
$$D_A = Q_A' Q_B' X_1' X_2 X_3' + Q_A Q_B' X_1' X_2' X_3' + Q_A Q_B' X_1' X_2 X_3' + Q_A Q_B' X_1 X_2' X_3' + Q_A Q_B' X_1 X_2 X_3';$$

$$D_B = Q_A' Q_B' X_1 X_2' X_3' + Q_A' Q_B X_1' X_2' X_3' + Q_A' Q_B X_1' X_2 X_3' + Q_A' Q_B X_1 X_2' X_3' + Q_A' Q_B X_1 X_2 X_3';$$

Minimalan oblik dobivenih funkcija glasi:

$$D_A = Y_2 = Q_B' X_1' X_2 X_3' + Q_A Q_B' X_3', \quad D_B = Y_1 = Q_A' X_1 X_2' X_3' + Q_A' Q_B X_3'.$$

Na temelju minimalnog oblika funkcije pobude memorije i funkcije izlaza izrađuje se shema automata (slika 33).



Slika 33: Logička shema automata 3-2 izvedena s D-bistabilom

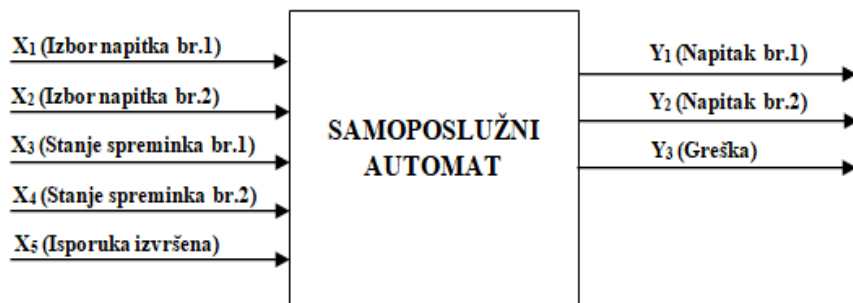
Postupak sinteze osigurao je najbolji mogući ishod u sintezi automata (automat s najmanjim mogućim brojem elemenata), kao i dokazao da sinteza automata daje zadovoljavajuća rješenja. Ako se uspoređi dobivena logička shema automata sa shemom sa slike 32. (shema automata za napitke izvedena s JK-bistabilima) može se uočiti da je broj logičkih sklopova smanjen, te da je shema zbog toga jednostavnija i preglednija. Provjerom u simulacijskom programu vidljivo je da oba automata izvršavaju predviđene zadatke na opisan način. To je potvrda da je postupak sinteze uspješno proveden. Sljedeći izazov bio bi projektirati kompleksniju izvedbu automata.

4.4. Sinteza izvedenog automata

Pojednostavljena verzija automata, opisana u prethodnom dijelu ovog poglavlja, dala je rješenja koja osiguravaju da automat radi na opisan način, izvršavajući funkciju za koju je osmišljen. Uvjeti u kojima automat izvršava svoje zadatke su idealizirani. Za razliku od pojednostavljenog automata, složeniji automat ima dodatne ulaze i izlaze koji proširuju mogućnosti uređaja, smanjuju mogućnost greške u radu, ali i stvaraju jedan praktično upotrebljiv sustav.

Za praktičnu izvedbu sustava potrebno je uzeti u obzir i određene praktične čimbenike kao što je potrošnja napitka tijekom uporabe uređaja, kako ne bi došlo do greške u radu. Automat iz prethodnog slučaja radio bi ispravno u slučaju kada bi napitka bilo toliko da se nikada ne bi mogao potrošiti. Činjenica je da automat isporukom napitka smanjuje ukupnu količinu napitka u spremniku i da se nakon određenog broja isporuka može dogoditi da spremnik bude prazan. Iz tog razloga potrebno imati osjetilni element koji bi signalizirao da je napitka u spremniku nestalo i u tom slučaju blokirati izbor tog napitka ili zaustaviti isporuku koja je u tijeku. Također, moguća je situacija u kojoj korisnik izabere više od jednog napitka ili uporno želi napitak kojeg je nestalo. Takve pogreške nazivaju se pogreške korisnika (engl. user error). Kod takvih slučajeva poželjno je imati indikator koji bi za takve slučajeve (i sve druge moguće neplanirane-zabranjene događaje) zasvijetlio i signalizirao korisniku grešku. Kako bi automat bio potpun potrebno je razmotriti sve moguće scenarije (mogućnosti) koji se mogu dogoditi.

Zbog svega navedenoga, automat bi osim dosadašnjih ulaza (ulazi za izbor napitaka i osjetilni element isporuke) trebao bi imati i osjetilne elemente stanja svakog spremnika kako bi npr. mogao odbiti isporuku napitka kojega je nestalo. Također, poboljšana verzija samoposlužnog automata trebala bi imati indikator greške (LED dioda) koji bi u slučaju nedozvoljene kombinacije ulaza signalizirao korisniku da nešto nije uredu. Slika 34. prikazuje skicu tako opisanog automata.



Slika 34: Složenija izvedba samoposlužnog automata za napitke

Za sintezu složenije izvedbe samoposlužnog automata preskočene su grafičke metode opisa rada sustava (dijagrama toka i dijagrama stanja). Povećavanjem broja ulaza i izlaza, ali i stanja, one postaju „glomazne“ zbog velikog broja mogućih slučajeva koji se mogu dogoditi (eksponencijalno rastu s povećanjem broja varijabli), pa se iz tog razloga teže čitaju. Tablično prikazan prijelaz iz stanja u stanje puno je prikladniji za razumijevanje rada kompliciranih sustava. Zbog toga je prethodno opisan, složeniji sustav prikazan samo tablično, u tablici broj 13.

Trenutno stanje	Kombinacija ulaza					Sljedeće stanje	Izlaz		
	X1	X2	X3	X4	X5		S _{n+1}	Y1	Y2
S ₀	0	0	0	0	0	S ₀	0	0	1
S ₀	0	0	0	0	1	S ₀	0	0	1
S ₀	0	0	0	1	0	S ₀	0	0	0
S ₀	0	0	0	1	1	S ₀	0	0	1
S ₀	0	0	1	0	0	S ₀	0	0	0
S ₀	0	0	1	0	1	S ₀	0	0	1
S ₀	0	0	1	1	0	S ₀	0	0	0
S ₀	0	0	1	1	1	S ₀	0	0	1
S ₀	0	1	0	0	0	S ₀	0	0	1
S ₀	0	1	0	0	1	S ₀	0	0	1
S ₀	0	1	0	1	0	S ₂	0	1	0
S ₀	0	1	0	1	1	S ₀	0	0	1
S ₀	0	1	1	0	0	S ₀	0	0	1
S ₀	0	1	1	0	1	S ₀	0	0	1
S ₀	0	1	1	1	0	S ₂	0	1	0
S ₀	0	1	1	1	1	S ₀	0	0	1
S ₀	1	0	0	0	0	S ₀	0	0	1
S ₀	1	0	0	0	1	S ₀	0	0	1
S ₀	1	0	0	1	0	S ₀	0	0	1
S ₀	1	0	0	1	1	S ₀	0	0	1
S ₀	1	0	1	0	0	S ₁	1	0	0
S ₀	1	0	1	0	1	S ₀	0	0	1
S ₀	1	0	1	1	0	S ₁	1	0	0
S ₀	1	0	1	1	1	S ₀	0	0	1
S ₀	1	1	0	0	0	S ₀	0	0	1
S ₀	1	1	0	0	1	S ₀	0	0	1
S ₀	1	1	0	1	0	S ₀	0	0	1
S ₀	1	1	0	1	1	S ₀	0	0	1
S ₀	1	1	1	0	0	S ₀	0	0	1
S ₀	1	1	1	0	1	S ₀	0	0	1
S ₀	1	1	1	1	0	S ₀	0	0	1
S ₀	1	1	1	1	1	S ₀	0	0	1
S ₁	0	0	0	0	0	S ₀	0	0	1

<i>SI</i>	0	0	0	0	1	<i>SO</i>	0	0	0
<i>SI</i>	0	0	0	1	0	<i>SO</i>	0	0	1
<i>SI</i>	0	0	0	1	1	<i>SO</i>	0	0	0
<i>SI</i>	0	0	1	0	0	<i>SI</i>	1	0	0
<i>SI</i>	0	0	1	0	1	<i>SO</i>	0	0	0
<i>SI</i>	0	0	1	1	0	<i>SI</i>	1	0	0
<i>SI</i>	0	0	1	1	1	<i>SO</i>	0	0	0
<i>SI</i>	0	1	0	0	0	<i>SO</i>	0	0	1
<i>SI</i>	0	1	0	0	1	<i>SO</i>	0	0	0
<i>SI</i>	0	1	0	1	0	<i>SO</i>	0	0	1
<i>SI</i>	0	1	0	1	1	<i>SO</i>	0	0	0
<i>SI</i>	0	1	1	0	0	<i>SI</i>	1	0	0
<i>SI</i>	0	1	1	0	1	<i>SO</i>	0	0	0
<i>SI</i>	0	1	1	1	0	<i>SI</i>	1	0	0
<i>SI</i>	0	1	1	1	1	<i>SO</i>	0	0	0
<i>SI</i>	1	0	0	0	0	<i>SO</i>	0	0	1
<i>SI</i>	1	0	0	0	1	<i>SO</i>	0	0	0
<i>SI</i>	1	0	0	1	0	<i>SO</i>	0	0	1
<i>SI</i>	1	0	0	1	1	<i>SO</i>	0	0	0
<i>SI</i>	1	0	1	0	0	<i>SI</i>	1	0	0
<i>SI</i>	1	0	1	0	1	<i>SO</i>	0	0	0
<i>SI</i>	1	0	1	1	0	<i>SI</i>	1	0	0
<i>SI</i>	1	0	1	1	1	<i>SO</i>	0	0	0
<i>SI</i>	1	1	0	0	0	<i>SO</i>	0	0	1
<i>SI</i>	1	1	0	0	1	<i>SO</i>	0	0	0
<i>SI</i>	1	1	0	1	0	<i>SO</i>	0	0	1
<i>SI</i>	1	1	0	1	1	<i>SO</i>	0	0	0
<i>SI</i>	1	1	1	0	0	<i>SI</i>	1	0	0
<i>SI</i>	1	1	1	0	1	<i>SO</i>	0	0	0
<i>SI</i>	1	1	1	1	0	<i>SI</i>	1	0	0
<i>SI</i>	1	1	1	1	1	<i>SO</i>	0	0	0
<i>S2</i>	0	0	0	0	0	<i>SO</i>	0	0	1
<i>S2</i>	0	0	0	0	1	<i>SO</i>	0	0	0
<i>S2</i>	0	0	0	1	0	<i>S2</i>	0	1	0
<i>S2</i>	0	0	0	1	1	<i>SO</i>	0	0	0
<i>S2</i>	0	0	1	0	0	<i>SO</i>	0	0	1
<i>S2</i>	0	0	1	0	1	<i>SO</i>	0	0	0
<i>S2</i>	0	0	1	1	0	<i>S2</i>	0	1	0
<i>S2</i>	0	0	1	1	1	<i>SO</i>	0	0	0
<i>S2</i>	0	1	0	0	0	<i>SO</i>	0	0	1
<i>S2</i>	0	1	0	0	1	<i>SO</i>	0	0	0
<i>S2</i>	0	1	0	1	0	<i>S2</i>	0	1	0
<i>S2</i>	0	1	0	1	1	<i>SO</i>	0	0	0
<i>S2</i>	0	1	1	0	0	<i>SO</i>	0	0	1
<i>S2</i>	0	1	1	0	1	<i>SO</i>	0	0	0

S2	0	1	1	1	0	S2	0	1	0
S2	0	1	1	1	1	S0	0	0	0
S2	1	0	0	0	0	S0	0	0	1
S2	1	0	0	0	1	S0	0	0	0
S2	1	0	0	1	0	S2	0	1	0
S2	1	0	0	1	1	S0	0	0	0
S2	1	0	1	0	0	S0	0	0	1
S2	1	0	1	0	1	S0	0	0	0
S2	1	0	1	1	0	S2	0	1	0
S2	1	0	1	1	1	S0	0	0	0
S2	1	1	0	0	0	S0	0	0	1
S2	1	1	0	0	1	S0	0	0	0
S2	1	1	0	1	0	S2	0	1	0
S2	1	1	0	1	1	S0	0	0	0
S2	1	1	1	0	0	S0	0	0	1
S2	1	1	1	0	1	S0	0	0	0
S2	1	1	1	1	0	S2	0	1	0
S2	1	1	1	1	1	S0	0	0	0
S3	0	0	0	0	0	S0	0	0	0
S3	0	0	0	0	1	S0	0	0	0
S3	0	0	0	1	1	S0	0	0	0
S3	0	0	1	0	0	S0	0	0	0
S3	0	0	1	0	1	S0	0	0	0
S3	0	0	1	1	0	S0	0	0	0
S3	0	0	1	1	1	S0	0	0	0
S3	0	1	0	0	0	S0	0	0	0
S3	0	1	0	0	1	S0	0	0	0
S3	0	1	0	1	0	S0	0	0	0
S3	0	1	0	1	1	S0	0	0	0
S3	0	1	1	0	0	S0	0	0	0
S3	0	1	1	0	1	S0	0	0	0
S3	0	1	1	1	0	S0	0	0	0
S3	0	1	1	1	1	S0	0	0	0
S3	1	0	0	0	0	S0	0	0	0
S3	1	0	0	0	1	S0	0	0	0
S3	1	0	0	1	0	S0	0	0	0
S3	1	0	0	1	1	S0	0	0	0
S3	1	0	1	0	0	S0	0	0	0
S3	1	0	1	0	1	S0	0	0	0
S3	1	0	1	1	0	S0	0	0	0
S3	1	0	1	1	1	S0	0	0	0
S3	1	1	0	0	0	S0	0	0	0
S3	1	1	0	0	1	S0	0	0	0
S3	1	1	0	1	0	S0	0	0	0

S3	1	1	0	1	1	S0	0	0	0
S3	1	1	1	0	0	S0	0	0	0
S3	1	1	1	0	1	S0	0	0	0
S3	1	1	1	1	0	S0	0	0	0
S3	1	1	1	1	1	S0	0	0	0

Tablica 13: Tablica stanja složenije izvedbe automata za napitke

Tablica se nalazi u minimalnom obliku pa se minimizaciji unutrašnjih stanja se ne pristupa, već se odmah pristupa kodiranju. Tablica 14. prikazuje kodirani oblik tablice stanja.

Trenutno stanje	Kombinacija ulaza					Sljedeće stanje	Izlaz		
	X1	X2	X3	X4	X5		S _{n+1}	Y1	Y2
00	0	0	0	0	0	00	0	0	1
00	0	0	0	0	1	00	0	0	1
00	0	0	0	1	0	00	0	0	0
00	0	0	0	1	1	00	0	0	1
00	0	0	1	0	0	00	0	0	0
00	0	0	1	0	1	00	0	0	1
00	0	0	1	1	0	00	0	0	0
00	0	0	1	1	1	00	0	0	1
00	0	1	0	0	0	00	0	0	1
00	0	1	0	0	1	00	0	0	1
00	0	1	0	1	0	10	0	1	0
00	0	1	0	1	1	00	0	0	1
00	0	1	1	0	0	00	0	0	1
00	0	1	1	0	1	00	0	0	1
00	0	1	1	1	0	10	0	1	0
00	0	1	1	1	1	00	0	0	1
00	1	0	0	0	0	00	0	0	1
00	1	0	0	0	1	00	0	0	1
00	1	0	0	1	0	00	0	0	1
00	1	0	0	1	1	00	0	0	1
00	1	0	1	0	0	01	1	0	0
00	1	0	1	0	1	00	0	0	1
00	1	0	1	1	0	01	1	0	0
00	1	0	1	1	1	00	0	0	1
00	1	1	0	0	0	00	0	0	1
00	1	1	0	0	1	00	0	0	1
00	1	1	0	1	0	00	0	0	1
00	1	1	0	1	1	00	0	0	1
00	1	1	1	0	0	00	0	0	1
00	1	1	1	0	1	00	0	0	1
00	1	1	1	1	0	00	0	0	1
00	1	1	1	1	1	00	0	0	1

00	1	1	1	1	1	00	0	0	1
01	0	0	0	0	0	00	0	0	1
01	0	0	0	0	1	00	0	0	0
01	0	0	0	1	0	00	0	0	1
01	0	0	0	1	1	00	0	0	0
01	0	0	1	0	0	01	1	0	0
01	0	0	1	0	1	00	0	0	0
01	0	0	1	1	0	01	1	0	0
01	0	0	1	1	1	00	0	0	0
01	0	1	0	0	0	00	0	0	1
01	0	1	0	0	1	00	0	0	0
01	0	1	0	1	0	00	0	0	1
01	0	1	0	1	1	00	0	0	0
01	0	1	1	0	0	01	1	0	0
01	0	1	1	0	1	00	0	0	0
01	0	1	1	1	0	01	1	0	0
01	0	1	1	1	1	00	0	0	0
01	1	0	0	0	0	00	0	0	1
01	1	0	0	0	1	00	0	0	0
01	1	0	0	1	0	00	0	0	1
01	1	0	0	1	1	00	0	0	0
01	1	0	1	0	0	01	1	0	0
01	1	0	1	0	1	00	0	0	0
01	1	0	1	1	0	01	1	0	0
01	1	0	1	1	1	00	0	0	0
01	1	1	0	0	0	00	0	0	1
01	1	1	0	0	1	00	0	0	0
01	1	1	0	1	0	00	0	0	1
01	1	1	0	1	1	00	0	0	0
01	1	1	1	0	0	01	1	0	0
01	1	1	1	0	1	00	0	0	0
01	1	1	1	1	0	01	1	0	0
01	1	1	1	1	1	00	0	0	0
10	0	0	0	0	0	00	0	0	1
10	0	0	0	0	1	00	0	0	0
10	0	0	0	1	0	10	0	1	0
10	0	0	0	1	1	00	0	0	0
10	0	0	1	0	0	00	0	0	1
10	0	0	1	0	1	00	0	0	0
10	0	0	1	1	0	10	0	1	0
10	0	0	1	1	1	00	0	0	0
10	0	1	0	0	0	00	0	0	1
10	0	1	0	0	1	00	0	0	0
10	0	1	0	1	0	10	0	1	0
10	0	1	0	1	1	00	0	0	0

10	0	1	1	0	0	00	0	0	1
10	0	1	1	0	1	00	0	0	0
10	0	1	1	1	0	10	0	1	0
10	0	1	1	1	1	00	0	0	0
10	1	0	0	0	0	00	0	0	1
10	1	0	0	0	1	00	0	0	0
10	1	0	0	1	0	10	0	1	0
10	1	0	0	1	1	00	0	0	0
10	1	0	1	0	0	00	0	0	1
10	1	0	1	0	1	00	0	0	0
10	1	0	1	1	0	10	0	1	0
10	1	0	1	1	1	00	0	0	0
10	1	1	0	0	0	00	0	0	1
10	1	1	0	0	1	00	0	0	0
10	1	1	0	1	0	10	0	1	0
10	1	1	0	1	1	00	0	0	0
10	1	1	1	0	0	00	0	0	1
10	1	1	1	0	1	00	0	0	0
10	1	1	1	1	0	10	0	1	0
10	1	1	1	1	1	00	0	0	0
11	0	0	0	0	0	00	0	0	0
11	0	0	0	0	1	00	0	0	0
11	0	0	0	1	0	00	0	0	0
11	0	0	0	1	1	00	0	0	0
11	0	0	1	0	0	00	0	0	0
11	0	0	1	0	1	00	0	0	0
11	0	0	1	1	0	00	0	0	0
11	0	0	1	1	1	00	0	0	0
11	0	1	0	0	0	00	0	0	0
11	0	1	0	0	1	00	0	0	0
11	0	1	0	1	0	00	0	0	0
11	0	1	0	1	1	00	0	0	0
11	0	1	1	0	0	00	0	0	0
11	0	1	1	0	1	00	0	0	0
11	0	1	1	1	0	00	0	0	0
11	0	1	1	1	1	00	0	0	0
11	1	0	0	0	0	00	0	0	0
11	1	0	0	0	1	00	0	0	0
11	1	0	0	1	1	00	0	0	0
11	1	0	1	0	0	00	0	0	0
11	1	0	1	0	1	00	0	0	0
11	1	0	1	1	0	00	0	0	0
11	1	0	1	1	1	00	0	0	0
11	1	1	0	0	0	00	0	0	0

11	1	1	0	0	1	00	0	0	0
11	1	1	0	1	0	00	0	0	0
11	1	1	0	1	1	00	0	0	0
11	1	1	1	0	0	00	0	0	0
11	1	1	1	0	1	00	0	0	0
11	1	1	1	1	0	00	0	0	0
11	1	1	1	1	1	00	0	0	0

Tablica 14: Kodirani oblik tablice stanja složenije izvedbe samoposlužnog automata za napitke

Sinteza složenije izvedbe samoposlužnog automata provedena je na identičan način kao i kod jednostavnije izvedbe automata, na dva tipa bistabila, JK-bistabilu, te naknadno na D-bistabilu.

4.4.1. Automat 5-3 izveden s JK-bistabilima

Sinteza automata 5-3 izvedena JK-bistabilom zahtjeva korištenje kodirane tablice stanja (tablica 14) i već korištene tablice uzbude JK-bistabila (tablica 9) kako bi se dobila tablica uzbude sekvencijskog sustava, tj. samoposlužnog automata (tablica 15).

Br.	Q _A	Q _B	X ₁	X ₂	X ₃	X ₄	X ₅	Q _{A+}	Q _{B+}	J _A	K _A	J _B	K _B	Y ₁	Y ₂	Y ₃
0	0	0	0	0	0	0	0	0	0	0	X	0	X	0	0	1
1	0	0	0	0	0	0	1	0	0	0	X	0	X	0	0	1
2	0	0	0	0	0	1	0	0	0	0	X	0	X	0	0	0
3	0	0	0	0	0	1	1	0	0	0	X	0	X	0	0	1
4	0	0	0	0	1	0	0	0	0	0	X	0	X	0	0	0
5	0	0	0	0	1	0	1	0	0	0	X	0	X	0	0	1
6	0	0	0	0	1	1	0	0	0	0	X	0	X	0	0	0
7	0	0	0	0	1	1	1	0	0	0	X	0	X	0	0	1
8	0	0	0	1	0	0	0	0	0	0	X	0	X	0	0	1
9	0	0	0	1	0	0	1	0	0	0	X	0	X	0	0	1
10	0	0	0	1	0	1	0	1	0	1	X	0	X	0	1	0
11	0	0	0	1	0	1	1	0	0	0	X	0	X	0	0	1
12	0	0	0	1	1	0	0	0	0	0	X	0	X	0	0	1
13	0	0	0	1	1	0	1	0	0	0	X	0	X	0	0	1
14	0	0	0	1	1	1	0	1	0	1	X	0	X	0	1	0
15	0	0	0	1	1	1	1	0	0	0	X	0	X	0	0	1
16	0	0	1	0	0	0	0	0	0	0	X	0	X	0	0	1
17	0	0	1	0	0	0	1	0	0	0	X	0	X	0	0	1
18	0	0	1	0	0	1	0	0	0	0	X	0	X	0	0	1
19	0	0	1	0	0	1	1	0	0	0	X	0	X	0	0	1
20	0	0	1	0	1	0	0	0	1	0	X	1	X	1	0	0
21	0	0	1	0	1	0	1	0	0	0	X	0	X	0	0	1
22	0	0	1	0	1	1	0	0	1	0	X	1	X	1	0	0
23	0	0	1	0	1	1	1	0	0	0	X	0	X	0	0	1
24	0	0	1	1	0	0	0	0	0	0	X	0	X	0	0	1
25	0	0	1	1	0	0	1	0	0	0	X	0	X	0	0	1
26	0	0	1	1	0	1	0	0	0	0	X	0	X	0	0	1

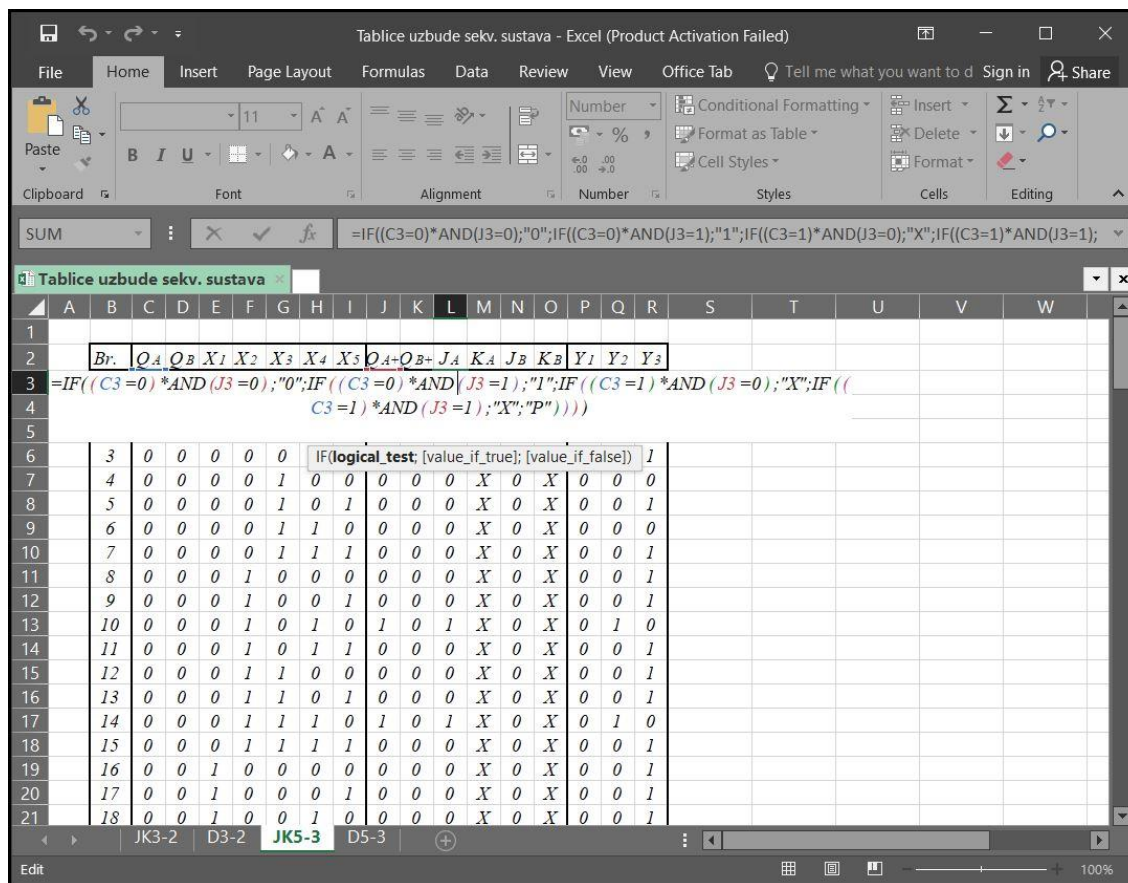
27	0	0	1	1	0	1	1	0	0	0	X	0	X	0	0	1
28	0	0	1	1	1	0	0	0	0	0	X	0	X	0	0	1
29	0	0	1	1	1	0	1	0	0	0	X	0	X	0	0	1
30	0	0	1	1	1	1	0	0	0	0	X	0	X	0	0	1
31	0	0	1	1	1	1	1	0	0	0	X	0	X	0	0	1
32	0	1	0	0	0	0	0	0	0	0	X	X	1	0	0	1
33	0	1	0	0	0	0	1	0	0	0	X	X	1	0	0	0
34	0	1	0	0	0	1	0	0	0	0	X	X	1	0	0	1
35	0	1	0	0	0	1	1	0	0	0	X	X	1	0	0	0
36	0	1	0	0	1	0	0	0	1	0	X	X	0	1	0	0
37	0	1	0	0	1	0	1	0	0	0	X	X	1	0	0	0
38	0	1	0	0	1	1	0	0	1	0	X	X	0	1	0	0
39	0	1	0	0	1	1	1	0	0	0	X	X	1	0	0	0
40	0	1	0	1	0	0	0	0	0	0	X	X	1	0	0	1
41	0	1	0	1	0	0	1	0	0	0	X	X	1	0	0	0
42	0	1	0	1	0	1	0	0	0	0	X	X	1	0	0	1
43	0	1	0	1	0	1	1	0	0	0	X	X	1	0	0	0
44	0	1	0	1	1	0	0	0	1	0	X	X	0	1	0	0
45	0	1	0	1	1	0	1	0	0	0	X	X	1	0	0	0
46	0	1	0	1	1	1	0	0	1	0	X	X	0	1	0	0
47	0	1	0	1	1	1	1	0	0	0	X	X	1	0	0	0
48	0	1	1	0	0	0	0	0	0	0	X	X	1	0	0	1
49	0	1	1	0	0	0	1	0	0	0	X	X	1	0	0	0
50	0	1	1	0	0	1	0	0	0	0	X	X	1	0	0	1
51	0	1	1	0	0	1	1	0	0	0	X	X	1	0	0	0
52	0	1	1	0	1	0	0	0	1	0	X	X	0	1	0	0
53	0	1	1	0	1	0	1	0	0	0	X	X	1	0	0	0
54	0	1	1	0	1	1	0	0	1	0	X	X	0	1	0	0
55	0	1	1	0	1	1	1	0	0	0	X	X	1	0	0	0
56	0	1	1	1	0	0	0	0	0	0	X	X	1	0	0	1
57	0	1	1	1	0	0	1	0	0	0	X	X	1	0	0	0
58	0	1	1	1	0	1	0	0	0	0	X	X	1	0	0	1
59	0	1	1	1	0	1	1	0	0	0	X	X	1	0	0	0
60	0	1	1	1	1	0	0	0	1	0	X	X	0	1	0	0
61	0	1	1	1	1	0	1	0	0	0	X	X	1	0	0	0
62	0	1	1	1	1	1	0	0	1	0	X	X	0	1	0	0
63	0	1	1	1	1	1	1	0	0	0	X	X	1	0	0	0
64	1	0	0	0	0	0	0	0	0	X	1	0	X	0	0	1
65	1	0	0	0	0	0	1	0	0	X	1	0	X	0	0	0
66	1	0	0	0	0	1	0	1	0	X	0	0	X	0	1	0
67	1	0	0	0	0	1	1	0	0	X	1	0	X	0	0	0
68	1	0	0	0	1	0	0	0	0	X	1	0	X	0	0	1
69	1	0	0	0	1	0	1	0	0	X	1	0	X	0	0	0
70	1	0	0	0	1	1	0	1	0	X	0	0	X	0	1	0
71	1	0	0	0	1	1	1	0	0	X	1	0	X	0	0	0
72	1	0	0	1	0	0	0	0	0	X	1	0	X	0	0	1

73	1	0	0	1	0	0	1	0	0	X	1	0	X	0	0	0
74	1	0	0	1	0	1	0	1	0	X	0	0	X	0	1	0
75	1	0	0	1	0	1	1	0	0	X	1	0	X	0	0	0
76	1	0	0	1	1	0	0	0	0	X	1	0	X	0	0	1
77	1	0	0	1	1	0	1	0	0	X	1	0	X	0	0	0
78	1	0	0	1	1	1	0	1	0	X	0	0	X	0	1	0
79	1	0	0	1	1	1	1	0	0	X	1	0	X	0	0	0
80	1	0	1	0	0	0	0	0	0	X	1	0	X	0	0	1
81	1	0	1	0	0	0	1	0	0	X	1	0	X	0	0	0
82	1	0	1	0	0	1	0	1	0	X	0	0	X	0	1	0
83	1	0	1	0	0	1	1	0	0	X	1	0	X	0	0	0
84	1	0	1	0	1	0	0	0	0	X	1	0	X	0	0	1
85	1	0	1	0	1	0	1	0	0	X	1	0	X	0	0	0
86	1	0	1	0	1	1	0	1	0	X	0	0	X	0	1	0
87	1	0	1	0	1	1	1	0	0	X	1	0	X	0	0	0
88	1	0	1	1	0	0	0	0	0	X	1	0	X	0	0	1
89	1	0	1	1	0	0	1	0	0	X	1	0	X	0	0	0
90	1	0	1	1	0	1	0	1	0	X	0	0	X	0	1	0
91	1	0	1	1	0	1	1	0	0	X	1	0	X	0	0	0
92	1	0	1	1	1	0	0	0	0	X	1	0	X	0	0	1
93	1	0	1	1	1	0	1	0	0	X	1	0	X	0	0	0
94	1	0	1	1	1	1	0	1	0	X	0	0	X	0	1	0
95	1	0	1	1	1	1	1	0	0	X	1	0	X	0	0	0
96	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
97	1	1	0	0	0	0	1	0	0	0	0	0	0	0	0	0
98	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0
99	1	1	0	0	0	1	1	0	0	0	0	0	0	0	0	0
100	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0
101	1	1	0	0	1	0	1	0	0	0	0	0	0	0	0	0
102	1	1	0	0	1	1	0	0	0	0	0	0	0	0	0	0
103	1	1	0	0	1	1	1	0	0	0	0	0	0	0	0	0
104	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0
105	1	1	0	1	0	0	1	0	0	0	0	0	0	0	0	0
106	1	1	0	1	0	1	0	0	0	0	0	0	0	0	0	0
107	1	1	0	1	0	1	1	0	0	0	0	0	0	0	0	0
108	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0
109	1	1	0	1	1	0	1	0	0	0	0	0	0	0	0	0
109	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0
110	1	1	0	1	1	1	1	0	0	0	0	0	0	0	0	0
111	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0
112	1	1	1	0	0	0	1	0	0	0	0	0	0	0	0	0
113	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0
114	1	1	1	0	0	1	1	0	0	0	0	0	0	0	0	0
115	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0
116	1	1	1	0	1	0	1	0	0	0	0	0	0	0	0	0
117	1	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0

118	1	1	1	0	1	1	1	0	0	0	0	0	0	0	0	0
119	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0
120	1	1	1	1	0	0	1	0	0	0	0	0	0	0	0	0
121	1	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0
122	1	1	1	1	0	1	1	0	0	0	0	0	0	0	0	0
123	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0
124	1	1	1	1	1	0	1	0	0	0	0	0	0	0	0	0
125	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0
126	1	1	1	1	1	1	1	0	0	0	0	0	0	0	0	0

Tablica 15: Tablica uzbude složenije izvedbe samoposlužnog automata izvedenog s JK-bistabilima

Za razliku od prethodne izvedbe automata, tablice su mnogo veće, pa je zbog toga potrebno više pažnje i predanosti kako bi se izbjegle greške. Greška se može dogoditi kod upisivanja podataka u tablicu, ali i kod određivanja vrijednosti pobude memorije (npr. J_A , K_A , J_B , K_B , ...) i funkcija izlaza (Y_1, \dots, Y_n) pa je poželjno poslužiti se računalom. Jedan primjer korištenja računala prilikom izrade tablice uzbude je korištenje jednostavnog koda napisanog u Microsoft Excel-u koji određuje npr. vrijednost J_A (slika 35).



Slika 35: Rad u Microsoft Excel-u

Kod prikazan na slici uspoređuje vrijednosti unošene u tablicu, te zavisno o njihovim vrijednostima, u odabranu ćeliju upisuje 0, 1 ili X. U slučaju pogreške prilikom upisa, u odabranoj ćeliji se ispisuje slovo P (oznaka za pogrešku). Na jednostavan način kod se može primijeniti na cijelu tablicu i ako je dobro napisan uvelike smanjuje vrijeme projektiranja, ali i mogućnost pogreške.

Iz tablice uzbuđe određuju se funkcije pobude memorije (J_A , K_A , J_B i K_B) i funkcije izlaza (Y_1 , Y_2 i Y_3).

$$J_A = \Sigma m(10, 14) + \Sigma d(64, 65, 66, \dots, 93, 94, 95);$$

$$K_A = \Sigma m(64, 65, 67, 68, 69, 71, 72, 73, 75, 76, 77, 79, 80, 81, 83, 84, 85, 87, 88, 89, 91, 92, 93, 95) + \Sigma d(0, 1, 2, 3, \dots, 61, 62, 63);$$

$$J_B = \Sigma m(20, 22) + \Sigma d(32, 33, 34, \dots, 61, 62, 63);$$

$$K_B = \Sigma m(32, 33, 34, 35, 37, 39, 40, 41, 42, 43, 45, 47, 48, 49, 50, 51, 53, 55, 56, 57, 58, 59, 61, 63) + \Sigma d(0, 1, 2, \dots, 29, 30, 31, 64, 65, 66, \dots, 93, 94, 95);$$

$$Y_1 = \Sigma m(20, 22, 36, 38, 44, 46, 52, 54, 60, 62);$$

$$Y_2 = \Sigma m(10, 14, 66, 70, 74, 78, 82, 86, 90, 94);$$

$$Y_3 = \Sigma m(0, 1, 3, 5, 7, 8, 9, 11, 12, 13, 15, 16, 17, 18, 19, 21, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 34, 40, 42, 48, 50, 56, 58, 64, 68, 72, 76, 80, 84, 88, 92).$$

Dobivene funkcije glase:

$$J_A = Q_A' Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5';$$

$$K_A = Q_A Q_B' X_1' X_2' X_3' X_4' X_5' + Q_A Q_B' X_1' X_2' X_3' X_4' X_5 + Q_A Q_B' X_1' X_2' X_3' X_4 X_5 + Q_A Q_B' X_1' X_2' X_3 X_4' X_5' + Q_A Q_B' X_1' X_2' X_3 X_4 X_5 + Q_A Q_B' X_1' X_2 X_3' X_4' X_5' + Q_A Q_B' X_1' X_2 X_3' X_4 X_5 + Q_A Q_B' X_1' X_2 X_3 X_4' X_5' + Q_A Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A Q_B' X_1' X_2 X_3 X_4 X_5 + Q_A Q_B' X_1 X_2' X_3' X_4' X_5' + Q_A Q_B' X_1 X_2' X_3' X_4' X_5 + Q_A Q_B' X_1 X_2' X_3' X_4 X_5 + Q_A Q_B' X_1 X_2' X_3 X_4' X_5' + Q_A Q_B' X_1 X_2' X_3 X_4 X_5 + Q_A Q_B' X_1 X_2 X_3' X_4' X_5' + Q_A Q_B' X_1 X_2 X_3' X_4 X_5 + Q_A Q_B' X_1 X_2 X_3 X_4' X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5 + Q_A Q_B' X_1 X_2 X_3 X_4 X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5;$$

$$J_B = Q_A' Q_B' X_1 X_2' X_3 X_4' X_5' + Q_A' Q_B' X_1 X_2' X_3 X_4 X_5';$$

$$K_B = Q_A' Q_B X_1' X_2' X_3' X_4' X_5' + Q_A' Q_B X_1' X_2' X_3' X_4' X_5 + Q_A' Q_B X_1' X_2' X_3' X_4 X_5 + Q_A' Q_B X_1' X_2' X_3 X_4' X_5' + Q_A' Q_B X_1' X_2' X_3 X_4 X_5 + Q_A' Q_B X_1' X_2 X_3' X_4' X_5' + Q_A' Q_B X_1' X_2 X_3' X_4 X_5 + Q_A' Q_B X_1' X_2 X_3 X_4' X_5' + Q_A' Q_B X_1' X_2 X_3 X_4 X_5 + Q_A' Q_B X_1 X_2' X_3' X_4' X_5' + Q_A' Q_B X_1 X_2' X_3' X_4' X_5 + Q_A' Q_B X_1 X_2' X_3' X_4 X_5 + Q_A' Q_B X_1 X_2' X_3 X_4' X_5' + Q_A' Q_B X_1 X_2' X_3 X_4 X_5 + Q_A' Q_B X_1 X_2 X_3' X_4' X_5' + Q_A' Q_B X_1 X_2 X_3' X_4 X_5 + Q_A' Q_B X_1 X_2 X_3 X_4' X_5' + Q_A' Q_B X_1 X_2 X_3 X_4 X_5 + Q_A' Q_B X_1 X_2 X_3 X_4 X_5' + Q_A' Q_B X_1 X_2 X_3 X_4 X_5 + Q_A' Q_B X_1 X_2 X_3 X_4 X_5;$$

$$Y_1 = Q_A' Q_B' X_1 X_2' X_3 X_4' X_5' + Q_A' Q_B' X_1 X_2' X_3 X_4 X_5' + Q_A' Q_B X_1' X_2' X_3 X_4' X_5' + Q_A' Q_B X_1' X_2' X_3 X_4 X_5' + Q_A' Q_B X_1' X_2 X_3 X_4' X_5' + Q_A' Q_B X_1' X_2 X_3 X_4 X_5' + Q_A' Q_B X_1 X_2' X_3 X_4' X_5' + Q_A' Q_B X_1 X_2' X_3 X_4 X_5' + Q_A' Q_B X_1 X_2 X_3 X_4' X_5' + Q_A' Q_B X_1 X_2 X_3 X_4 X_5';$$

$$Y_2 = Q_A' Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A Q_B' X_1' X_2' X_3' X_4 X_5' + Q_A Q_B' X_1' X_2' X_3 X_4 X_5' + Q_A Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A Q_B' X_1 X_2' X_3' X_4 X_5' + Q_A Q_B' X_1 X_2' X_3 X_4 X_5' + Q_A Q_B' X_1 X_2 X_3' X_4 X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5';$$

$$Y_3 = Q_A' Q_B' X_1' X_2' X_3' X_4' X_5' + Q_A' Q_B' X_1' X_2' X_3' X_4' X_5 + Q_A' Q_B' X_1' X_2' X_3' X_4 X_5 + Q_A' Q_B' X_1' X_2' X_3 X_4' X_5 + Q_A' Q_B' X_1' X_2' X_3 X_4 X_5 + Q_A' Q_B' X_1' X_2 X_3' X_4' X_5' + Q_A' Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4' X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5 + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5 + Q_A' Q_B' X_1 X_2' X_3' X_4 X_5 + Q_A' Q_B' X_1 X_2' X_3' X_4 X_5' + Q_A' Q_B' X_1 X_2' X_3 X_4' X_5 + Q_A' Q_B' X_1 X_2' X_3 X_4 X_5' + Q_A' Q_B' X_1 X_2 X_3' X_4' X_5 + Q_A' Q_B' X_1 X_2 X_3' X_4 X_5' + Q_A' Q_B' X_1 X_2 X_3 X_4' X_5 + Q_A' Q_B' X_1 X_2 X_3 X_4 X_5' + Q_A' Q_B' X_1 X_2 X_3 X_4 X_5 + Q_A' Q_B' X_1 X_2 X_3 X_4 X_5 + Q_A' Q_B X_1' X_2' X_3' X_4' X_5' + Q_A' Q_B X_1' X_2' X_3' X_4 X_5' + Q_A' Q_B X_1' X_2' X_3 X_4' X_5' + Q_A' Q_B X_1' X_2' X_3 X_4 X_5' + Q_A' Q_B X_1 X_2' X_3' X_4' X_5' + Q_A' Q_B X_1 X_2' X_3' X_4 X_5' + Q_A' Q_B X_1 X_2' X_3 X_4' X_5' + Q_A' Q_B X_1 X_2' X_3 X_4 X_5' + Q_A' Q_B X_1 X_2 X_3' X_4' X_5' + Q_A' Q_B X_1 X_2 X_3' X_4 X_5' + Q_A' Q_B X_1 X_2 X_3 X_4' X_5' + Q_A' Q_B X_1 X_2 X_3 X_4 X_5' + Q_A Q_B' X_1 X_2' X_3' X_4' X_5' + Q_A Q_B' X_1 X_2' X_3' X_4 X_5' + Q_A Q_B' X_1 X_2' X_3 X_4' X_5' + Q_A Q_B' X_1 X_2' X_3 X_4 X_5' + Q_A Q_B' X_1 X_2 X_3 X_4' X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5';$$

Minimalan oblik dobivenih funkcija glasi:

$$J_A = Q_B' X_1' X_2 X_4 X_5';$$

$$K_A = Q_B' X_4' + Q_B' X_5 = Q_B' (X_4' + X_5);$$

$$J_B = Q_A' X_1 X_2' X_3 X_5';$$

$$K_B = Q_A' X_3' + Q_A' X_5 = Q_A' (X_3' + X_5);$$

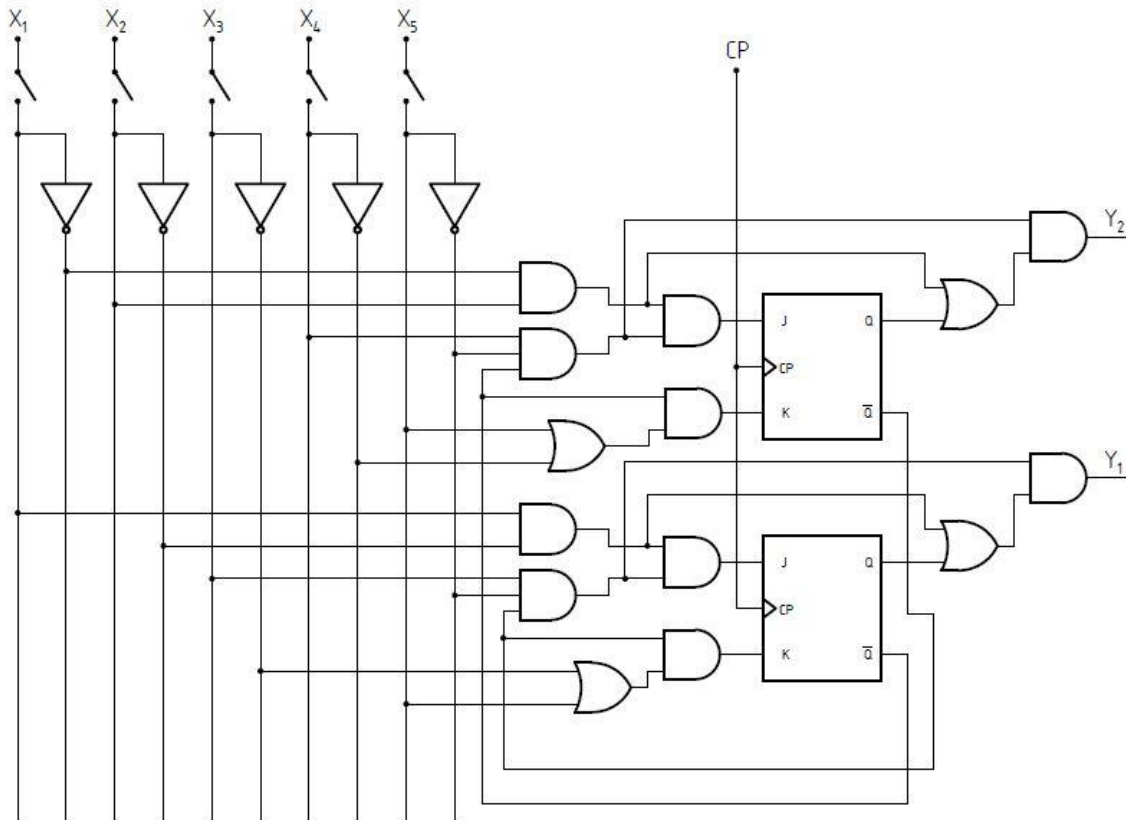
$$Y_1 = Q_A' Q_B X_3 X_5' + Q_A' X_1 X_2' X_3 X_5' = Q_A' X_3 X_5' (X_1 X_2' + Q_B);$$

$$Y_2 = Q_A Q_B' X_4 X_5' + Q_B' X_1' X_2 X_4 X_5' = Q_B' X_4 X_5' (X_1' X_2 + Q_A);$$

$$Y_3 = Q_A' Q_B' X_5 + Q_A' Q_B' X_1 X_2 + Q_A' Q_B X_3' X_5' + Q_A Q_B' X_4' X_5' + Q_A' X_1 X_3' X_5' + Q_B' X_2 X_4' X_5' + Q_B' X_3' X_4' X_5';$$

$$Y_3 = Q_A' Q_B' (X_5 + X_1 X_2) + Q_B' X_4' X_5' (Q_A + X_2 + X_3) + Q_A' X_3' X_5' (Q_B + X_1);$$

Na temelju minimalnog oblika funkcije pobude memorije i funkcije izlaza izrađuje se shema automata (slika 36).



Slika 36: Logička shema automata 5-3 izvedena s JK-bistabilom (bez izlaza Y3)

4.4.2. Automat 5-3 izveden s D-bistabilima

Sinteza automata 5-3 izvedena D-bistabilom zahtjeva korištenje kodirane tablice stanja (tablica 14) i već korištene tablice uzbude D-bistabila (tablica 11) kako bi se dobla tablica uzbude sekvencijskog sustava, tj. samoposlužnog automata (tablica 16).

Br.	Q_A	Q_B	X_1	X_2	X_3	X_4	X_5	Q_{A+}	Q_{B+}	D_A	D_B	Y_1	Y_2	Y_3
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	0	1	0	0	0	0	0	0	1
2	0	0	0	0	0	1	0	0	0	0	0	0	0	0
3	0	0	0	0	0	1	1	0	0	0	0	0	0	1
4	0	0	0	0	1	0	0	0	0	0	0	0	0	0
5	0	0	0	0	1	0	1	0	0	0	0	0	0	1
6	0	0	0	0	1	1	0	0	0	0	0	0	0	0
7	0	0	0	0	1	1	1	0	0	0	0	0	0	1
8	0	0	0	1	0	0	0	0	0	0	0	0	0	1
9	0	0	0	1	0	0	1	0	0	0	0	0	0	1
10	0	0	0	1	0	1	0	1	0	1	0	0	1	0
11	0	0	0	1	0	1	1	0	0	0	0	0	0	1
12	0	0	0	1	1	0	0	0	0	0	0	0	0	1

13	0	0	0	1	1	0	1	0	0	0	0	0	0	1
14	0	0	0	1	1	1	0	1	0	1	0	0	1	0
15	0	0	0	1	1	1	1	0	0	0	0	0	0	1
16	0	0	1	0	0	0	0	0	0	0	0	0	0	1
17	0	0	1	0	0	0	1	0	0	0	0	0	0	1
18	0	0	1	0	0	1	0	0	0	0	0	0	0	1
19	0	0	1	0	0	1	1	0	0	0	0	0	0	1
20	0	0	1	0	1	0	0	0	1	0	1	1	0	0
21	0	0	1	0	1	0	1	0	0	0	0	0	0	1
22	0	0	1	0	1	1	0	0	1	0	1	1	0	0
23	0	0	1	0	1	1	1	0	0	0	0	0	0	1
24	0	0	1	1	0	0	0	0	0	0	0	0	0	1
25	0	0	1	1	0	0	1	0	0	0	0	0	0	1
26	0	0	1	1	0	1	0	0	0	0	0	0	0	1
27	0	0	1	1	0	1	1	0	0	0	0	0	0	1
28	0	0	1	1	1	0	0	0	0	0	0	0	0	1
29	0	0	1	1	1	0	1	0	0	0	0	0	0	1
30	0	0	1	1	1	1	0	0	0	0	0	0	0	1
31	0	0	1	1	1	1	1	0	0	0	0	0	0	1
32	0	1	0	0	0	0	0	0	0	0	0	0	0	1
33	0	1	0	0	0	0	1	0	0	0	0	0	0	0
34	0	1	0	0	0	1	0	0	0	0	0	0	0	1
35	0	1	0	0	0	1	1	0	0	0	0	0	0	0
36	0	1	0	0	1	0	0	0	1	0	1	1	0	0
37	0	1	0	0	1	0	1	0	0	0	0	0	0	0
38	0	1	0	0	1	1	0	0	1	0	1	1	0	0
39	0	1	0	0	1	1	1	0	0	0	0	0	0	0
40	0	1	0	1	0	0	0	0	0	0	0	0	0	1
41	0	1	0	1	0	0	1	0	0	0	0	0	0	0
42	0	1	0	1	0	1	0	0	0	0	0	0	0	1
43	0	1	0	1	0	1	1	0	0	0	0	0	0	0
44	0	1	0	1	1	0	0	0	1	0	1	1	0	0
45	0	1	0	1	1	0	1	0	0	0	0	0	0	0
46	0	1	0	1	1	1	0	0	1	0	1	1	0	0
47	0	1	0	1	1	1	1	0	0	0	0	0	0	0
48	0	1	1	0	0	0	0	0	0	0	0	0	0	1
49	0	1	1	0	0	0	1	0	0	0	0	0	0	0
50	0	1	1	0	0	1	0	0	0	0	0	0	0	1
51	0	1	1	0	0	1	1	0	0	0	0	0	0	0
52	0	1	1	0	1	0	0	0	1	0	1	1	0	0
53	0	1	1	0	1	0	1	0	0	0	0	0	0	0
54	0	1	1	0	1	1	0	0	1	0	1	1	0	0
55	0	1	1	0	1	1	1	0	0	0	0	0	0	0
56	0	1	1	1	0	0	0	0	0	0	0	0	0	1
57	0	1	1	1	0	0	1	0	0	0	0	0	0	0
58	0	1	1	1	0	1	0	0	0	0	0	0	0	1

59	0	1	1	1	0	1	1	0	0	0	0	0	0	0
60	0	1	1	1	1	0	0	0	1	0	1	1	0	0
61	0	1	1	1	1	0	1	0	0	0	0	0	0	0
62	0	1	1	1	1	1	0	0	1	0	1	1	0	0
63	0	1	1	1	1	1	1	0	0	0	0	0	0	0
64	1	0	0	0	0	0	0	0	0	0	0	0	0	1
65	1	0	0	0	0	0	1	0	0	0	0	0	0	0
66	1	0	0	0	0	1	0	1	0	1	0	0	1	0
67	1	0	0	0	0	1	1	0	0	0	0	0	0	0
68	1	0	0	0	1	0	0	0	0	0	0	0	0	1
69	1	0	0	0	1	0	1	0	0	0	0	0	0	0
70	1	0	0	0	1	1	0	1	0	1	0	0	1	0
71	1	0	0	0	1	1	1	0	0	0	0	0	0	0
72	1	0	0	1	0	0	0	0	0	0	0	0	0	1
73	1	0	0	1	0	0	1	0	0	0	0	0	0	0
74	1	0	0	1	0	1	0	1	0	1	0	0	1	0
75	1	0	0	1	0	1	1	0	0	0	0	0	0	0
76	1	0	0	1	1	0	0	0	0	0	0	0	0	1
77	1	0	0	1	1	0	1	0	0	0	0	0	0	0
78	1	0	0	1	1	1	0	1	0	1	0	0	1	0
79	1	0	0	1	1	1	1	0	0	0	0	0	0	0
80	1	0	1	0	0	0	0	0	0	0	0	0	0	1
81	1	0	1	0	0	0	1	0	0	0	0	0	0	0
82	1	0	1	0	0	1	0	1	0	1	0	0	1	0
83	1	0	1	0	0	1	1	0	0	0	0	0	0	0
84	1	0	1	0	1	0	0	0	0	0	0	0	0	1
85	1	0	1	0	1	0	1	0	0	0	0	0	0	0
86	1	0	1	0	1	1	0	1	0	1	0	0	1	0
87	1	0	1	0	1	1	1	0	0	0	0	0	0	0
88	1	0	1	1	0	0	0	0	0	0	0	0	0	1
89	1	0	1	1	0	0	1	0	0	0	0	0	0	0
90	1	0	1	1	0	1	0	1	0	1	0	0	1	0
91	1	0	1	1	0	1	1	0	0	0	0	0	0	0
92	1	0	1	1	1	0	0	0	0	0	0	0	0	1
93	1	0	1	1	1	0	1	0	0	0	0	0	0	0
94	1	0	1	1	1	1	0	1	0	1	0	0	1	0
95	1	0	1	1	1	1	1	0	0	0	0	0	0	0
96	1	1	0	0	0	0	0	0	0	0	0	0	0	0
97	1	1	0	0	0	0	1	0	0	0	0	0	0	0
98	1	1	0	0	0	1	0	0	0	0	0	0	0	0
99	1	1	0	0	0	1	1	0	0	0	0	0	0	0
100	1	1	0	0	1	0	0	0	0	0	0	0	0	0
101	1	1	0	0	1	0	1	0	0	0	0	0	0	0
102	1	1	0	0	1	1	0	0	0	0	0	0	0	0
103	1	1	0	0	1	1	1	0	0	0	0	0	0	0
104	1	1	0	1	0	0	0	0	0	0	0	0	0	0

105	1	1	0	1	0	0	1	0	0	0	0	0	0	0
106	1	1	0	1	0	1	0	0	0	0	0	0	0	0
107	1	1	0	1	0	1	1	0	0	0	0	0	0	0
108	1	1	0	1	1	0	0	0	0	0	0	0	0	0
109	1	1	0	1	1	0	1	0	0	0	0	0	0	0
109	1	1	0	1	1	1	0	0	0	0	0	0	0	0
110	1	1	0	1	1	1	1	0	0	0	0	0	0	0
111	1	1	1	0	0	0	0	0	0	0	0	0	0	0
112	1	1	1	0	0	0	1	0	0	0	0	0	0	0
113	1	1	1	0	0	1	0	0	0	0	0	0	0	0
114	1	1	1	0	0	1	1	0	0	0	0	0	0	0
115	1	1	1	0	1	0	0	0	0	0	0	0	0	0
116	1	1	1	0	1	0	1	0	0	0	0	0	0	0
117	1	1	1	0	1	1	0	0	0	0	0	0	0	0
118	1	1	1	0	1	1	1	0	0	0	0	0	0	0
119	1	1	1	1	0	0	0	0	0	0	0	0	0	0
120	1	1	1	1	0	0	1	0	0	0	0	0	0	0
121	1	1	1	1	0	1	0	0	0	0	0	0	0	0
122	1	1	1	1	0	1	1	0	0	0	0	0	0	0
123	1	1	1	1	1	0	0	0	0	0	0	0	0	0
124	1	1	1	1	1	0	1	0	0	0	0	0	0	0
125	1	1	1	1	1	1	0	0	0	0	0	0	0	0
126	1	1	1	1	1	1	1	0	0	0	0	0	0	0

Tablica 16: Tablica uzbude složenije izvedbe samoposlužnog automata izvedenog s D-bistabilima

Iz tablice uzbude određuju se funkcije pobude memorije (D_A i D_B) i funkcije izlaza (Y_1 , Y_2 i Y_3).

$$D_A = \Sigma m (10, 14, 66, 70, 74, 78, 82, 86, 90, 94);$$

$$D_B = \Sigma m (20, 22, 36, 38, 44, 46, 52, 54, 60, 62);$$

$$Y_1 = \Sigma m (20, 22, 36, 38, 44, 46, 52, 54, 60, 62);$$

$$Y_2 = \Sigma m (10, 14, 66, 70, 74, 78, 82, 86, 90, 94);$$

$$Y_3 = \Sigma m (0, 1, 3, 5, 7, 8, 9, 11, 12, 13, 15, 16, 17, 18, 19, 21, 23, 24, 25, 26, 27, 28, 29, 30, 31, 32, 34, 40, 42, 48, 50, 56, 58, 64, 68, 72, 76, 80, 84, 88, 92);$$

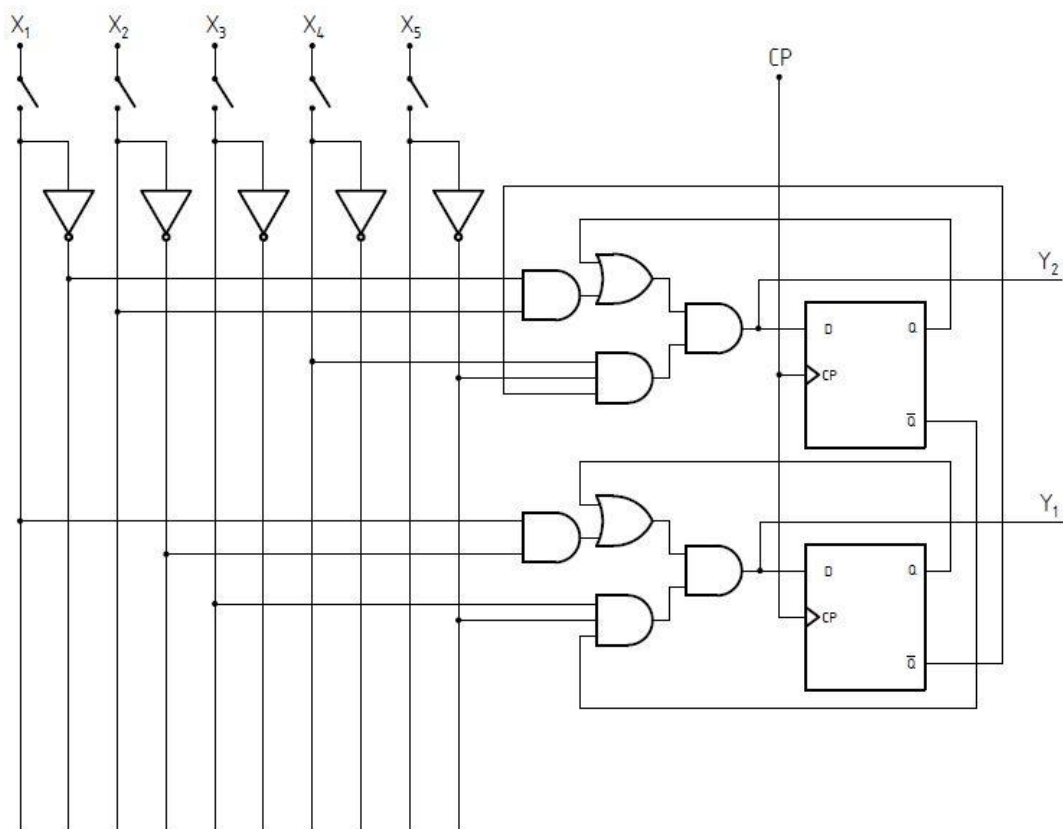
Iz toga slijedi da je:

$$D_A = Y_2 = \Sigma m (10, 14, 66, 70, 74, 78, 82, 86, 90, 94);$$

$$D_B = Y_1 = \Sigma m (20, 22, 36, 38, 44, 46, 52, 54, 60, 62).$$

Dobivene funkcije glase:

$$D_A = Q_A' Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A' Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A Q_B' X_1' X_2' X_3' X_4 X_5' + Q_A Q_B' X_1' X_2' X_3 X_4 X_5' + Q_A Q_B' X_1' X_2 X_3' X_4 X_5' + Q_A Q_B' X_1' X_2 X_3 X_4 X_5' + Q_A Q_B' X_1 X_2' X_3' X_4 X_5' + Q_A Q_B' X_1 X_2' X_3 X_4 X_5' + Q_A Q_B' X_1 X_2 X_3' X_4 X_5' + Q_A Q_B' X_1 X_2 X_3 X_4 X_5';$$



Slika 37: Logička shema automata 5-3 izvedena s D-bistabilom (bez izlaza Y3)

Dobivena logička shema sa sl. 37. provjerena je u simulacijskom programu i radi na zamišljen način. Ulazne logičke sklopove po potrebi moguće je realizirati s univerzalnim logičkim vratima, ali ta opcija nije razmatrana u ovom radu.

5. ELEKTRONIČKI LOGIČKI SKLOPOVI

Najjednostavniji način za predočavanje binarnih veličina je uz pomoć sklopke. Broj mjesta za prikaz broja u digitalnom sustavu ograničen je raspoloživim električnim sklopovima.

Kako bi se prikazala neka znamenka elektroničkim sklopom, potrebno je da on ima onoliko različitih diskretnih stanja koliko ima i znamenaka, tako da se svakom stanju može pridijeliti značenje jedne znamenke. Za prikaz nekog n -znamenkastog broja u sustavu s bazom B treba, dakle, n sklopova od kojih svaki ima B diskretnih stanja [1].

Drugim riječima, sklop koji bi obavljao računanje u npr. dekadskom sustavu gdje je baza deset trebao bi imati deset različitih stanja (položaja). Razlog zbog kojeg se u digitalnim sustavima informacija izražava u dva stanja je jednostavnost i pouzdanost dvopoložajnih preklopničkih elemenata. Dva diskretna stanja lako se razlučuju i mogu se realizirati na mnogo načina. Element koji bi imao više od dva stanja stvarao bi teškoće u konstrukciji i nepouzdanost u radu.

5.1. Bipolarni tranzistor

Bipolarni tranzistor (engl. Bipolar Junction Transistor, kraće BJT) je strujno upravljani poluvodički element s tri izvoda (baza, emiter i kolektor). Svaki od ta tri izvoda spojen je na jedan poluvodički sloj (postoje dva tipa poluvodičkih slojeva - P tip ili N tip).

S obzirom na raspored poluvodičkih slojeva, bipolarni tranzistori mogu se podijeliti na PNP i NPN tip. Kod PNP tipa tranzistora N tip poluvodiča smješten je između dva P sloja. Jednaka analogija vrijedi kod NPN tipa, gdje je P tip poluvodiča smješten između dva N sloja. Druga podjela odnosi se na samu vrstu poluvodiča od kojeg su izrađeni. Prema tome tranzistori mogu biti silicijski ili germanijski. Izbor između ove dvije vrste ovisi o primjeni za koju su namijenjeni. U današnje vrijeme velika većina tranzistora zasnovana je na siliciju.

Ovisno o tome koja je zajednička elektroda ulaznom i izlaznom krugu u koji je spojen, bipolarni tranzistor može biti spojen na tri načina; u spoju zajedničkog emitera, u spoju zajedničke baze i u spoju zajedničkog kolektora. Svaki od tih spojeva koristi se za određene svrhe zbog svojih osobnosti.

Da je strujno upravljani značilo bi da svako povećavanje struje baze I_B dovodi do povećanja struje kolektora I_C , što u konačnici dovodi do povećanja struje emitera I_E . Tranzistorom se uspješno upravlja upravljanjem struje baze I_B . Zavisnost između struje baze I_B i struje kolektora I_C dana je izrazom:

$$I_C = \beta \cdot I_B$$

Gdje je β faktor istosmjernog strujnog pojačanja (koristi se i naziv h_{FE}). Beta je definirana kao omjer struje kolektora I_C prema struji baze I_B , uz stalan napon U_{CE} . Zavisi o više faktora. Neki od njih su sama građa tranzistora tj. vrijednost β uvjetovana je samim tranzistorom ali i njegovim radnim uvjetima (kao što su temperatura, svjetlost i zračenje). Praktična vrijednost ovog parametra varira između 50 i 300. Najbitnije vrijednosti tehničkih podataka vezane za bipolarni tranzistor su:

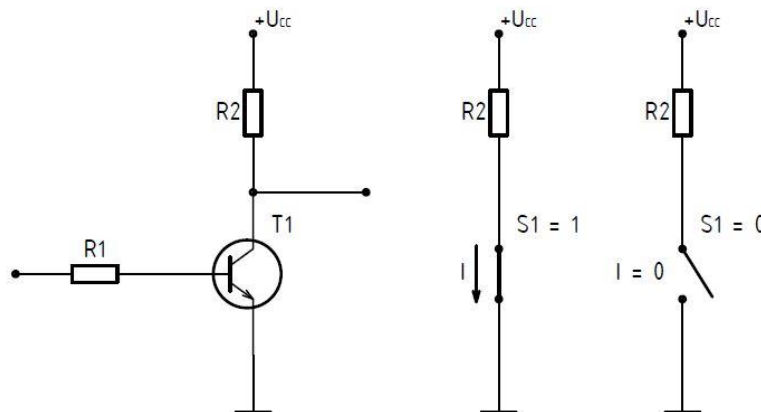
- U_{CE} istosmjerni napon između kolektora i emitera (engl. collector-emitter DC voltage)

- U_{BE} istosmjerni napon između baze i emitera (engl. base-emitter DC voltage)
- I_C istosmjerna struja kolektora (engl. collector DC current)
- P_{tot} ukupan utrošak snage (engl. total power dissipation)
- h_{FE} faktor istosmjernog strujnog pojačanja za određenu struju I_C (engl. DC current gain)
- h_{fe} faktor izmjeničnog strujnog pojačanja za određene frekv. (engl. small signal current gain)
- f granična frekvencija (engl. cut-off frequency)

Za praktičnu primjenu ove komponente potrebno je dobro poznavati odnose između pojedinih struja i napona, kao i ulazne, prijenosne i izlazne karakteristike tranzistora. U tvorničkim podacima proizvođača (engl. datasheet) sadržane su informacije o izvedbi i svojstvima tranzistora, opisane pomoću slika, tablica, dijagrama i shema spajanja. Potrebno je uočiti podatke o dimenzijama i obliku kućišta, te rasporedu priključaka, faktoru strujnog pojačanja, kao i frekvencijskom području rada samog tranzistora. Za ispravnu primjenu ove komponente neizostavno poznavanje apsolutno najvećih vrijednosti struja i napona, utroška snage i radne temperature koju komponenta može izdržati bez kvara.

5.2. Tranzistorska izvedba logičkih sklopova

Naponske razine za prikaz binarnih veličina izvode se uz pomoć tranzistorske sklopke. Sklopke se mogu izvesti s bipolarnim ili s unipolarnim tranzistorima. Bipolarnim tranzistorom upravlja se uz pomoć struje baze I_B , dok se unipolarni tranzistori kontroliraju uz pomoć napona U_{GS} . Na sl. 38. nalazi se izvedba upravljanje sklopke izvedene uz pomoć bipolarnog tranzistora (BJT – engl. Bipolar Junction Transistor). Izvedbe uz pomoć unipolarnih tranzistora također su moguće, za razliku od bipolarnih tranzistora njima se upravlja naponom U_{GS} ; napon između zasuna (engl. gate) i uvoda (engl. source).

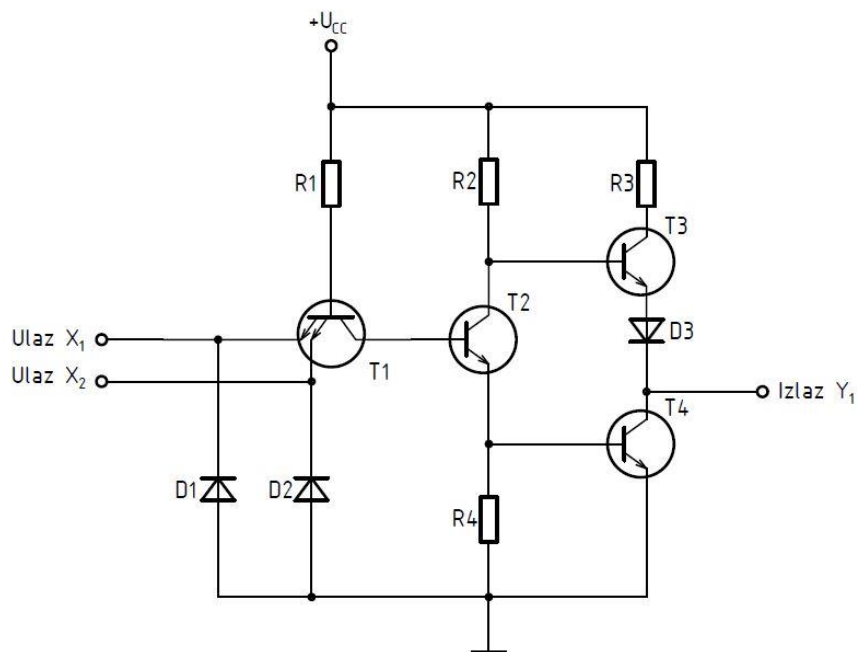


Slika 38: Tranzistorska sklopka s bipolarnim NPN tranzistorom

Sklop je izveden tako da je tranzistor ili isključen, ili je u zasićenju. Kada je tranzistor u zasićenju on se ponaša kao zatvorena sklopka, vodi, a na izlazu tranzistora može se izmjeriti mali pad napona od 0.2 V, kojemu je pridijeljeno značenje logičke nule. Ako tranzistor ne vodi, na

izlazu će biti napon napajanja U_{CC} , odnosno visoka razina napona kojoj je pridijeljeno značenje logičke jedinice.

Svi logički sklopovi mogu se izvesti uz pomoć bipolarnih tranzistora i nekoliko otpornika. Međusobnim povezivanjem više tranzistora koji rade kao upravljane sklopke praktično se izvode osnovni i složeni logički sklopovi. Slika 39. prikazuje praktičnu izvedbu dvoulaznog logičkog sklopa NI (NAND) izvedenog s bipolarnim tranzistorima.

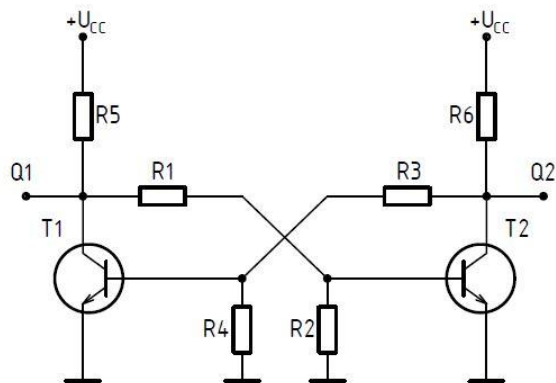


Slika 39: Dvoulazni NAND sklop izveden s bipolarnim tranzistorima - TTL

5.3. Tranzistorska izvedba memorijskih sklopova

Multivibratori su elektronički sklopovi koji imaju dva različita stanja. Ta stanja su promjenjiva, a do promjene dolazi na dva načina; ili djelovanjem vanjskog signala ili samostalno, bez djelovanja vanjskog signala. Stanje koje se mijenja vanjskim signalom naziva stabilno stanje, dok se stanje koje se mijenja bez djelovanja vanjskog signala naziva se kvazistabilno stanje. Prema tome razlikuju se tri vrste multivibratora; bistabilni, kojima su oba stanja stabilna, monostabilni, kojima je samo jedno stanje stabilno, a drugo kvazistabilno i astabilni kojima su oba stanja kvazistabilna.

Temeljni memorijski sklop u digitalnoj elektronici je bistabilni multivibrator, kraće bistabil. Bistabilni multivibrator je sklop s dva stabilna stanja, te se lako izvodi uz pomoć spojeva bipolarnih tranzistora. Sastoji se od spoja dva invertirajuća pojačala povezana u petlji pozitivne povratne veze. Slika 40. prikazuje tako opisanu izvedbu bistabila izvedenog s dva bipolarna NPN tranzistora.



Slika 40: Shema bistabila izvedenog uz pomoć bipolarnih tranzistora

Kako bi se objasnio rad sklopa nužno je poznavati rad i osnovne karakteristike bipolarnih tranzistora. Za početak potrebno je pretpostaviti da nema okidnog impulsa na ulazu, tj. da ulazi S i R nisu spojeni. Kada se sklop spoji na napon napajanja jedan od tranzistora odlazi u zasićenje, a drugi u zapiranje. Razlog je odstupanje vrijednosti komponenata od nazivnih vrijednosti. Rezultat tog odstupanja je nesimetrija struja kolektora, tj. jedna struja kolektora je nešto veća od struje drugog kolektora. Zbog toga se recimo, tranzistor T_1 našao u zasićenju, a tranzistor T_2 u zapiranju. Drugim riječima tranzistor T_1 postao je vodljiv, dok je tranzistor T_2 , koji se nalazi u zapiranju postao nevodljiv. Između kolektora i emitera tranzistora T_1 može se izmjeriti mali napon zasićenja.

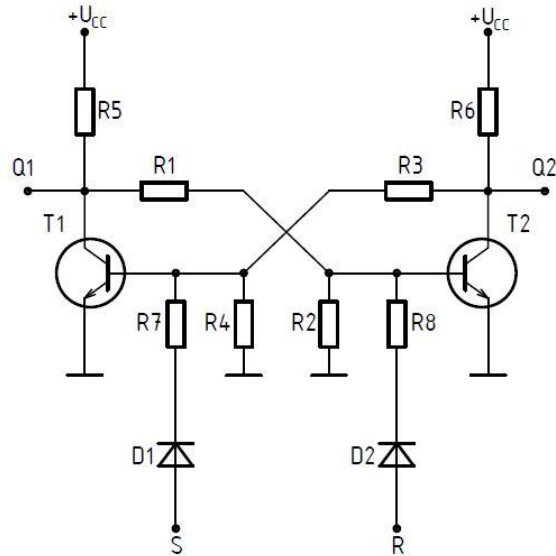
$$U_{CE1} = U_{CEZAS}$$

Otporno djelilo R_1/R_2 taj napon prenosi na bazu tranzistora T_2 . Zbog toga što je to vrlo mali napon, blizu 0 V, tranzistor T_2 prelazi u zapiranje. Izlaz tranzistora T_2 , odnosno izlazni napon U_{CE2} jednak je razlici napona napajanja i pada napona na otporu R_{C2} , koju stvara struja djelila R_3/R_4 i preostala struja kolektora I_{C0} (engl. collector cut-off current, struja kolektora za vrijednost struje $I_B = 0A$).

$$U_{CE2} = U_{CEZAP}$$

Napon U_{CE2} dovoljan je da održava tranzistor T_1 u zasićenju i omogućava ponovno obavljanje procesa u krug. Posljedica rada sklopa je postavljanje izlaza Q_1 u logičku nulu, dok se izlaz Q_2 postavlja u logičku jedinicu. Moguće je i da bistabil završi i u drugom stabilnom stanju, kada se tranzistor T_1 nalazi u zapiranju, a tranzistor T_2 u zasićenju. Rezultat takvog stanja dovodi izlaz Q_1 je u logičku jedinicu, a izlaz Q_2 u logičku nulu.

Kako bi se stanja mogla mijenjati potrebno je spoju sa sl. 41. dodati ulaze za okidanje. Okidanje se postiže se djelovanjem odgovarajućeg ulaznog signala.



Slika 41: Shema bistabila sa statističkim ulazima za okidanje

5.4. Integrirani logički sklopovi

Integrirani krug (engl. integrated circuit) složeni je elektronički sklop, načinjen od većeg broja aktivnih i pasivnih elektroničkih komponenti sjedinjenih u jednu nedjeljivu cjelinu, a koristi se za upravljanje elektroničkih uređaja. Korištenje integriranih krugova uvelike smanjuje dimenzije projektiranog uređaja, što u konačnici dovodi do smanjenja ukupne težine uređaja. Unatoč malim dimenzijama, integrirani krugovi sposobni su obavljati iste funkcije kao i klasični elektronički uređaji načinjeni od diskretnih elemenata s tim da su pouzdaniji u radu, jeftiniji za proizvodnju i održavanje, te im je potrebna veoma mala količina električne energije kako bi funkcionirali.

Ograničenja zbog malih dimenzija znače da se induktiviteti i veći kondenzatori ne daju realizirati unutar samog kućišta, te da im je izlazna snaga ograničena, također zbog malih dimenzija. Potrebno je napomenuti da korisnik ne može mijenjati osnovnu shemu spoja, tj. sklopa sadržanog unutar kućišta. Takvi sklopovi poznati su i pod nazivom monolitni integrirani sklopovi (nerazdvojni – nedjeljivi). Praktična rješenja najčešće zahtijevaju kombinaciju više integriranih krugova i niza diskretnih komponenti (zavojnica, kondenzator, otpornik, i sl.) koje zajedno tvore funkcionalanu cjelinu, kombinirajući prednosti i nedostatke izabranih elemenata.

Elektronički logički sklopovi danas se proizvode isključivo u integriranoj izvedbi. Sve komponente sklopa izvedene su na jednoj pločici silicija zatvorenoj u odgovarajuće kućište. Kućišta mogu biti različitog oblika s različitim brojem izvoda, plastična ili keramička [7].

Digitalni sklopovi u integriranoj izvedbi proizvode se u širokom rasponu od osnovnih logičkih sklopova do veoma složenih digitalnih sustava za obradu signala. Prema tome moguće ih je podijeliti i prema broju elemenata koji su integrirani na kristalu.

Osnovni integrirani logički sklopovi sadrže manji broj integriranih elemenata (do 100) i nazivaju se sklopovi niskog stupnja integracije (engl. SSI, skraćeno od Small Scale Integration). Složeniji integrirani sklopovi (brojila, registri, dekoderi) sadrže veći broj integriranih elemenata (od 100 do 1000) i nazivaju se sklopovi srednjeg stupnja integracije (engl. MSI, skraćeno od Medium

Scale Integration). Još veći broj elemenata (od 1000 do 100 000) sadrže sklopovi visokog stupnja integracije (LSI, skraćeno od Large Scale Integration). Tu spadaju memorije i mikroprocesori. Već nekoliko godina javljaju se i sklopovi vrlo visokog stupnja integracije (engl. VLSI, skraćeno od Very Large Scale Integration). To su sklopovi s više od 100 000 integriranih elemenata [7].

Drugi kriterij podjele daleko je opsežniji, a radi se o podjeli prema tehnologiji izrade. Postoje dvije osnovne tehnologije izrade digitalnih integriranih sklopova, a to su bipolarna i unipolarna tehnologija, koje se mogu još dodatno podijeliti po skupinama i podskupinama. Tablice 17 i 18 prikazuju osnovne skupine navedenih tehnologija kao i neke njihove podskupine.

Bipolarne tehnologije		
RTL	engl. Resistor Transistor Logic	Otporno tranzistorska logika
DTL	engl. Diode Transistor Logic	Diodno tranzistorska logika
TTL	engl. Transistor Transistor Logic	Tranzistorsko tranzistorska logika
LTTL	engl. Low power TTL	Skupina TTL male potrošnje
HTTL	engl. High speed TTL	Skupina TTL velike brzine
STTL	engl. Shottky TTL	Shottky TTL skupina
LSTTL	engl. Low Power Shottky TTL	Shottky male potrošnje
HTL	engl. High Treshold Logic	Logika visokog praga
ECL	engl. Emitter Coupeld Logic	Emiterski vezana logika
I ² L	engl. Integrated Injection Logic	Injekcijska logika
I ³ L	engl. Isoplanar I ² L	Izoplanarna I ² L logika

Tablica 17: Bipolarni integrirani logički sklopovi

Unipolarne tehnologije		
PMOS	engl. P-chanel MOS	P kanalni MOS
NMOS	engl. N-chanel MOS	N kanalni MOS
CMOS	engl. Complementary MOS	Komplementarni MOS
SOS	engl. Silicom on Sapphire	Silicij na safiru
HMOS	engl. High density short chanel MOS	MOS velike gustoće
VMOS	engl. V-shaped noch MOS	MOS s V-kanlom
DMOS	engl. Double diffused MOS	MOS s dvije difuzije
ESFI	engl. Epitaxial Silicon Film Insulator	Epitaksijalni MOS

Tablica 18: Unipolarni integrirani logički sklopovi

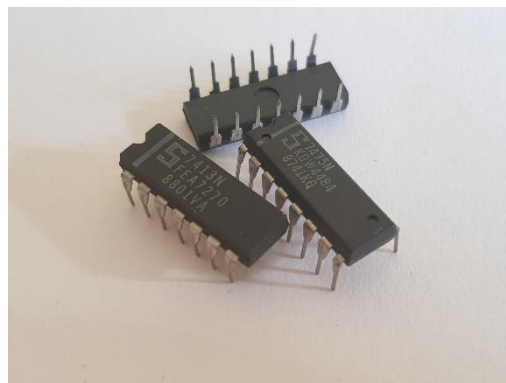
Skupine koje se danas najviše upotrebljavaju su TTL (engl. transistor-transistor logic) i CMOS (engl. complementary-symmetry MOS). Sklopovi unutar svake skupine prilagođeni su za međusobno spajanje sa sklopovima koji pripadaju toj istoj skupini, pa se izrada relativno složenih digitalnih uređaja u velikoj mjeri pojednostavljuje. Temeljni sklop na kojem se bazira TTL skupina je bipolarni tranzistor, dok CMOS skupina primjenjuje spojeve unipolarnih tranzistora s efektom polja (MOSFET).

Izbor tehnologije koja se upotrebljava isključivo ovisi o primjeni sklopa. Pri projektiranju pažnju je potrebno obratiti na određene karakteristike kao što su napon napajanja, ulazni i izlazni naponi i struje, utrošak snage i brzina rada. Prednosti i nedostaci značajnijih skupina integriranih logičkih sklopova prikazani su u tablici 19.

Skupina	Disipacija pri 1MHz	Brzina rada	Otpornost na smetnje	Stupanj integriranosti
TTL	srednja	velika	mala	srednji
CMOS	mala	Mala	velika	veliki
ECL	visoka	ekstr. Velika	vrlo mala	mali
I ² L	ekstr. Mala	srednja	vrlo mala	ekstr. Veliki
HSL74HC	mala	srednja	velika	srednji

Tablica 19: Usporedba značajnih skupina integriranih logičkih sklopova

Postoji nekoliko standardnih kućišta u koja se ugrađuju integrirani krugovi. Prepoznatljiv i veoma uobičajen oblik kućišta je DIP kućište (engl. dual-in-line-package), postoji i plosnato kućište (engl. flat package), ali i kućišta za površinsku montažu (engl. surface mounted device).



Slika 42: DIP kućište



Slika 223: Plosnato kućište



Slika 44: Kućište za površinsku montažu

6. ELEKTRONIČKA IZVEDBA AUTOMATA

U prethodnim poglavljima objašnjena je uloga i način na koji rade digitalni automati. Opisani su načini na koje automat ostvaruje određene funkcije kao i metode koje je potrebno poznavati kako bi se uspješno konstruirao automat. Iz postupka sinteze dobiven je logički plan automata (logička shema), koji je osnovni preduvjet za izradu elektroničkog prototipa. Ovo poglavlje bavi se fizičkom izvedbom automata (tj. prototipa) izvedenog s integriranim krugovima i drugim diskretnim komponentama, te opisom rada svih komponenti i sklopova koje sudjeluju u njegovu usklađenom radu.

Pod pojmom upravljačka elektronika misli na skupinu elektroničkih sklopova koji su zaduženi za upravljanje primarnim funkcijama automata (sve funkcije koje su presudne prilikom isporuke napitka). Upravljačka elektronika sastoji se od logičko-memorijskog, izvršnog i od upravljačkog sklopa. Logičko-memorijski sklop omogućuje (ili zabranjuje) obavljanje određene funkcije automata, poput isporuke napitka. Izvršni sklop obavlja isporuku, dok upravljački sklop usklađuje rad svih elemenata logičko-memorijskog sklopa. Za upravljačku elektroniku može se reći da je to praktična izvedba logičkog plana (upravljačkog sustava) izrađena uz pomoć elektroničkih komponenti.

6.1. Logičko-memorijski sklop

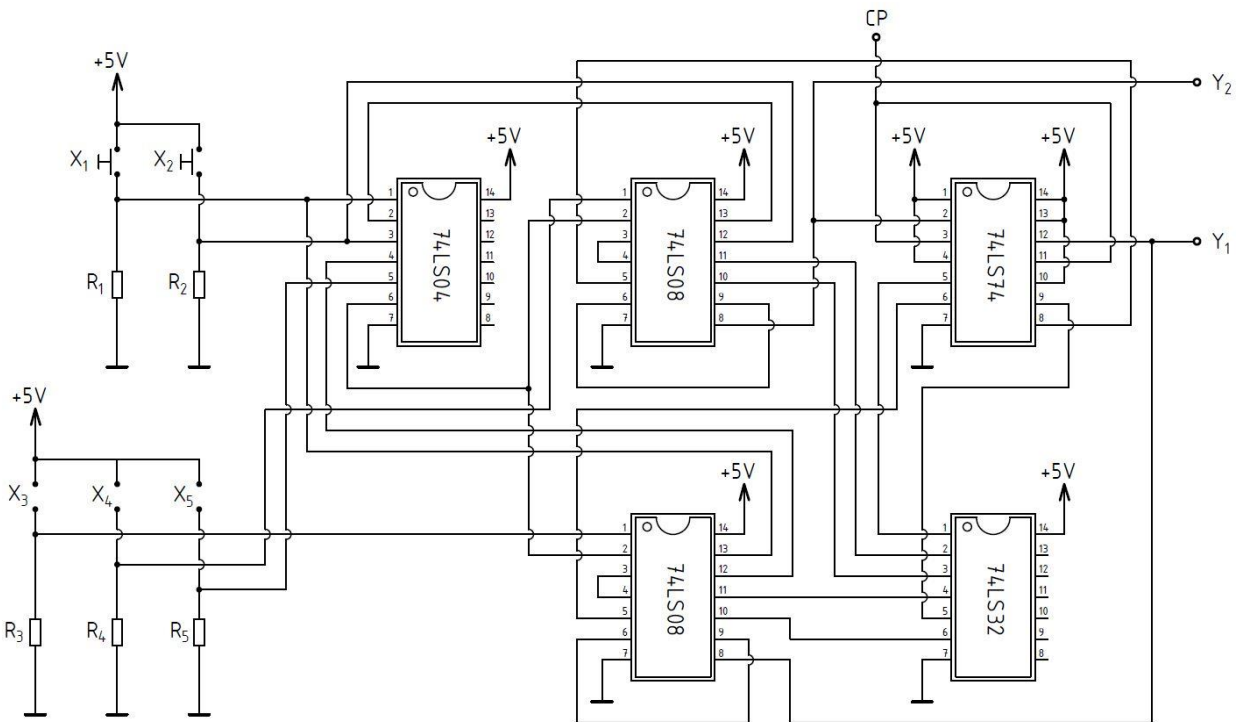
U prethodnom poglavlju navedeno je da postoji više tehnologija koje se mogu iskoristiti za izvođenje logičko-memorijskog sklopa. Izabrana tehnologija integriranih logičkih sklopova koja se koristi u radu je bipolarna tehnologija - TTL. Postoji nekoliko serija bipolarne TTL skupine, a najpoznatija je Texas Instruments-ova serija 74xx. Tablica 20 prikazuje neke karakteristične veličine sklopova serije 74xx - TTL.

	74	74S	74LS	74AS	74ALS
U_{CC}/V	5	5	5	5	5
U_{IH}/V	2	2	2	2	2
U_{IL}/V	0,8	0,8	0,8	0,8	0,8
U_{OH}/V	2,4	2,7	2,7	2,5	2,5
U_{OL}/V	0,4	0,5	0,5	0,5	0,4
I_{IL}/mA	1,6	2	0,36	0,48	0,1
I_{OL}/mA	16	20	8	20	8
t_p/ns	9	3	9,5	1,7	4
P_D/mW	10	20	2	8	1,2

Tablica 20: Karakteristične veličine sklopova serije 74xx - TTL

Svi sklopovi u bipolarnoj seriji 74xx temelje se na istom glavnom elementu, bipolarnom tranzistoru. Napon napajanja, ulazni i izlazni naponi i struje, utrošak snage i brzina rada, osjetljivost na smetnje, potrošnja energije, opteretivost sklopa i temperaturno područje rada se ne razlikuju se značajno unutar skupine, što bi značilo da su sklopovi unutar iste skupine standardizirani, te da se mogu jednostavno kombinirati u kompleksnije sklopove.

Upravljačka elektronika odgovorna za rad sustava zasniiva se na logičkim sklopovima skupine 74LS (Low Power Schottky TTL). Skupina 74LS lako je dostupna, jeftina, pouzdana i praktično ispitana, te se odlikuje malom potrošnjom električne energije što ju čini idealnom za primjenu za ovaj zadatak. Na temelju logičke sheme (sl. 37) određen je broj elektroničkih komponenti nužnih za realizaciju logičko-memorijskog sklopa, te je na temelju toga izrađena elektronička shema uređaja (sl. 45). Potrebno je napomenuti da su umjesto trouglaznih I sklopova korišteni spojevi I sklopova s dva ulaza kako bi se ne bi morali koristiti logički sklopovi s tri ulaza.



Slika 45: Elektronička shema logičko-memorijskog sklopa

Ako je potrebno saznati kako specifični integrirani krug ove serije radi uvijek je najbolje posjetiti internetske stranice proizvođača i pogledati karakteristike promatranog integriranog kruga. Na prvoj stranici dokumentacije mogu se vidjeti općeniti podatci kao što su raspored izvoda, karakteristike integriranog kruga, a na ostalima logički dijagram, tablica istine, logički simbol i dijagram.

Kako bi digitalni logički sklopovi funkcionirali na zamišljen način potrebno je osigurati da se ulazi i izlazi nalaze u odgovarajućim preklopnim položajima. Kako bi se izbjeglo slučajno preklapanje, sve nekoristene, nespojene ulaze (još se nazivaju plutajući ulazi, od engl. floating inputs) po potrebi treba spojiti na logičku jedinicu, odnosno nulu. Praktično to se izvodi putem „pull up“ i „pull down“ otpornika (od engl. pull up, pull down resistor).

Ulazni sklop za izbor napitka (sl. 45) sastoji se od tipkala i „pull down“ otpornika. Tipkalo je mehanička sklopka s oprugom koja se nakon prestanka djelovanja sile vraća u početni položaj (položaj prije djelovanja sile). U želji da izabere napitak, korisnik će pritisnuti tipkalo i time spojiti kontakt između napona napajanja i ulaznih logičkih sklopova. Tako će javiti logičko-

memorijskom sklopu da se dogodila narudžba napitka. U trenutku kada se prestane držati tipkalo, opruga unutar tipkala vraća tipkalo u otvoren položaj, tj. u logičku nulu. Pull down otpornik osigurava da ulaz u tom slučaju ostane na potencijalu logičke nule i da „ne pluta“ na nekom drugom potencijalu, odnosno da „ne kupi“ električne smetnje iz okolnih elektroničkih sklopova i drugih elektroničkih uređaja koje bi mogle dovesti do neželjenog ponašanja sklopa. Vrijednost „pull down“ otpornika računa se izrazom:

$$R_{MAX} = \frac{U_{IL(MAX)} - 0}{I_{IL}} = \frac{0.8 - 0}{400\mu} = 2k\Omega$$

Maksimalna vrijednost „pull down“ otpornika iznosi $2k\Omega$, pa je sukladno tome odabrana nova, manja vrijednost, od $1.8k\Omega$ (smeđa siva crvena). Napon napajanja je $5V$ pa se prema tome snaga koja se troši na otporniku može izračunati prema izrazu:

$$P_R = \frac{U_{CC}^2}{R} = \frac{5^2}{1.8k} = 13.89mW$$

Fizičke komponente od kojih se izrađuju elektronički sklopovi nisu idealne, pa se u praktičnoj primjeni mogu dogoditi određeni neplanirani događaji. Neplanirani događaji, između ostaloga, javljaju se zato što se u proračunu koriste idealizirani, dok se u praksi koriste realni, nesavršeni elementi. Idealan element je neovisan o radnim uvjetima i starosti, te nema odstupanja i kašnjenja. S realnim elementima potrebno je malo više opreza i iskustva.

Problem odskakivanja kontakta (engl. bouncing) jedan je od takvih praktičnih problema, a javlja se zbog nesavršenosti tipkala, koje je mehanički element i zbog toga ima određene nedostatke. Idealna sklopka (tipkalo) trebala bi trenutno prespojiti kontakte, što praktično nije slučaj jer je potrebno neko vrijeme za prebacivanje.

Kada se pritisne tipkalo, unutar tipkala spajaju se dva metalna kontakta koja, kada su u dodiru, zatvaraju strujni krug. U idealnom slučaju tipkalo bi se nakon prestanka djelovanja sile istog trena trebalo vratiti u početni položaj, odnosno u položaj prije djelovanja sile. Puštanjem tipkala može dogoditi da metalni kontakti neko vrijeme „odskakuju“, tj. nakon što se otvore zna se desiti da se odbiju, pa se ponovno zatvore i tako nekoliko puta. To traje iznimno kratko, reda veličine nekoliko desetaka mikrosekundi i kao rezultat toga dobiva se nekoliko kratkih impulsa, koje ulazni sklop može protumačiti kao dva ili više iznimno kratkih korištenja tipkala. U određenim uvjetima moguća je i pojava iskrenja između metalnih kontakta, koja se manifestira na sličan način. Rezultat tih pojava može dovesti do nepravilnog funkcioniranja projektiranog sklopa.

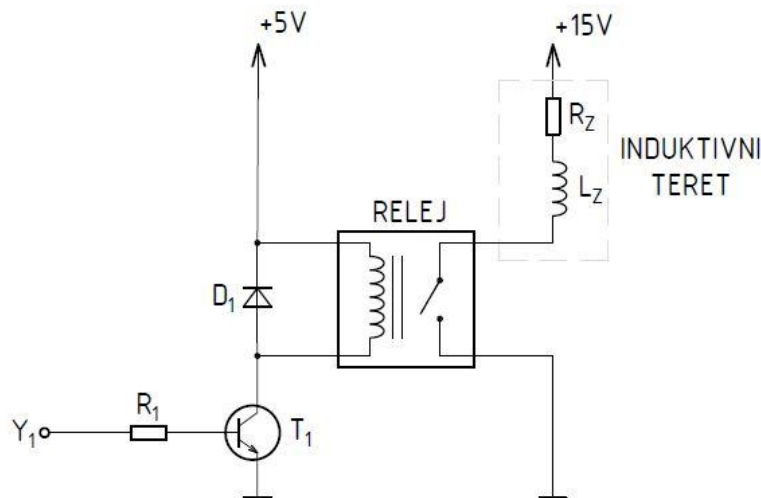
Navedene pojave uspješno se mogu izbjeći na nekoliko načina. Prvi način je korištenjem monostabilnog multivibratora na ulazu u logički sklop, a drugi, puno češći i uspješniji je korištenje sklopova koji unutar svog kućišta sadrže integriranu izvedbu Schmittovog okidnog sklopa (engl. Schmitt trigger). Schmittov okidni sklop vrsta je emitorski vezanog bistabila u funkciji sklopke neosjetljive na smetnje. Sklop omogućava manju osjetljivost na smetnje i bolji odziv na spore promjene ulaznih signala. Serija 74LS ima određene sklopove koji imaju ugrađen Schmittov okidni sklop. Takvi se komponente koriste kod obrade digitalnih signala u kojima je potrebno uklanjanje šuma s ulaznog signala.

Integrirani sklopovi u svom radu generiraju određene neželjene električne smetnje. U nekim situacijama to može prouzročiti pojave poput npr. neočekivane (nepredviđene) promjene stanja u sustavu. Kako bi se otklonio ili barem umanjio utjecaj smetnji, odnosno šuma, koji može potencijalno biti i opasan, te osigurao pouzdan rad projektiranog sklopa potrebno je osim navedenih komponenti, koristiti i kondenzatore odgovarajućih vrijednosti koje će otkloniti ili barem ograničiti intenzitet tih smetnji.

Spajanjem kondenzatora u blizini integriranog kruga otklanjaju se „šiljci“ nastali prijelazom iz stanja u stanje (preklapanjem logičkih sklopova). Na nižim frekvencijama preporučuje se korištenje jednog kondenzatora na svaka četiri integrirana kruga. Povećavanjem radne frekvencije povećava se i omjer šuma u odnosu na upravljački signal pa je u skladu s tim poželjno koristiti i više kondenzatora.

6.2. Izvršni sklop

Kada se svi uvjeti ispune upravljačka elektronika šalje signal elementima koji za umjeravanje energije (upravljačkim tranzistorima i relejima) kako bi se pumpa pokrenula i kako bi se elektromagnetski ventil otvorio. Takav sklop se naziva izvršni sklop i prikazan je na slici 46.



Slika 46: Izvršni sklop - dvostupanjska sklopa

Elementi koji se koriste u sklopu su bipolarni tranzistor i relej. Signal iz logičko-memorijskog sklopa aktivira tranzistorsku sklopku koja spaja kontakt releja na masu. Zatvara se primarni strujni krug i kroz zavojnicu releja počinje teći struja. Relej zatvara sekundarni strujni krug koji spaja kontakte elektromotora i elektromagnetskog ventila (induktivni tereti) s masom. U tom trenutku elektromotor se počinje okretati, a ventil se otvara. Rezultat je početak isporuke napitka.

Radi zaštite tranzistora paralelno namotu releja dodaje se dioda. Dioda je nužna zato što se prilikom isključivanja induktivnog tereta (zavojnica releja) na njegovim priključcima, zbog naglog prekida protjecanja struje kroz zavojnicu (usred urušavanja nakupljenog magnetskog toka) inducira vrlo visok napon, koji lako može uništiti tranzistor. Dioda omogućava smanjenje tog napona i tako štiti tranzistor od visokonaponskih skokova.

Dimenzioniranje opisanog sklopa počinje s izborom releja. Kako bi se relej ispravno zatvorio i zadržao u zatvorenom položaju potrebno je osigurati minimalno 5V na njegovim priključcima. Mjerenjem je utvrđeno da pri tom naponu kroz njegovu zavojnicu prolazi oko 100mA što bi značilo da će maksimalna struja kolektora preklopničkog tranzistora $I_{C(MAX)}$ morati nadilaziti tu vrijednost barem nekoliko puta. Tranzistor zadužen za preklapanje je BC337-25. Maksimalan struja kolektora ovog tranzistora iznosi 800mA, dok se pojačanje ove komponente kreće od 100 do 300. Struja kolektora (I_C)_{MAX} računa se izrazom:

$$(I_C)_{MAX} = I_{L0} = \frac{U_{CC} - U_{CE}}{R_L} = \frac{5 - 0.3}{50} = 94mA \approx 100mA$$

Gdje je I_{L0} struja zavojnice u trenutku preklapanja ($t = 0$), U_{CE} pretpostavljeni pad napona na tranzistorskoj sklopici, a R_L omski otpor namotaja zavojnice. Vrijednost struje baze I_B potrebne za zatvaranje tranzistorske sklopke računa se izrazom:

$$I_B = \frac{(I_C)_{MAX}}{\beta} = \frac{100mA}{100} = 1mA$$

Otpornik R_B , zadužen za ograničenje struje baze I_B određuju se izrazom:

$$R_B = \frac{U_{Y1} - U_{BE}}{I_B} = \frac{4.05 - 0.75}{1mA} = 3.3k\Omega$$

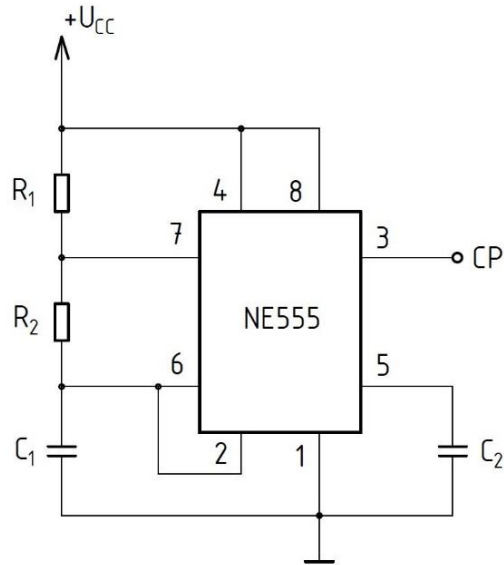
Gdje je U_{Y1} napon visoke razine izlaznog sklopa Y_1 , a U_{BE} pretpostavljena vrijednost napona između baze i emitera.

Višestupanjsko upravljanje nije nužno za pokretanje korištenih tereta jer korišteni tereti u radu ne zahtijevaju tako visoke napone i struje, te se moglo izvesti i na jednostavniji način. Izvršni sklop izveden je na ovaj način kako bi se prikazalo da se s relativno malim upravljačkim signalom može jednostavno upravljati s mnogo većim električnim veličinama. Princip višestupanjskog upravljanja koristi se i u upravljanju s drugim oblicima energije kao npr. elektro-pneumatskom upravljanju ili u pneumatsko-hidrauličkom upravljanju.

6.3. Upravljački sklop – Generator pravokutnih impulsa

Projektirani logičko-memorijski sklop ne može raditi bez upravljačkog signala. Upravljački signal koristi se za sinkronizaciju rada memorijskih elemenata i nužan je ispravan rad sustava. Sklop se sastoji od vremenskog sklopa NE555 i nekoliko diskretnih komponenti u spoju astabila. Astabil je digitalni sklop koji se koristi kao generator pravokutnih impulsa.

Zahtjevi projektiranog sklopa odnose se na općenite parametre koje sklop mora ispunjavati. Izlazni signal sklopa trebao bi se kretati oko 10kHz ($\pm 5\%$), pri tome da prva polovica perioda bude u logičkoj nuli, a druga u logičkoj jedinici tj. da se radni ciklus (engl. duty cycle) kreće oko 50%. Shema sklopa prikazana je na slici br. 47.



Slika 47: Sklop NE555 u spoju astabila

Trajanje logičkih stanja ovisi o vrijednostima otpornika R_1 i R_2 , te kondenzatora C . Preporučene vrijednosti kondenzatora kreću se između $1n$ i $100\mu F$, a zbroj otpora R_1 i R_2 trebao bi se kretati između $1k\Omega$ i $10M\Omega$. Odabrane vrijednosti elemenata su: $R_1 = 1.2k\Omega$, $R_2 = 68k\Omega$, a $C = 1nF$.

Vrijeme logičke jedinice, t_{high} računa se prema formuli:

$$t_{high} = \ln(2) \cdot (R_1 + R_2) \cdot C = \ln(2) \cdot (1.2k + 68k) \cdot 1n \approx 47.956\mu s$$

Vrijeme logičke nule, t_{low} računa se prema formuli:

$$t_{low} = \ln(2) \cdot R_2 \cdot C = \ln(2) \cdot 68k \cdot 1n \approx 47.124\mu s$$

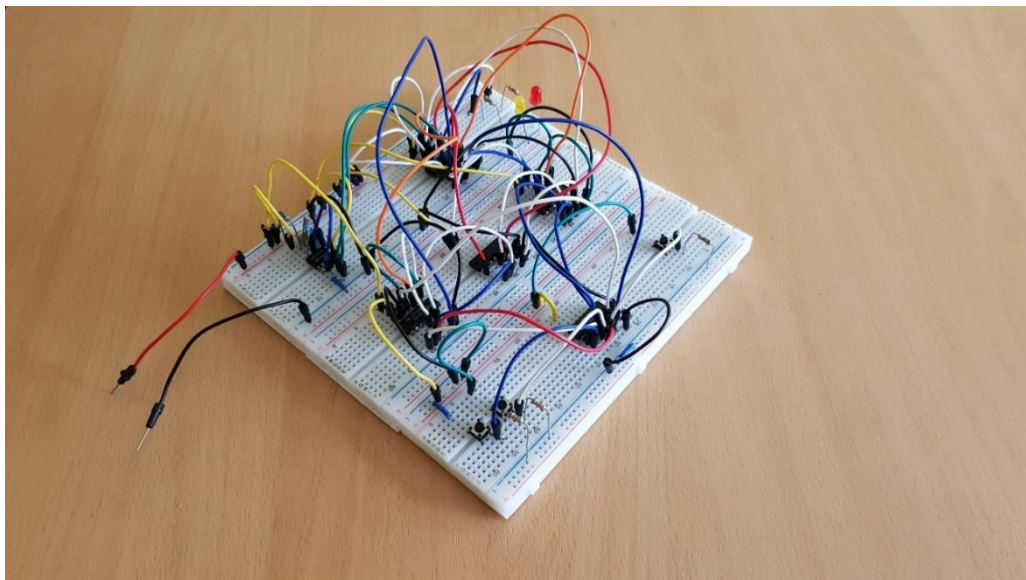
Frekvencija sklopa, f određuje se prema izrazu:

$$f = \frac{1}{\ln(2)(R_1 + 2R_2) \cdot C} = 10.518kHz$$

Radni ciklus, d računa se prema formuli:

$$d = \frac{t_{high}}{t_{high} + t_{low}} \cdot 100\% = 50.44\%$$

Elektroničku shemu potrebno je testirati na eksperimentalnoj pločici (engl. breadboard) kako bi se utvrdilo da li elektronički uređaj stvarno radi. Prototip sklopa, izrađen na eksperimentalnoj pločici prikazan je na slici 48. Nakon spajanja svih komponenti sklopa uređaj obavljao zamišljene funkcije, bez greške u radu.



Slika 48: Testiranje logičko-memorijskog i upravljačkog sklopa na eksperimentanoj pločici

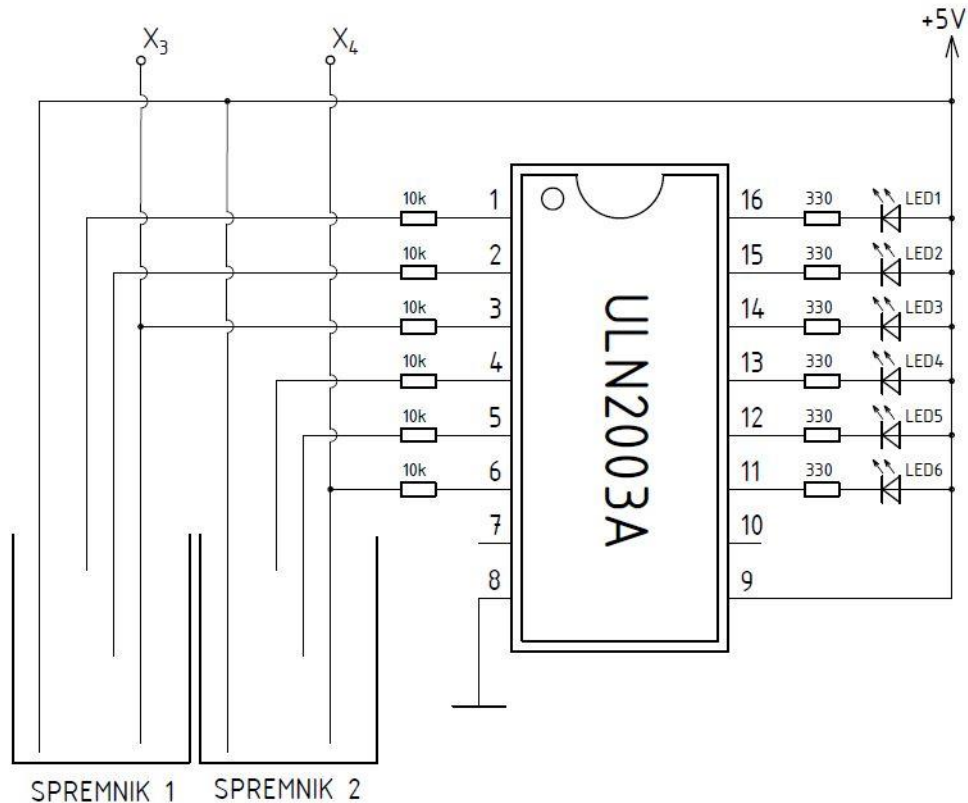
Slika 49. prikazuje mjerenje frekvencije korištenjem digitalnog osciloskopa. Osciloskop je mjerni instrument koji prikazuje naponske promjene u promatranom vremenskom periodu i zbog toga je jako koristan u izradi elektroničkih uređaja. Mjerenjem je utvrđeno da je frekvencija sklopa nešto manja od željene, te iznosi oko 8.722kHz. Razlog za takva odstupanja su odstupanja elementa korištenih u radu kao i različite kapacitivno-induktivne pojave koje dolaze do izražaja zbog duljine vodova.



Slika 49: Mjerenje frekvencije korištenjem digitalnog osciloskopa

6.4. Sklop za određivanje količine napitka unutar spremnika

Kako bi se u svakom trenutku mogla odrediti količina napitaka u spremniku potreban je sklop za određivanje količine napitka. Sklop se sastoji od integriranog kruga ULN2003A i nekoliko vanjskih komponenti (sl. 50).



Slika 50: Sklop za određivanje količine napitka unutar spremnika

ULN2003 je upravljač (engl. driver) sastavljen od niza Darlingtonovih spojeva (spoj dva tranzistora s iznimno velikim strujnim pojačanjem, engl. Darlington pair). Primjenjuje se kod upravljanja led zaslona, releja i koračnih motora. ULN2003 može upravljati teretom do 50V i 500mA, te ima ugrađenu zaštitu od induktivnih tereta.

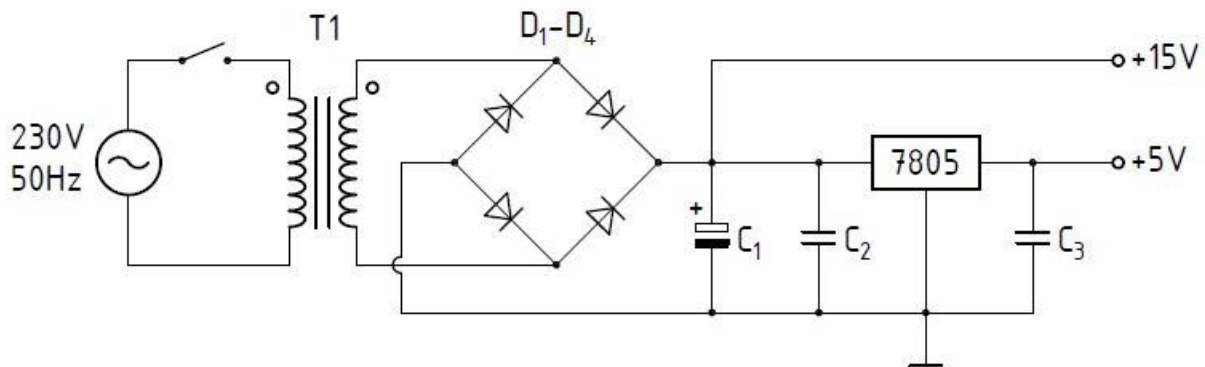
Sklop sa slike korisniku vizualno signalizira stanje spremnika preko indikatora (LED dioda) i tu informaciju javlja logičko-memorijskom sklopu. U jednom trenutku napitka će nestati pa će se recimo ulaz X_3 naći u logičkoj nuli. Zbog toga automat neće započeti isporuku odabranog napitka. Identična je situacija i kod izbora drugog napitka.

Za signalizaciju stanja spremnika koriste se LED diode. Ako su sve tri LED diode uključene onda je spremnik pun, odnosno ako su isključene onda je spremnik prazan. Dvije od tri LED diode signaliziraju da je spremnik na 2/3 punog volumena, dok jedna LED dioda signalizira da se spremnik nalazi na 1/3 volumena. Na taj način korisnik ima uvid u trenutno stanje spremnika.

6.5. Sklop sustava napajanja

Kako bi se osigurano siguran i pouzdan rad elektroničkih uređaja potrebno je osigurati stabilan istosmjerni napon napajanja. Kako bi se dobio istosmjerni napon potrebno je napon gradske mreže transformirati se na nižu vrijednost, ispraviti ga, filtrirati i po potrebi stabilizirati. Prije toga potrebno je odrediti struje i napone potrebne za rad sustava.

Logičko-memorijski sklopovi serije 74LS za svoj rad zahtijevaju veoma stabilan sustav napajanja s relativno uskim tolerancijama ($5V \pm 0.25V$). Pumpe i elektromagnetni ventili ne zahtijevaju takve tolerancije, te mogu raditi na relativno velikom opsegu napona napajanja (između 9 i 15V) bez poteškoća u radu. Prema tome, sklop sustava napajanja trebao bi se sastojati od dva izvora istosmjernog napajanja. Prvi bi služio za napajanje sklopova upravljačke elektronike (5V), a drugi za pokretanje izvršnih elemenata (15V). Na slici 51. prikazana je shema sustava napajanja.



Slika 51: Shema sklopa sustava napajanja

Napon gradske mreže (230V, 50Hz) transformira se na nižu vrijednost uz pomoć silaznog transformatora. Napon sekundarne strane transformatora smanjen je na 12V, ali je i dalje izmjeničan, te ga je potrebno ispraviti. Gretz-ov spoj je vrsta ispravljačkog sklopa koja se koristi se prilikom punovalnog ispravljanja. Vrijednost ispravljenog napona U_{isp} računa se prema izrazu:

$$U_{isp} = U_S \cdot \sqrt{2} - 2 \cdot U_D = 12V \cdot \sqrt{2} - 2 \cdot 1.1V \approx 14.8V$$

Gdje je U_S napon na sekundaru transformatora, a U_D pad napona na ispravljačkoj diodi. Ispravljeni napon dosta je valovit i potrebno ga je izgladiti. Gladjenje napona izvodi se uz pomoć kondenzatora. Vrijednost kondenzatora ovisna je o struji trošila i o naponu na koji je priključen. U praksi se koristi $2200\mu F$ za svaki amper struje trošila.

Dodatna stabilizacija napona može se izvesti s integriranim stabilizatorima napona serije 78xx. Zadnja dva broja u imenu ove serije određuju visinu izlaznog napona stabilizatora, pa tako stabilizator 7805, korišten u sklopu sa slike stabilizira izlazni napon na 5V. Stabilizatori napona mogu se dosta zagrijati u radu, pa je preporučeno korištenje pasivnih hladnjaka.

Za dimenzioniranje napajanja upravljačke elektronike potrebno je odrediti struju potrebnu za normalan rad sklopa. Mjerenjem je utvrđeno da struja napajanja upravljačke elektronike ne prelazi 200mA. Ako se uzme u obzir da se upravljačka elektronika napaja iz istosmjernog izvora od 5V, maksimalna snaga koja se troši pri radu sklopa upravljačke elektronike, $(P_{upr})_{MAX}$ može se izračunati se prema izrazu:

$$(P_{upr})_{MAX} = U_{CC} \cdot I_{upr} \cong 1W; (za U_{CC} = 5V)$$

Gdje je U_{CC} napon napajanja sklopa upravljačke elektronike, a I_{upr} maksimalna struja napajanja. Ako se pretpostavi da se iskoristivost stabilizatora serije 78xx kreće oko 35% ($\eta = 0.3$ do 0.35) može se izračunati i ulazna snaga u stabilizator:

$$P_{ul} = \frac{(P_{upr})_{MAX}}{\eta} \approx 2.85W$$

Na temelju ulazne snage P_{ul} i ispravljenog napona U_{isp} , izračunava se ulazna struja u sklop 7805;

$$I_{ul} = \frac{P_{ul}}{U_{isp}} \approx 194mA$$

Kako bi se dimenzioniralo napajanje izvršnih elemenata potrebno je analizirati tvorničke podatke svih potrošača. U tvorničkim podacima navedeno je da struja kroz elektromotor ne prelazi 300mA (pri napajanju od 15V), dok tvornički podaci elektromagnetnog ventila navode da je struja kroz zavojnicu elektromagnetnog ventila iznosi 500mA (pri 15V).

Te vrijednosti potvrđene su mjerenjem. Struja neopterećenog elektromotora iznosila je 210mA, a pod maksimalnim opterećenjem porasla je na 280mA. Za elektromagnetski ventil radna struja iznosila je konstantnih 490mA. U trenutku najveće potrošnje energije (prilikom isporuke napitka) koristi se jedan elektromagnetni ventil i jedna pumpa, pa je maksimalna struja isporuke I_{isp} jednaka zbroju struja ta dva potrošača, matematički zapisano:

$$I_{isp} = I_m + I_{em} \approx 770mA; (za U_{CC} = 15V)$$

Gdje je I_m maksimalna struja elektromotora, a I_{em} maksimalna struja elektromagneta. Ako se zbroje ulazna struja u sklop 7805 i maksimalna struja izvršnih elemenata dobiva se maksimalna struja koju uređaj može koristiti, tj. povući u svom radu:

$$I_{uk} = I_{ul} + I_{isp} \cong 960mA$$

Kada su poznate ukupne struje i naponi slijedi optimizacija sustava napajanja. Napajanje bi osim odabranih napona trebalo osigurati barem 20% više snage od maksimalne potrebne za pouzdan rad svih sklopova. Prema tome ukupna snaga napajanja računa se prema izrazu:

$$P_{uk} = U_{isp} \cdot I_{uk} \cdot 1.2 \approx 17W$$

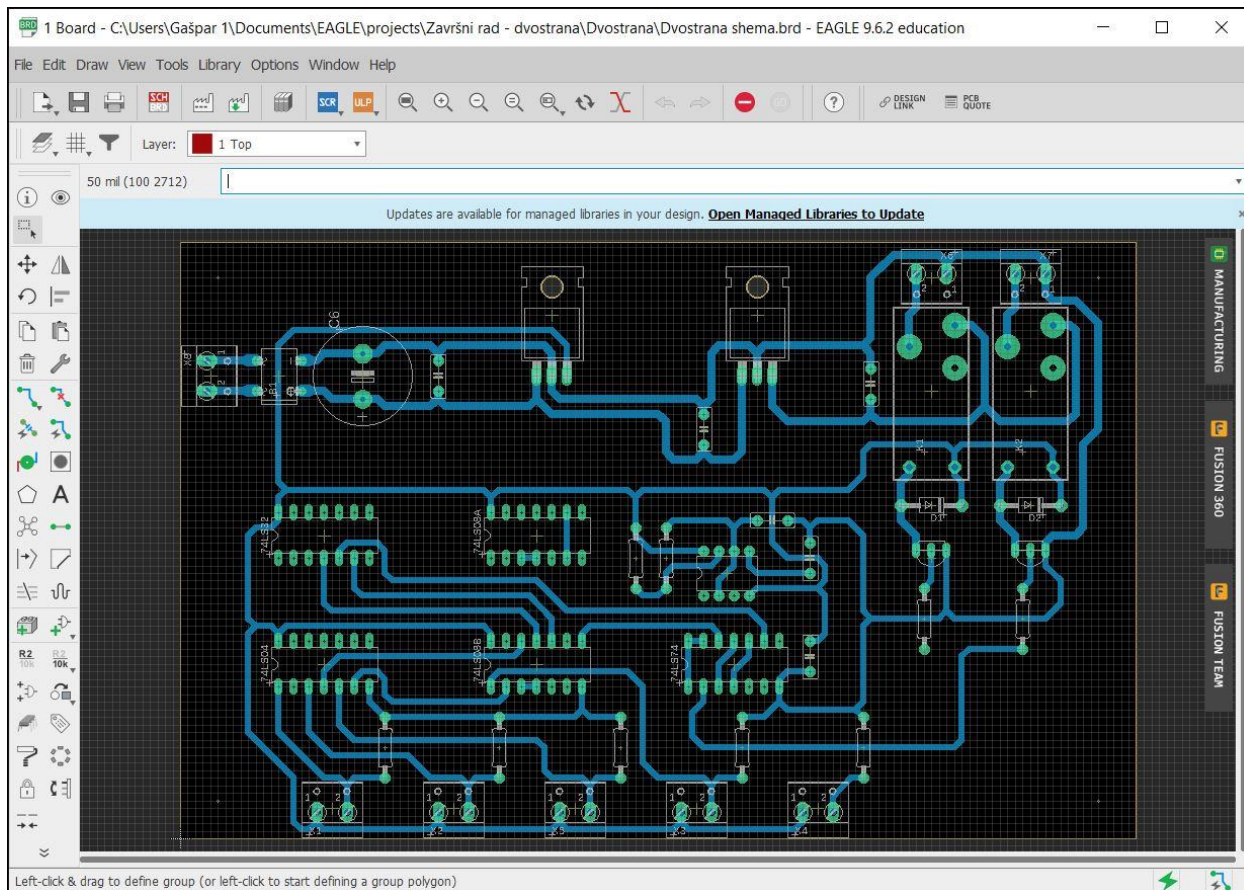
Na temelju rezultata dobivenih ovim pojednostavljenim proračunom donesena je odluka korištenja ispravljačkog sklopa DF08, elektrolitskog kondenzatora kapaciteta 2200 μ F i silaznog transformatora snage 20W, napona sekundara 12V.

7. IZRADA PROTOTIPA

Posljednje poglavlje bavi se praktičnim dijelom rada, tj. izradom prototipa. U ovom dijelu dan je kratak opis izrade tiskane pločice, mehanizma za završetak isporuke napitka, te opis određenih mjerenja kao i izrada kućišta.

7.1. Crtanje tiskanih veza i izrada tiskane pločice

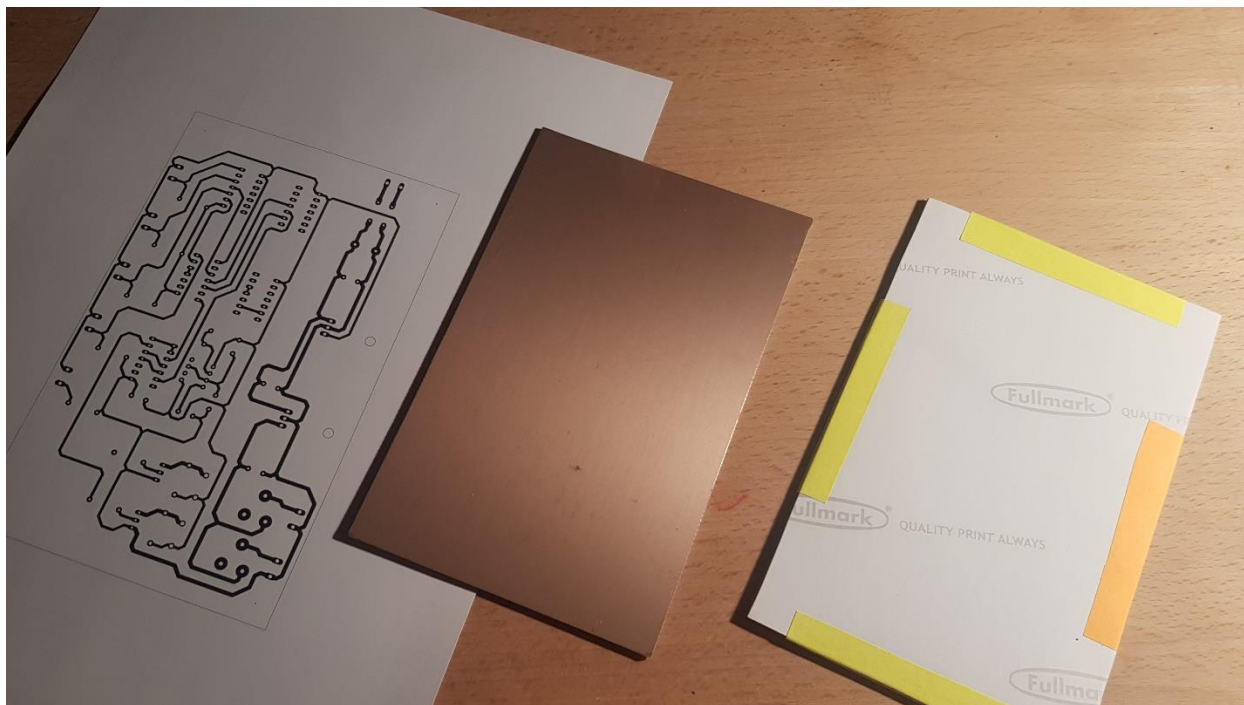
Za crtanje tiskanih veza opisanih sklopova korišten je EAGLE (Easily Applicable Graphical Layout Editor). EAGLE je program specijaliziran za dizajniranje tiskanih pločica. Slika 52. Prikazuje rad u EAGLE-u.



Slika 52: Rad u EAGLE-u

Dizajnirana pločica je obostrana, dimenzija 160x100mm. Na njoj su sadržani logičko-memorijski sklop, upravljački sklop i sklop sustava napajanja. Prilikom dizajniranja obraćena je pažnja na debljinu vodova, pa su vodovi napajanja deblji za 50% od vodova koji služe za prijenos signala.

Tiskane veze isprintane su na masni papir (papir za izradu fotografija), te su glačalom prenesene na bakrenu pločicu (sl. 53.). Pločica je prethodno očišćena kako bi se veze kvalitetno prenijele na bakrenu površinu.



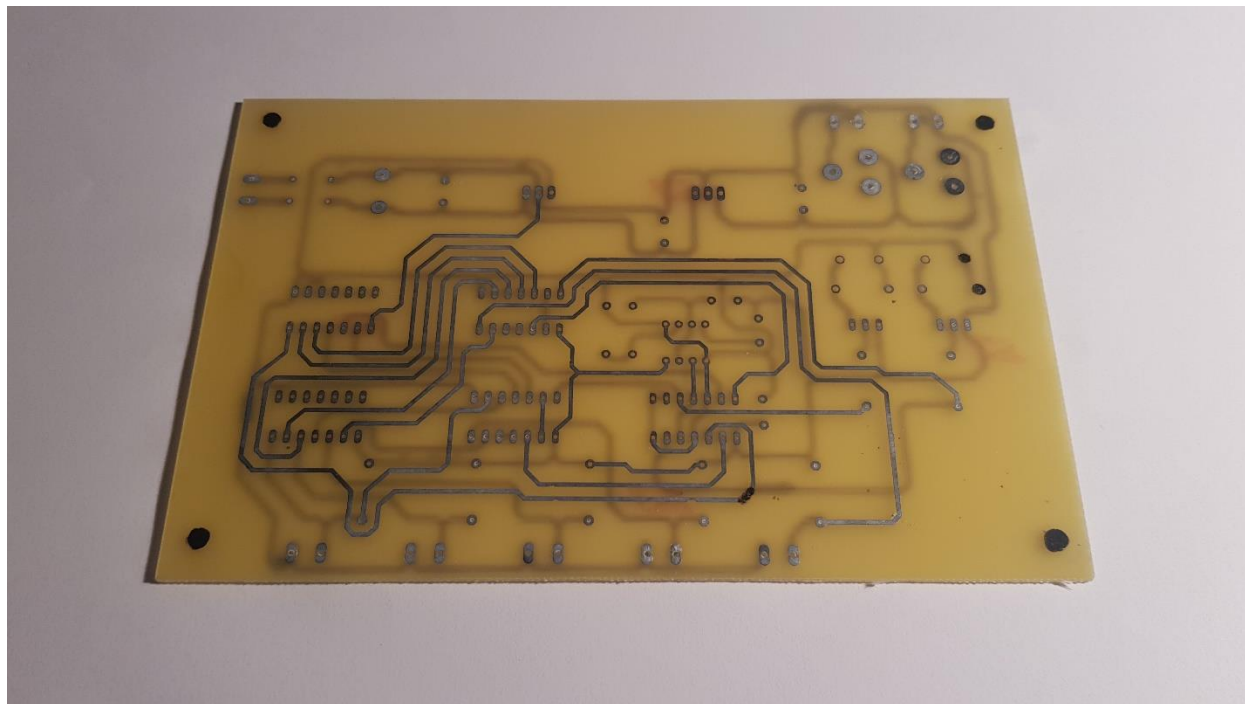
Slika 53: Tiskane veze

Nakon prenošenja tiskanih veza uslijedio je postupak jetkanja (sl. 54.). Jetkanje je kemijski postupak uklanjanja površine materijala uz pomoć nagrizajućih tvari. Primjenjuje se prilikom izrade tiskanih pločica. Kiselina korištena prilikom jetkanja je smjesa 9% solne kiseline (HCl) i 9% vodikovog peroksida (H₂O₂) u omjeru 6:1.



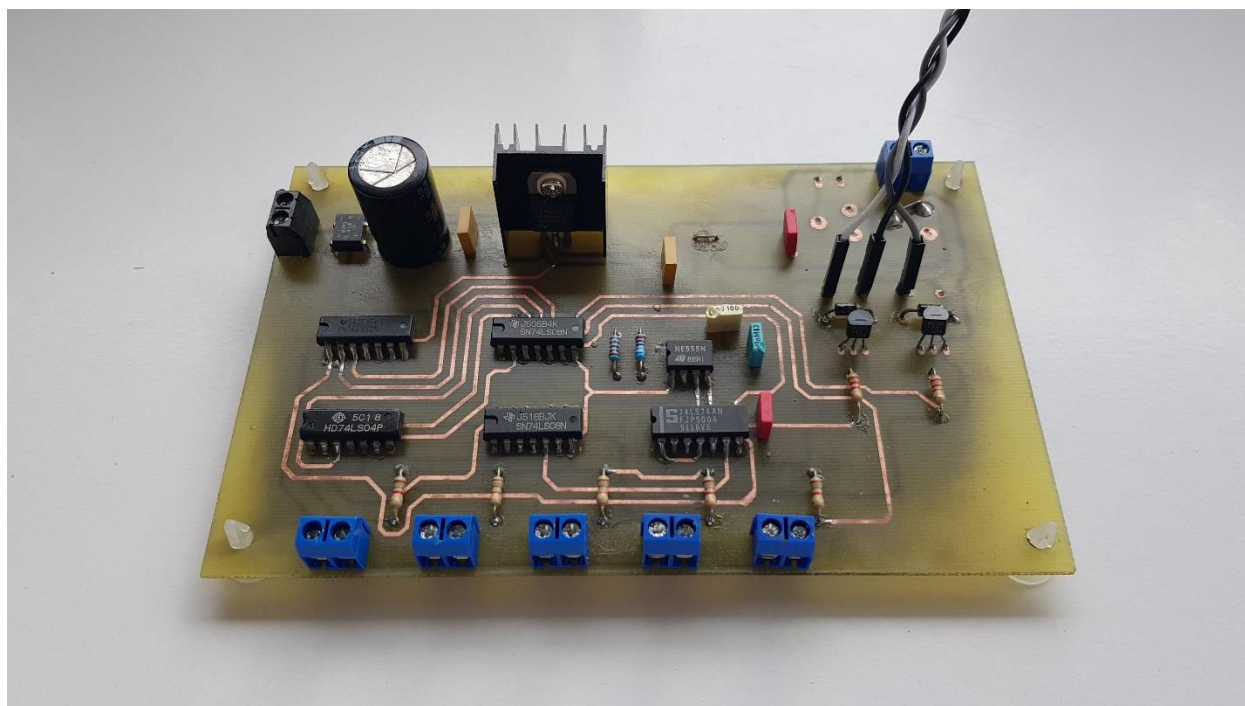
Slika 54: Postupak jetkanja

Nezaštićene dijelove izjela je kiselina, te su ostale samo tiskane veze (sl. 55). Pločica je očišćena benzinom za čišćenje i pregledana. Uočeni su mali propusti, koji su sanirani prilikom lemljenja.



Slika 55: Tiskana pločica nakon postupka jetkanja

Naredni korak u izradi tiskane pločice je bušenje rupa i lemljenje (sl. 56).

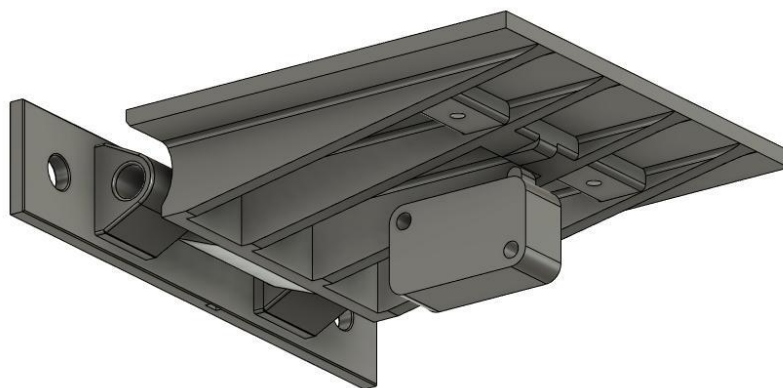


Slika 56: Prototip tiskane pločice

Prije bušenja potrebno pažljivo odrediti mjesto bušenja rupe uz pomoć točkala kako ne bi došlo do pogreške prilikom bušenja. Rupe za sitnije komponente su izbušene svrdlom od 0.8mm, a za sve ostale komponente korišteno je svrdlo od 1mm. Za lemljenje je korištena lemna stanica snage 48W, vrha 1mm.

7.2. Mehanizam završetka isporuke

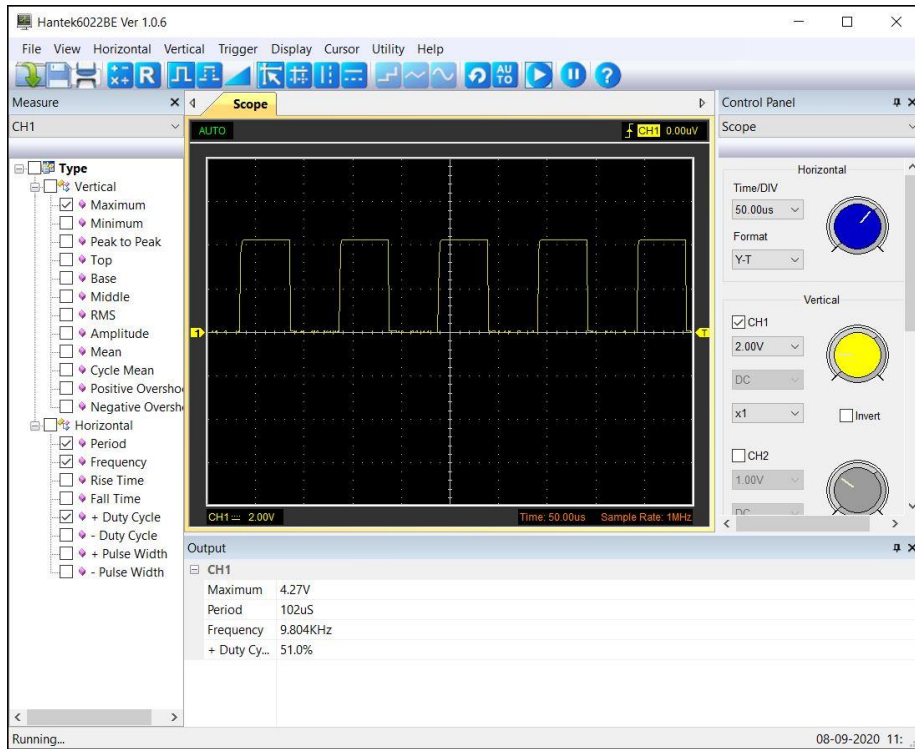
Kao što mu i ime govori, mehanizam za završetak isporuke napitka određuje kraj isporuke napitka, odnosno određuje trenutak kada je napitka isporučeno dovoljno. Ova komponenta sustava dizajnirana je u programu Fusion 360 (sl. 57.).



Slika 57: Mehanizam završetka isporuke

7.3. Testiranje sklopova i mjerenje

Kako bi se utvrdila tehnička ispravnost projektiranog uređaja potrebno je izvršiti različita mjerenja. Mjerenja su obavljena digitalnim osciloskopom i uspoređena su s kontrolnim mjerenjima (mjerenja izvršena prilikom testiranja logičko-memorijskog i upravljačkog sklopa na eksperimentalnoj pločici). Ponovljena mjerenja su bila mnogo uspješnija, a posebno mjerenje frekvencije (sl. 58.). Mjerenjem je utvrđeno da se frekvencija nalazi unutar predviđenih granica ($10\text{kHz} \pm 5\%$) za razliku od prethodnog mjerenja (sl. 49), koje je imalo znatno odstupanje.



Slika 58: Ponovljeno mjerenje frekvencije

8. ZAKLJUČAK

Usvojeni koncept pokazao se najprikladniji za promatranu situaciju, te je nakon provedene sinteze i manjeg proračuna izrađen. Testiranjem je utvrđeno da projektirani uređaj obavlja zadatke za koje je osmišljen sa zadovoljavajućim rezultatima što bi značilo da je sinteza upravljačke jedinice, kao i postupak izrade uređaja uspješno obavljen. Prilikom projektiranja i usavršavanja pažnja je obraćena na izvedivost sustava, praktičnost, kao i na ekonomsku prihvatljivost.

Trenutni sklop dobra je baza za usavršavanje i nadograđivanje. Nekim jednostavnijim nadogradnjama mogu se proširiti mogućnosti trenutnog uređaja. Dodavanjem dodatnih ulaza i izlaza stvorila bi se poboljšana verzija koja bi mogla npr. voditi evidenciju o broju isporučenih napitaka ili korisniku javljati grešku, u slučaju da ju otkrije prije korisnika.

Samom uređaju poželjno bi bilo dodati sustav automatske rasvjete i sustav hlađenja napitaka, te eventualno mehanizam za kovanicu. Poželjno je razmotriti izradu sustava napajanja koji bi u slučaju nestanka električne energije mogao napajati sklopove nekoliko sati. U slučaju velikog broja poboljšanja potrebno bi bilo uzeti u obzir korištenje mikrokontrolera koji bi uvelike smanjio sklop, poboljšavajući njegove performanse i povećavajući njegove mogućnosti.

Kada se sve uzme u obzir, promatrani sklop pokazao se veoma praktičan i pouzdan za korištenje u predviđenim uvjetima.

9. LITERATURA

1. Peruško, U., Glavinić, V., (2005.): Digitalni sustavi
2. Šurina, T., Klasche, G., (1978.): Impulsne pojave i sklopovi
3. Vrhovski, Z., Šumiga, I., (2015.): Digitalna tehnika - Zbirka riješenih zadataka
4. Čupić, M., (2006.): Digitalna elektronika i digitalna logika - Zbirka riješenih zadataka
5. Butković, Ž., Divković Pukšec, J., Barić, A., (2006.): Elektronika I - skripta
6. Butković, Ž., (2011.): Elektronika II - skripta
7. Paunović, S., (2009.): Elektronički sklopovi
8. Felegar, I., (2016.): Osnove projektiranja električnih uređaja
9. Gudelj, G., Buha, K., (2005.): Elektrotehnički materijali i komponente
10. <http://www.enciklopedija.hr/natuknica.aspx?id=4743> (6.6.2020.)
11. https://en.wikipedia.org/wiki/Logic_optimization (4.8.2020.)
12. https://en.wikipedia.org/wiki/Quine%E2%80%93McCluskey_algorithm (4.8.2020.)
13. https://en.wikipedia.org/wiki/Espresso_heuristic_logic_minimizer (4.8.2020.)
14. https://www.electronics-tutorials.ws/logic/logic_1.html (10.8.2020.)
15. <https://www.electronics-tutorials.ws/logic/pull-up-resistor.html> (10.8.2020.)
16. Morris, R., Miller, J., (1971.): Designing with TTL Integrated Circuits
17. Lancaster, D., (1974.): TTL Cookbook
18. Soar, R.N., (1979.): 50 Circuits Using 7400 Series IC's
19. <https://electronicsclub.info/74series.htm> (16.8.2020.)
20. https://www.nutsvolts.com/magazine/article/understanding_digital_logic_ics_part_2 (16.8.2020.)
21. <https://pdf1.alldatasheet.com/datasheet-pdf/view/27365/TI/74LS04.html> (24.8.2020.)
22. <https://pdf1.alldatasheet.com/datasheet-pdf/view/51024/FAIRCHILD/74LS08.html> (24.8.2020.)
23. <https://pdf1.alldatasheet.com/datasheet-pdf/view/27420/TI/74LS32.html> (24.8.2020.)
24. <https://pdf1.alldatasheet.com/datasheet-pdf/view/27440/TI/74LS74A.html> (24.8.2020.)
25. <https://pdf1.alldatasheet.com/datasheet-pdf/view/33885/WTE/1N4004.html> (24.8.2020.)

26. <https://pdf1.alldatasheet.com/datasheet-pdf/view/50725/FAIRCHILD/BC337.html>
(24.8.2020.)
27. <https://pdf1.alldatasheet.com/datasheet-pdf/view/274148/MIC/DF08.html> (24.8.2020.)
28. <https://pdf1.alldatasheet.com/datasheet-pdf/view/25566/STMICROELECTRONICS/ULN2003A.html> (24.8.2020.)
29. <https://pdf1.alldatasheet.com/datasheet-pdf/view/22676/STMICROELECTRONICS/7805CV.html> (24.8.2020.)

10. PRILOZI

I. CD-R disk