

PRINCIP RADA I MOGUĆE IZVEDBE LOGIČKIH VRATA U ELEKTRONICI

Petrić, Stjepan

Undergraduate thesis / Završni rad

2020

Degree Grantor / Ustanova koja je dodijelila akademski / stručni stupanj: **Karlovac University of Applied Sciences / Veleučilište u Karlovcu**

Permanent link / Trajna poveznica: <https://um.nsk.hr/um:nbn:hr:128:513480>

Rights / Prava: [In copyright](#)/[Zaštićeno autorskim pravom.](#)

Download date / Datum preuzimanja: **2025-03-01**



VELEUČILIŠTE U KARLOVCU
Karlovac University of Applied Sciences

Repository / Repozitorij:

[Repository of Karlovac University of Applied Sciences - Institutional Repository](#)



zir.nsk.hr



DIGITALNI AKADEMSKI ARHIVI I REPOZITORIJ

VELEUČILIŠTE U KARLOVCU

STROJARSKI ODJEL

MEHATRONIKA

STJEPAN PETRIĆ

**PRINCIP RADA I MOGUĆE IZVEDBE
LOGIČKIH VRATA U ELEKTRONICI**

ZAVRŠNI RAD

Karlovac, 2020.

**KARLOVAC UNIVERSITY OF APPLIED SCIENCES MECHANICAL
ENGINEERING DEPARTMENT PROFESSIONAL UNDERGRADUATE
STUDY OF MECHATRONICS**

STJEPAN PETRIĆ

**PRINCIPLES OF BASIC LOGICAL
FUNCTIONS AND APPLICATIONS IN
ELECTRONIC CIRCUIT**

FINAL PAPER

Karlovac, 2020.
VELEUČILIŠTE U KARLOVCU
STROJARSKI ODJEL
MEHATRONIKA

STJEPAN PETRIĆ

**PRINCIP RADA I MOGUĆE IZVEDBE
LOGIČKIH VRATA U ELEKTRONICI**

ZAVRŠNI RAD

Mentor:

dr.sc. Vladimir Tudić, prof. v.š.

Karlovac, 2020.



VELEUČILIŠTE U KARLOVCU
KARLOVAC UNIVERSITY OF APPLIED SCIENCES
Trg J.J. Strossmayera 9
HR-47000, Karlovac, Croatia
Tel. +385 - (0)47 - 843 – 510
Fax. +385 - (0)47 - 843 – 579



VELEUČILIŠTE U KARLOVCU

Stručni studij: STROJARSTVO

Usmjerenje: MEHATRONIKA

Karlovac, 08.04.2020.

ZADATAK ZAVRŠNOG RADA

Student: STJEPAN PETRIĆ

Matični broj: 0112617021

Naslov: PRINCIP RADA I MOGUĆE IZVEDBE LOGIČKIH VRATA U ELEKTRONICI

Opis zadatka:

U završnom radu potrebno je opisati na koji način se izvode osnovne logičke funkcije (vrata) s primjenom u elektronici i informatici. U teorijskom dijelu (Poglavlje 2) rada objasniti tablice stanja i princip rada elemenata koji čine logičku operaciju (funkciju), a u eksperimentalnom dijelu rada (Poglavlje 3) detaljizirati proračun, spojne shem elementa i način rada u praktičnom primjeru. Koristiti stručnu literaturu, a završni rad izraditi sukladno pravilniku VUK-a uz interaktivno konzultiranje s mentorom.

Zadatak zadan:

Rok predaje rada:

Predviđeni datum obrane:

08.04.2020.

Mentor:

Predsjednik Ispitnog povjerenstva:

dr.sc. Vladimir Tudić, prof. v.š.

Sažetak

Tema ovog završnog rada je objasniti kako rade logička vrata ili sklopovi, na čemu se temelji njihov rad.

Ovaj rad je podijeljen u dva dijela, a to su teorijski dio, te eksperimentalni dio.

U teorijskom dijelu pričat ćemo o teorijskoj osnovi koja stoji iza logičkih vrata i svih logičkih sklopova koji se temelje upravo na osnovnim logičkim vratima.

Teorijski dio je podijeljen u dva dijela: logičko stajalište, te elektrotehničko.

U drugom, eksperimentalnom dijelu rada pozornost je posvećena praktičnim izvedbama logičkih vrata, te na temelju toga je izvučen zaključak.

Sadržaj:

1. Uvod	1
2. Teorijski dio.....	2
2.1 Logičko stajalište	2
2.11. Booleova algebra	2
2.12. Binarni sustav.....	3
2.13 Pretvorba dekadskog broja u binarni i obratno.....	4
2.14 Osnovne logičke operacije	5
2.2 Elektrotehničko stajalište	11
2.21 Uvod.....	11
2.22 Vodiči	11
2.23 Izolatori	12
2.24 Poluvodiči.....	12
2.25 Vrste poluvodiča	17
2.26 Dioda.....	24
2.27 Bipolarni tranzistor.....	28
2.28 Unipolarni tranzistor	37
3. Eksperimentalni dio.....	45
3.10 Logička funkcija NE.....	45
3.11 Izvedba s NPN bipolarnim tranzistorom.....	45
3.12 Izvedba s unipolarnim tranzistorom.....	49
3.20 Logička funkcija I	53
3.21 Izvedba s NPN bipolarnim tranzistorom.....	53
3.22 Izvedba s unipolarnim tranzistorom.....	62
3.30 Logička funkcija ILI	68
3.31 Izvedba s NPN bipolarnim tranzistorom.....	68
3.32 Izvedba s unipolarnim tranzistorom.....	76
4. Zaključak.....	85
Literatura	86

1. Uvod

Što su logička vrata, odnosno sklopovi?

Logički sklopovi su osnovne jedinice od kojih se tvore računala, a njihova izvedba je zavisna o tehnologiji vremena u kojim su izrađene i stoga mogu biti: mehanička, elektromehanička, elektronička, optička itd.

Koliko god računalo izgledalo složeno, njegov se rad može prikazati kombinacijom dvaju stanja binarnog brojevnog sustava. Broj tipova elemenata od kojih se gradi računalo relativno je malen, ali broj istovrsnih elemenata je vrlo velik. Osnovni elementi pomoću kojih se gradi računalo napravljeni su prema zakonima elektrotehnike i tehnologije, a mogu se promatrati s elektrotehničkog ili logičkog stajališta.

Nas zanima što rade (logičko stajalište), te kako rade (elektrotehničko).

Bilo koje složeno logičko sklopovlje građeno je od jednostavnih elemenata, a to su upravo logički sklopovi ili vrata.

Logički sklopovi imaju osnovu u matematičkoj logici.

Osnovni logički sklopovi oponašaju osnovne operacije Booleove algebre (operacije, operandi, pravila logičkih odnosa)

2. Teorijski dio

2.1 Logičko stajalište

2.11. Booleova algebra

Ona je temelj bilo kojeg uređaja koji rade uz pomoć logičkih funkcija, najpoznatija su osobna računala kojih je svakim danom u svijetu sve više i više. Tu se još mogu ubrojiti razno razni uređaji poput kalkulatora, PLC-ova, video kamera, mobilnih telefona, routeri, itd.

Što je zapravo Booleova algebra?

Logička ili Booleova algebra je sustav teorema koji rabe simboličku logiku da bi opisali skupove elemenata i odnose među njima.

Razvojem digitalnih računala otkriveno je da je Booleova algebra vrlo dobro primjenjiva u konstruiranju i analizi računala jer takva računala također mogu imati samo dva stanja, primjer:

uključen(1) ili isključen(0)

ima napona(1) ili nema napona(0)

Osnovni element Booleove algebre jest sud.

Sud je izjavna rečenica koja može biti ili istinita ili lažna, ali ne oboje u isto vrijeme.

Temeljno svojstvo suda je istinitost ili lažnost.

Istini sud označavamo brojem 1, a lažni sud brojem 0.

Sudove(operande) možemo kombinirati u logičke izraze, koje povezujemo vezama(operatorima)

2.12. Binarni sustav

Iz prethodnog teksta možemo zaključiti da se Booleova algebra zasniva na binarnom sustavu.

Što je binarni sustav?

To je brojevni sustav s bazom 2, a to znači da u tom brojevnom sustavu postoje samo dvije znamenke, a to su 0 ili 1.

Brojevi u tom sustavu se pišu:

0 - (0),
1 - (1),
10 - (2),
11 - (3),
100 - (4),
101 - (5),
110 - (6),
111 - (7),
1000 - (8)
Itd...

U zagradama su napisani ekvivalenti binarnih brojeva u dekadskom sustavu kojeg svakodnevno koristimo.

2.13 Pretvorba dekadskog broja u binarni i obratno

Pretvorba dekadskog broja u binarni

Dekadski broj dijelimo bazom binarnog brojevnog sustava, brojem 2 i zapisujemo količnik i ostatak. Količnik nastavljamo dijeliti brojem 2 tako dugo dok kao rezultat dijeljenja ne dobijemo 0 (radio se o cijelobrojnom dijeljenju).

U sljedećem primjeru pretvaramo dekadski broj 57 u binarni oblik:

$$57 : 2 = 28 \quad \mathbf{1}$$

$$28 : 2 = 14 \quad \mathbf{0}$$

$$14 : 2 = 7 \quad \mathbf{0}$$

$$7 : 2 = 3 \quad \mathbf{1}$$

$$3 : 2 = 1 \quad \mathbf{1}$$

$$1 : 2 = 0 \quad \mathbf{1}$$

rezultat : 111001₍₂₎

Binarni broj tvore ostaci dijeljenja s 2, odozdo prema gore kao što je prikazano u primjeru.

Pretvorba binarnog broja u dekadski

Uzet ćemo isti primjer kao prethodni samo što ovoga puta pretvaramo binarni broj u dekadski oblik.

$$111001_{(2)} = 1 \cdot 2^5 + 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 57_{(10)}$$

Kao što vidimo na primjeru pretvorba binarnog broja u dekadski odvija se preko težinskih vrijednosti znamenaka. Svaka znamenka se pomnoži s potencijama baze, idući s desna na lijevo. Krajnja desna potencija je nula.

2.14 Osnovne logičke operacije

Osnovne logičke operacije su jednostavne i sastoje se od jednoga ili dva operanda i jednog operatora.

To su:

Logička operacije NE (Eng.NOT)

Logička operacija I (Eng.AND)

Logička operacija ILI(Eng.OR)

Logička operacija NE (Eng.NOT)

Logička operacija NE zove još i negacija, a uključuje jedan operand i jedan operator. Operator NE označava se jednim simbolom: \sim ili $-$ ili $'$

Primjer:

ako je postojeća izjava : “Danas je subota”,
onda je njezina negacija: “Danas nije subota”.

Mijenja vrijednost izjave: iz istine u laž, iz laži u istinu. Negacija izjave nova je izjava

Tablica istine ili tablica stanja logičke operacije NE:

p	\overline{p}
1	0
0	1

Shematski prikaz logičkog sklopa:



Tablica 1. Predodžba tablice stanja i simbol logičke operacije NE.

Logička operacija I (Eng. AND)

Još se naziva konjunkcija ili logičko množenje. To je binarna operacija s 2 operanda i 1 operatorom. Ima zadatak vratiti istinu samo ako su sve uključene izjave istina, ako je barem jedna od njih lažna, ova operacije će vratiti laž.

Simboli su: \wedge ili \cap ili \bullet

Primjer s 2 operanda:

$10 \leq 0$ i $5 > 3$ LAŽNA izjava

$10 > 0$ i $5 > 3$ ISTINITA izjava

1. slučaj $10 \leq 0$ je prva izjava, a $5 > 3$ je druga izjava, s obzirom da 10 nije manje ili jednako 0, to znači da je prva izjava laž i stoga rezultat ove operacije je **LAŽ**.

2. slučaj $10 > 0$ je prva izjava, a $5 > 3$ druga izjava, s obzirom da su obje izjave evidentno istinite, rezultat ove operacije će biti **ISTINA**.

A	B	A • B
0	0	0
0	1	0
1	0	0
1	1	1

Tablica 2. Predodžba tablice stanja logičke operacije I.

Logički sklop prikazujemo:



Slika 1. Simbol logičke operacije I.

Logička operacija ILI (Eng. OR)

Još se naziva disjunkcija ili logičko zbrajanje. To je binarna operacija s 2 operanda i 1 operatorom. Ima zadatak vratiti istinu, ako je barem 1 uključena izjava istina.

Simboli su: \vee ili \cup ili $+$

Primjer s 2 operanda:

$10 \leq 0$ i $5 < 3$ LAŽNA izjava

$10 > 0$ i $5 > 3$ ISTINITA izjava

1.slučaj $10 \leq 0$ je prva izjava, a $5 < 3$ je druga izjava, s obzirom da 10 nije manje ili jednako 0, te 5 nije manje od 3 to znači da su obje izjave laž i stoga rezultat ove operacije je **LAŽ**.

2.slučaj $10 > 0$ je prva izjava, a $5 > 3$ druga izjava, s obzirom da su prva izjava istinita, rezultat ove operacije će biti **ISTINA**.

A	B	A + B
0	0	0
0	1	1
1	0	1
1	1	1

Izjava je lažna samo ako su obadvije uključene izjave laž.

Logički sklop prikazujemo:



Tablica 3. Predodžba tablice stanja i simbol logičke operacije ILI.

Osnovne logičke funkcije – sažetak

Operacija	Simbol (ANSI)	Simbol (IEC)	Booleov izraz	Tablica istine																		
I (AND)			$A \cdot B$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A I B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A I B	0	0	0	0	1	0	1	0	0	1	1	1
ULAZ		IZLAZ																				
A	B	A I B																				
0	0	0																				
0	1	0																				
1	0	0																				
1	1	1																				
ILI (OR)			$A + B$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A ILI B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A ILI B	0	0	0	0	1	1	1	0	1	1	1	1
ULAZ		IZLAZ																				
A	B	A ILI B																				
0	0	0																				
0	1	1																				
1	0	1																				
1	1	1																				
NE (NOT)			\bar{A}	<table border="1"> <thead> <tr> <th>ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>NE A</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> </tr> </tbody> </table>	ULAZ	IZLAZ	A	NE A	0	1	1	0										
ULAZ	IZLAZ																					
A	NE A																					
0	1																					
1	0																					

Tablica 4. Predodžba tablica stanja i simboli svih osnovnih logičkih funkcija.

Na slici možete primjetiti dvije vrste simbola, simbole prema sustavu ANSI (American National Standards Institute) – američki način označavanja, te simboli prema sustavu IEC (International Electrotechnical Commission) – međunarodni način označavanja. Mi ćemo koristiti američki način označavanja.

2.15 Složene logičke funkcije

Još ih nazivamo i izvedenim logičkim sklopovima.

Nastaju kombiniranjem više operanda i operatora, odnosno kombiniranjem više osnovnih logičkih funkcija. Rezultat je jedno od 2 moguća stanja : istina ili laž (1 ili 0). Najviši prioritet ima negacija (NE), zatim logički I, te na kraju logičko ILL. Za promjenu prioriteta koristimo zagradu.

Na primjer:




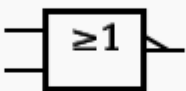

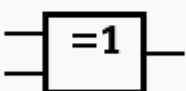

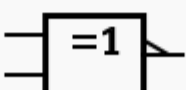
Logički sklop NI (Eng. NAND)

Kao što samo ime sugerira, radi se o kombinaciji logičkog sklopa I(AND) i NE(NOT). Na način da svi ulazi prvo dolaze na logički sklop I(AND), a zatim se njegov izlaz spaja na ulaz logičkog sklopa NE(NOT), radi se o spoju u seriji.

Ovaj sklop radi sve suprotno od sklopa I(AND), dakle na izlazu će dati ISTINU(1) u svim slučajevima osim kada su svi ulazi ISTINITI(1), tada će na izlazu dati LAŽ(0).

Na taj način su dobiveni i ostali složeni logički sklopovi čiji primjeri se nalaze u sljedećoj tablici.

Tablica složenih logičkih funkcija

Operacija	Simbol (ANSI)	Simbol (IEC)	Booleov izraz	Tablica istine																		
NI (NAND)			$\overline{A \cdot B}$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A NI B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A NI B	0	0	1	0	1	1	1	0	1	1	1	0
ULAZ		IZLAZ																				
A	B	A NI B																				
0	0	1																				
0	1	1																				
1	0	1																				
1	1	0																				
NILI (NOR)			$\overline{A + B}$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A NILI B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A NILI B	0	0	1	0	1	0	1	0	0	1	1	0
ULAZ		IZLAZ																				
A	B	A NILI B																				
0	0	1																				
0	1	0																				
1	0	0																				
1	1	0																				
XILI (XOR)			$A \oplus B$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A XILI B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> </tr> <tr> <td>1</td> <td>1</td> <td>0</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A XILI B	0	0	0	0	1	1	1	0	1	1	1	0
ULAZ		IZLAZ																				
A	B	A XILI B																				
0	0	0																				
0	1	1																				
1	0	1																				
1	1	0																				
XNILI (XNOR)			$\overline{A \oplus B}$	<table border="1"> <thead> <tr> <th colspan="2">ULAZ</th> <th>IZLAZ</th> </tr> <tr> <th>A</th> <th>B</th> <th>A XNILI B</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>1</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> </tr> </tbody> </table>	ULAZ		IZLAZ	A	B	A XNILI B	0	0	1	0	1	0	1	0	0	1	1	1
ULAZ		IZLAZ																				
A	B	A XNILI B																				
0	0	1																				
0	1	0																				
1	0	0																				
1	1	1																				

Tablica 5. Predodžba tablica stanja i simboli najčešćih složenih logičkih funkcija.

2.2 Elektrotehničko stajalište

2.21 Uvod

U pojedinom atomu elektroni imaju određenu energiju s obzirom na jezgru atoma (nalaze se na određenim energetske razinama). U jednoj energetskej razini mogu se nalaziti samo dva elektrona, ali različitih spinova (Paulijev princip).

Energetske razine su vrlo blizu jedna drugoj, pa se može smatrati da čine kontinuirani pojas, tj. zonu. Broj i širina tih, za elektrona dopuštenih elektronskih pojasa ovisi o materijalu.

Zadnji pojas popunjen elektronima naziva se valentnim pojasom i od sljedećeg, koji može biti djelomično ili potpuno zaposjednut elektronima i naziva se vodljivim pojasom, dijeli ga zabranjeni energetske pojas.

O elektronskej strukturi ovisi da li će materijal biti izolator, poluvodič ili vodič.

2.22 Vodiči

U metalima valentni elektroni su slabo vezani za svoje matične atome, te se pod utjecajem i najmanjeg električnog polja slobodno gibaju kroz materijal. Gibanjem tih slobodnih elektrona objašnjavamo visok stupanj električne vodljivosti metala. Zbog istog razloga metali su dobri vodiči električne struje. U energetskej dijagramu to se predočava preklapanjem valentnog i vodljivog pojasa.

2.23 Izolatori

Kod izolatora atom je vezan s drugim atomom istog ili drugog elementa preko elektrona.

Atomi imaju tendenciju stvaranja zajedničkih elektronskih parova, u kemiji poznato pod nazivom kovalentna veza.

Kovalentna veza kod izolatora je jaka i veoma ju je teško razbiti. Da bi se elektron mogao osloboditi od matičnog atoma potrebno je uložiti vrlo velik iznos energije (veći od 3 eV).

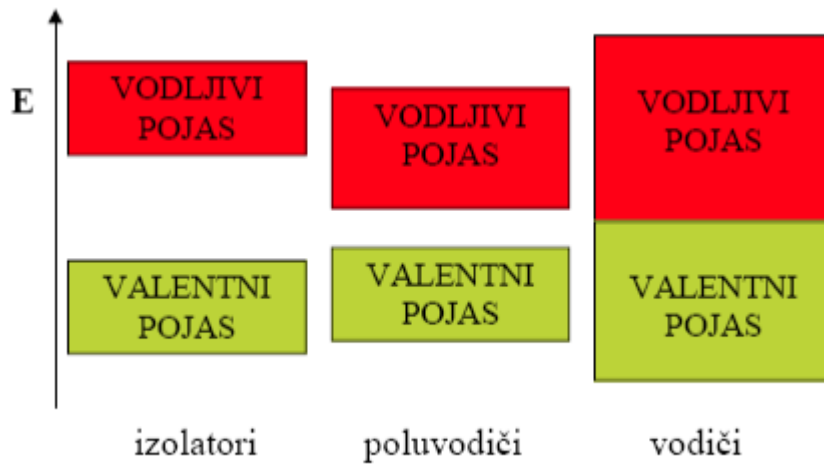
Kao rezultat imamo u energetsom dijagramu između valentnog i vodljivog pojasa vrlo široko zabranjeno područje. Sva energetska stanja u valentnom pojasu su popunjena, dok su energetska stanja u vodljivom pojasu potpuno prazna.

2.24 Poluvodiči

U poluvodičima atomi također formiraju kovalentnu vezu, samo što je ta veza umjereno jaka te slabija od one u izolatorima. Energetski procjep između valentnog i vodljivog pojasa je ispod približno 3eV.

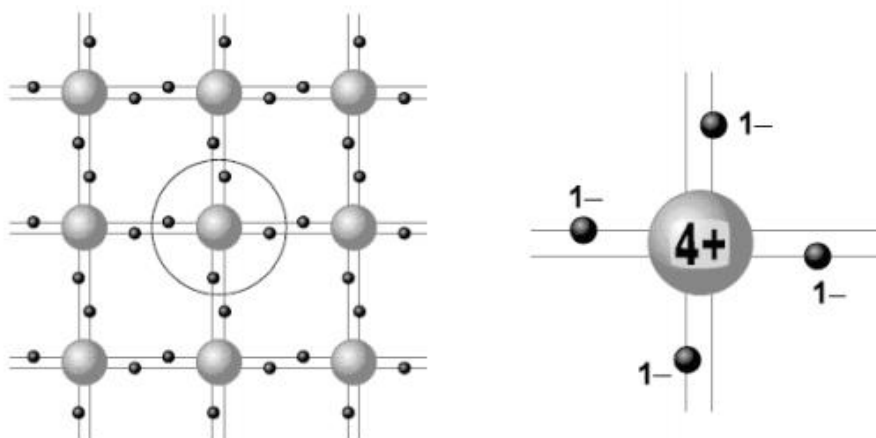
Na temperaturi apsolutne nule ($T=0$) svi elektroni u vanjskim ljuskama su vezani za svoje matične atome, pa nema slobodnih elektrona koji bi omogućili protok struje.

Za razliku od širokog energetskeg procjepa izolatora, uži energetski procjep poluvodiča omogućuje dijelu elektrona da pri povišenim temperaturama prijeđe u vodljivi pojas proizvodeći pritom električnu struju.



Slika 2. Predodžba dijagrama energetske razine u izolatorima, poluvodičima i vodičima.

Svojstvo poluvodljivosti vezano je pretežno uz kovalentne kristale IVB grupe Periodnog sustava elemenata od kojih su najvažniji predstavnici silicij (Si) i germanij (Ge). Svaki atom ima četiri prva susjeda, pri čemu dva susjedna atoma povezuje elektronski par suprotnih spinova.



Slika 3. Predodžba dvodimenzionalne rešetke atoma silicija ili germanija.

Električna provodnost poluvodiča povećava se s povišenjem temperature. Provodnost poluvodiča približno je eksponencijalna funkcija temperature:

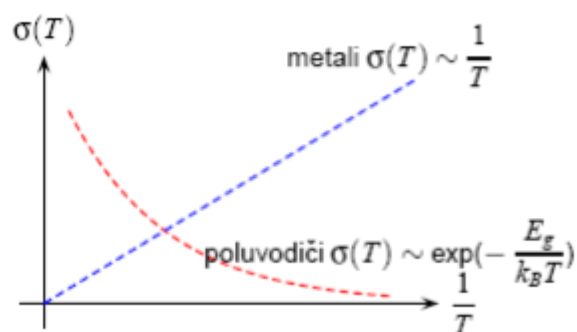
$$\sigma \sim e^{\frac{E_A}{k_B T}}$$

Veličina E_A određuje energiju koju moramo privesti nosiocu naboja da bismo ga doveli u pobuđeno stanje. Nazivamo je energijom aktivacije.

Poznato je da je pri sobnim temperaturama provodnost idealnog metala obrnuto proporcionalna s temperaturom: Nasuprot poluvodičima, u kojima povišenje temperature naglo povećava električnu provodnost, zagrijavanjem metala električna se provodnost smanjuje.

$$\sigma \sim \frac{1}{T}$$

Razlike između električne provodnosti metala i poluvodiča su goleme. Pri sobnim temperaturama električna provodnost tipičnog metala je $10^7 \Omega^{-1} \text{m}^{-1}$, a u poluvodičima ona varira od 10^{-5} do $10^5 \Omega^{-1} \text{m}^{-1}$.



Slika 4. Ovisnost provodnosti o temperaturi za metale i poluvodiče.

Širina zabranjenog pojasa

Energijski procijep poluvodiča mijenja se s promjenom temperature. Na slici navedene su vrijednosti energijskog procijepa nekih poluvodiča pri sobnim temperaturama.

poluvodič	procijep (eV)	poluvodič	procijep (eV)	poluvodič	procijep (eV)
Si	1,12	CdS	2,4	GaN	3,40
Ge	0,66	ZnTe	2,1	GaAs	1,43
Se	2,10	CdTe	1,5	GaSb	0,67
Te	0,34	HgS	2,0	InP	1,35
CuBr	2,90	AlAs	2,4	InAs	0,35
Agl	2,80	AlSb	1,5	InSb	0,18

Tablica 6. Predodžba energijskog procijepa poluvodiča pri sobnim temperaturama.

U većini poluvodiča energijski procijep smanjuje se povišenjem temperature. Slika 24. prikazuje vrijednost energijskog procijepa nekih poluvodiča pri apsolutnoj nuli temperature i pri 300 K. No valja napomenuti da postoje i poluvodiči u kojima energijski procijep raste zagrijavanjem uzorka.

poluvodič	$E_g(T=0)(\text{eV})$	$E_g(T=300\text{K})(\text{eV})$
Si	1,156	1,114
Ge	0,741	0,663
InP	1,421	1,351
GaAs	1,521	1,432
InAs	0,426	0,354

Tablica 7. Predodžba energijskog procijepa nekih poluvodiča pri 0 K i pri 300 K.

U mnogim poluvodičima temperaturnu ovisnost energijskog procijepa možemo aproksimativno izraziti relacijom :

$$E_g(T) = E_g(0) - \alpha \frac{T^2}{T+T_0} \quad (1)$$

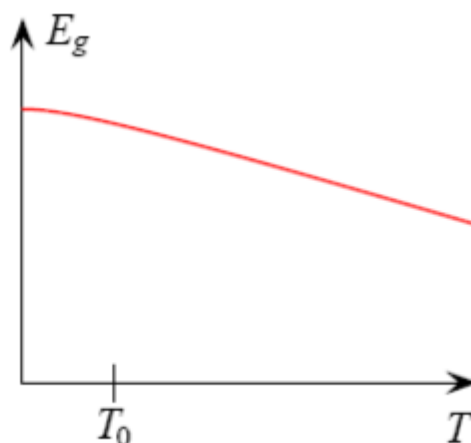
Pri niskim temperaturama približno će biti:

$$E_g(T) = E_g(0) - \alpha \frac{T^2}{T_0}, \quad T \ll T_0 \quad (2)$$

a u suprotnom limesu visokih temperatura dobivamo:

$$E_g(T) = E_g(0) - \alpha T, \quad T \gg T_0 \quad (3)$$

Tipičnu krivulju temperaturne ovisnosti energijskog procijepa prikazali smo na slici 22. Kao što pokazuju relacije (2) i (3), energijski procijep tipičnog poluvodiča smanjuje se pri niskim temperaturama s kvadratom temperature, a pri visokim temperaturama kvadratna ovisnost transformira se u linearnu.



Slika 5. Predodžba temperaturne ovisnosti energijskog procijepa u tipičnom poluvodiču.

2.25 Vrste poluvodiča

Intrinsični poluvodič

Poluvodič čija se kristalna rešetka sastoji od atoma jednog elementa, koji dakle nema nikakvih primjesa ostalih elemenata, naziva se intrinzičan ili čist poluvodič. Pretpostavlja se također da je kristal strukturno idealan, tj da je nastao pravilnim ponavljanjem osnovne geometrijske forme.

To znači da su svi atomi na svojim normalnim položajima te da nema atoma u nekim međupoložajima. Naravno, takav je kristal idealiziran, ali predstavlja vrlo pogodan i koristan model za proučavanje osnovnih pojava

Ako se kristalna rešetka atoma projicira u ravninu, ona poprima oblik kao na slici. Četiri valentna elektrona raspoređena su između četiri susjedna atoma i udružena u parove, tvoreći na taj način kovalentne veze.

Kad su sve veze kompletne, svi su valentni elektroni vezani uz svoje atome, oni se ne mogu gibati kroz kristal, nema dakle nosilaca i kroz kristal ne može teći struja.

Takva situacija postoji na temperaturi apsolutne nule.

Toplinsko pobuđivanje slobodnih elektrona i šupljina

Porastom temperature pojačava se titranje atoma u kristalnoj rešetci. Zahvaljujući tome, poneki elektron iz kovalentnih parova dobiva dovoljnu količinu energije da se oslobodi iz svoje kovalentne veze.

Taj oslobođeni elektron više nije vezan za određene atome pa se gotovo slobodno giba unutar kristala, te je on nosilac električne struje kroz kristal.

Nastajanjem slobodnog elektrona u kristalu, njegovo prijašnje mjesto u kovalentnoj vezi ostaje prazno i nazivamo ga šupljinom. Šupljina zapravo znači manjak jednog elektrona potrebnog da se ostvari kovalentna veza između atoma. Ovaj proces

oslobađanja jednog elektrona iz kovalentne veze, te nastajanje slobodnog elektrona i šupljine nazivamo toplinsko pobuđivanje slobodnog elektrona i šupljine.

U čistom, tj. intrinzičnom poluvodiču slobodni elektroni i šupljine mogu nastati jedino toplinskim pobuđivanjem. Broj slobodnih elektrona jednak je broju šupljina. Kad na nekom mjestu u kristalu nastane šupljina, na tom mjestu ostaje višak od jednog pozitivnog naboja. Zato se šupljina ponaša kao nositelj pozitivnog naboja.

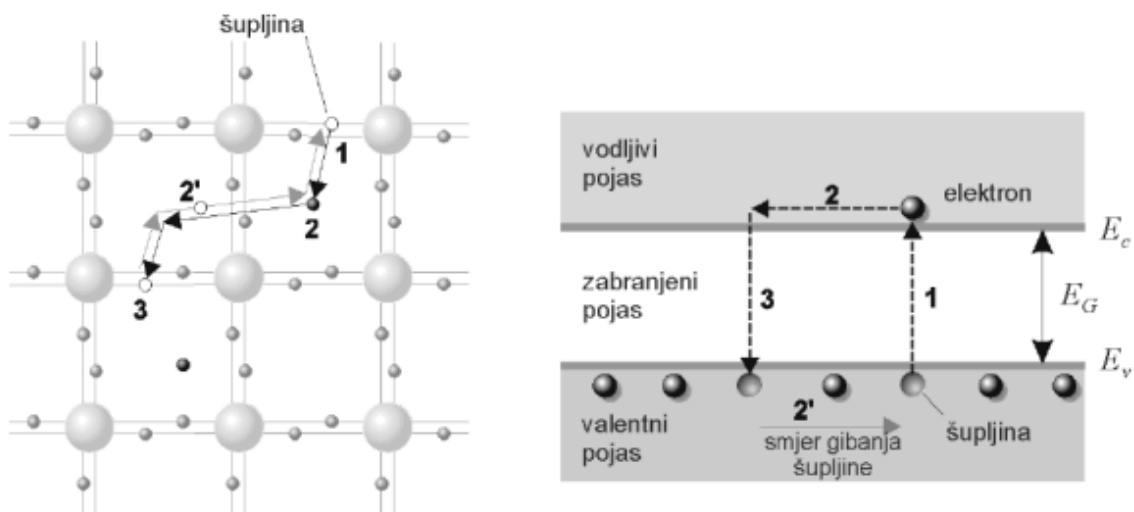
Rekombinacija slobodnog elektrona i šupljina

Pri sobnoj temperaturi, u kristalu se nalazi jednak broj slobodnih elektrona i šupljina. Kada neki slobodni elektron naleti na neku šupljinu i zaposjedne ju, na tom se mjestu ponovo uspostavlja kovalentna veza, nestaje šupljina a slobodni elektron postaje vezan.

Ovakav proces u kojem su nestali slobodan elektron i šupljina, a uspostavila se kovalentna veza nazivamo rekombinacija slobodnog elektrona i šupljine.

Rekombinacija je suprotan proces toplinskom pobuđenju.

Pri toplinskom pobuđenju stvara se par slobodnog elektrona i šupljine, a pri rekombinaciji se poništava par slobodnog elektrona i šupljine. U procesu rekombinacije nestaju slobodni elektron i šupljina, pa ukupni naboj ostaje jednak ničici. Zato možemo reći da se u procesu rekombinacije neutraliziraju negativni naboj slobodnog elektrona i pozitivni naboj šupljine.



Slika 6. Predodžba toplinskog pobuđivanja i rekombinacije para elektron-šupljina u dvodimenzionalnoj rešetci i energetskom dijagramu.

N - vodljivost i P - vodljivost

Ako se suprotni krajevi kristala priključe na električni izvor, kroz kristal poteče struja. Nositelji struje pritom su i slobodni elektroni i šupljine. Slobodni elektroni gibaju se tada prema pozitivnom polu izvora. To je gibanje slično gibanju slobodnih elektrona u metalu.

Vodljivost zbog gibanja slobodnih elektrona u kristalu zove se N- vodljivost. Istodobno se šupljine gibaju u suprotnom smjeru od slobodnih elektrona, tj. prema negativnom polu izvora. Dakle, električno polje izvora uzrokuje uzastopne male skokove jednog po jednog elektrona do susjedne šupljine.

Pri svakom takvom skoku elektrona u smjeru pozitivnog pola izvora, šupljina se pomakne u suprotnom smjeru, tj. u smjeru negativnog pola izvora.

Vodljivost zbog gibanja šupljina naziva se P- vodljivost.

Vođenje struje u poluvodiču opisujemo pomoću gibanja šupljine zato jer je jednostavnije pratiti gibanje jedne šupljine nego mnogih elektrona koji jedan za drugim skaču od atoma s potpunim kovalentnim vezama do atoma s trenutačnim manjkom jednog elektrona u kovalentnoj vezi.

Poluvodiči N - tipa

Ovaj tip poluvodiča nastaje kad se poluvodič onečisti ili dozira s peterovalentnim nečistoćama, među koje spadaju dušik (N), fosfor (P), arsen (As) i antimon (Sb). U kristalu germanija i silicija svaki atom okružuju četiri prva susjeda.

Svakom atomu pripadaju četiri valentna elektrona. Pritom su dva susjedna atoma povezana s dva elektrona antiparalelnih spinova, što je osnovna karakteristika kovalentne veze.

Što se događa kada regularni atom u kristalu zamijenimo sa atomom pete grupe elemenata?

Četiri valentna elektrona primjesnog peterovalentnog atoma udružena su u valentne veze sa regularnim atomom. Preostali peti elektron je slobodan..

U dijagramu energetske pojasa prisustvo donorskih nečistoća ima za posljedicu nastajanje dodatnog energetskeg nivoa unutar zabranjenog pojasa, i to pri njegovom vrhu. Taj nivo se naziva donorski nivo E_D . Pri temperaturi apsolutne nule oni su popunjeni elektronima.

Zagrijavanjem poluvodiča ili dodatkom neke druge energije omogućava se elektronima koji potiču od atoma nečistoća da prijeđu u vodljivi pojas i slobodno se gibaju kroz kristal.

Peterovalentne nečistoće dakle daju elektrone u vodljivi pojas, pa se zbog toga nazivaju donorske nečistoće.

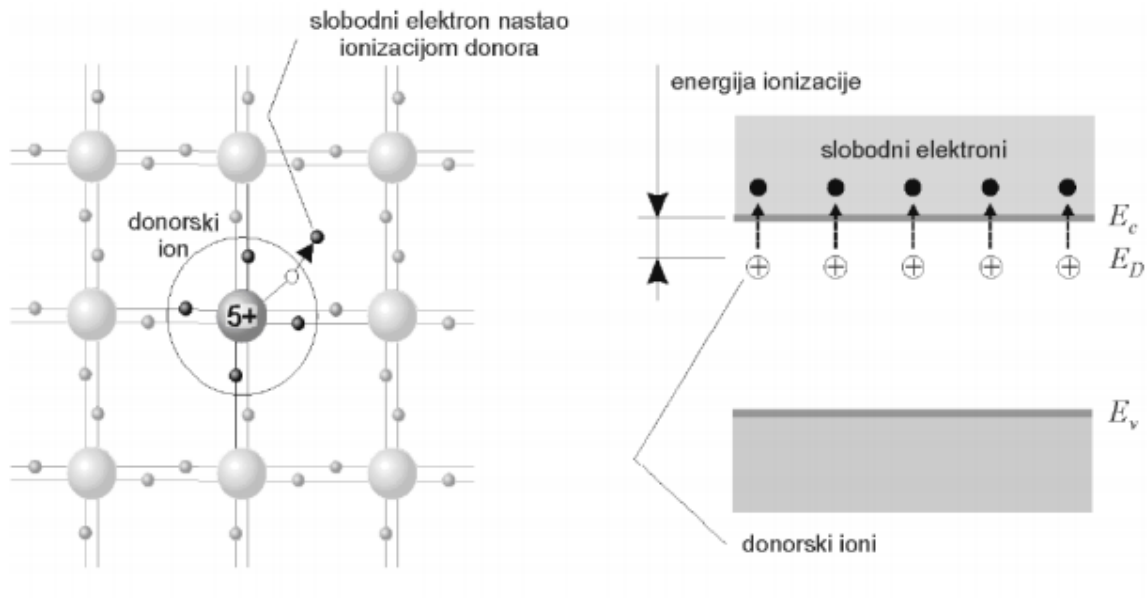
Ionizirani donor ima pozitivan naboj.

Naravno, zbog razbijanja valentnih veza stvaraju se također nosioci u parovima, i zbog toga će u poluvodiču postojati određena koncentracija šupljina.

Koncentracija šupljina će biti puno manja od koncentracije elektrona, pa će većinski nosioci naboja biti elektroni, a šupljine će biti manjinski nosioci.

Upravo zbog toga što su elektroni većinski nosioci naboja ovaj tip poluvodiča se naziva poluvodič N-tipa.

Kod visokih koncentracija donora diskretni donorski nivo širi se u vrlo uzak pojas energija koji ulazi u vodljivi pojas. Takav poluvodič s ekstremno visokom koncentracijom nečistoća ponaša se slično metalu, pa se naziva degenerirani poluvodič.



Slika 7. Predodžba dvodimenzionalne rešetke i energetske dijagram N-tipa poluvodiča.

Poluvodiči P – tipa

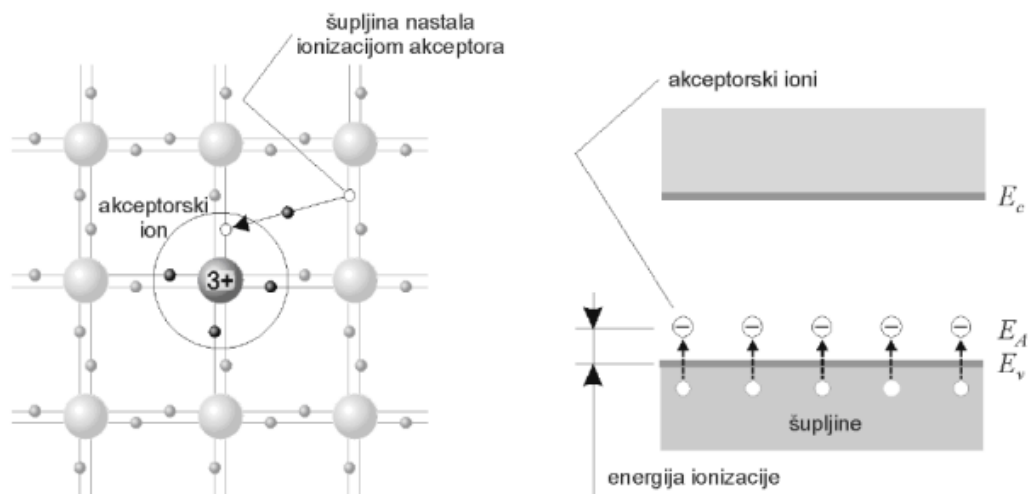
Taj tip poluvodiča nastaje kada se poluvodič onečisti ili dozira trovalentnim nečistoćama, među koje spadaju bor (B), alumini j(Al), gali j(Ga) i indij (In).

Trovalentnoj nečistoći nedostaje jedan elektron da kompletira valentnu vezu. Ona se kompletira na taj način da je popuni valentni elektron iz neke susjedne veze, čime se proces nastavlja.

Umjesto valentnih elektrona pogodnije je promatrati šupljine, koje predstavljaju pozitivni naboj i gibaju se u smjeru suprotnom od gibanja valentnih elektrona. Budući da trovalentne nečistoće kompletiraju valentne veze primajući elektrone iz valentnog pojasa, nazivaju se akceptorske nečistoće.

Pozitivne šupljine su većinski nosioci naboja, te je ovaj tip poluvodiča poznat pod nazivom poluvodič P- tipa.

Akceptorske nečistoće uvode u dijagram energetskih pojasa dodatni akceptorski nivo E_A , koji leži unutar zabranjenog pojasa. Budući da se akceptorske nečistoće lako ioniziraju primajući elektrone iz valentnog pojasa, mora akceptorski nivo ležati pri dnu zabranjenog pojasa.



Slika 8. Predodžba dvodimenzionalne rešetke i energetski dijagram P-tipa poluvodiča.

2.26 Dioda

Dioda je elektronički element s dvjema elektrodama kojemu električna vodljivost izrazito ovisi o polaritetu električnog napona između elektroda, pa zato propušta električnu struju gotovo samo u jednom smjeru.

Poluvodičke diode se izvode na temelju PN-spoja ili na temelju spoja metal–poluvodič.

Diode se mogu razvrstati po materijalu na kojemu su rađene (silicij, germanij, galijev arsenid, silicijev karbid) i po tipu (ispravljačke, foto diode, Zener diode, Schottkyjeve diode, tunnel diode i tako dalje).

Osnove rada dioda

Osnova rada većine današnjih dioda se temelji na strukturi koja se naziva PN-spoj.

Kod pn dioda (spojnih) u ovisnosti o narinutom naponu, teče struja.

Uz napon priključen tako da je negativan pol izvora na katodi, a pozitivan na anodi, dioda je propusno polazirana i vodi stuju.

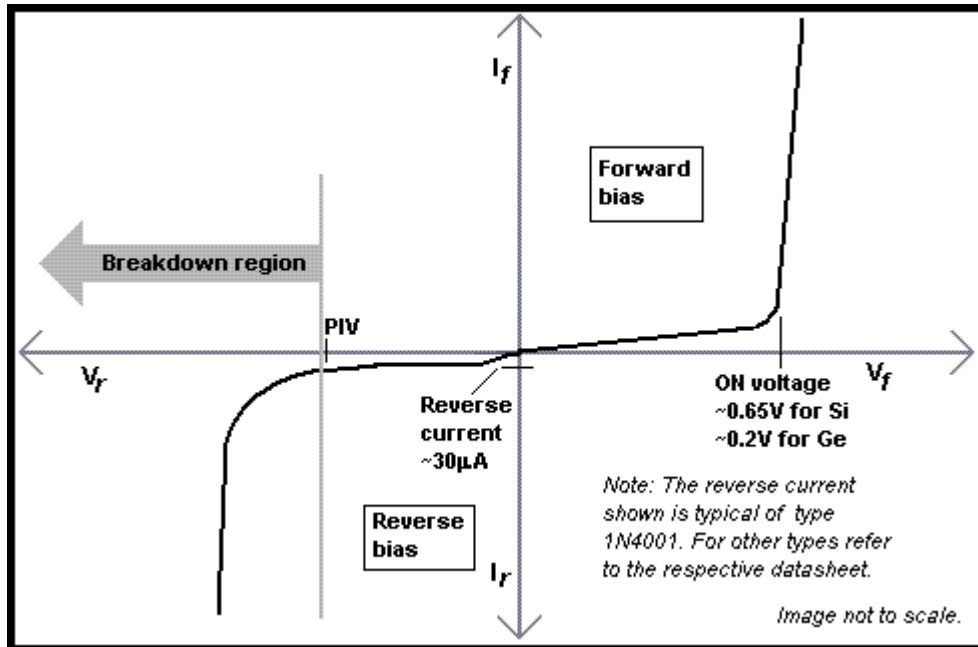
Uz suprotan polaritet spojenog napona dioda neće voditi, točnije kroz diodu će teći mala reverzna struja zasićenja.

Drugi tip dioda su Schottkyjeve diode, koje svoj rad temelje na spoju metal–poluvodič.

Strujno – naponska karakteristika

Ovisnost struje diode o priključenom naponu, odnosno strujno-naponsku karakteristiku ($i(u)$ karakteristiku), opisuje Shocklyeyeva jednadžba:

$$I = I_s(e^{\frac{U}{U_T}} - 1)$$

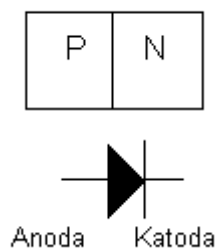


Slika 9. Predodžba U-I karakteristike diode.

Na $i(u)$ karakteristici postoje tri područja: područje zapiranja, područje vođenja i područje proboja.

Napon koljena, koji se nekada naziva i napon uključanja diode, je onaj napon u području vođenja u kojem dioda naglo počinje voditi struju.

Napon koljena ovisi o materijalu izrade, te iznosi 0,7V za silicij, 0,3V za germanij, 1V za galij-arsenid i 0,2 V za spoj metal-poluvodič.



Slika 10. Predodžba građe i simbol diode.

Najvažniji podaci za poluvodičku diodu su:

Nominalna direktna (propusna) struja – I_F je maksimalna dozvoljena trajna struja diode pri kojoj se ne prekorači dozvoljeno zagrijavanje pri nominalnim uvjetima hlađenja.

Nominalni propusni (direktni) napon – U_F je pad napona na propusno polariziranoj diodi pri nominalnoj propusnoj struji (0,3V za germanij i 0,7V za silicij)

Nominalni nepropusni (zaporni) napon – U_R je maksimalna vrijednost napona koje nepropusno polarizirana dioda može podnijeti trajno bez opasnosti da će nastupiti proboj.

Nominalna nepropusna (zaporna) struja – I_R je struja koja teče kroz diodu pri nominalnom nepropusnom naponu U_R .

Brzina prekidanja – t_{rr} maksimalno vrijeme oporavka kod nepropusne polarizacije.

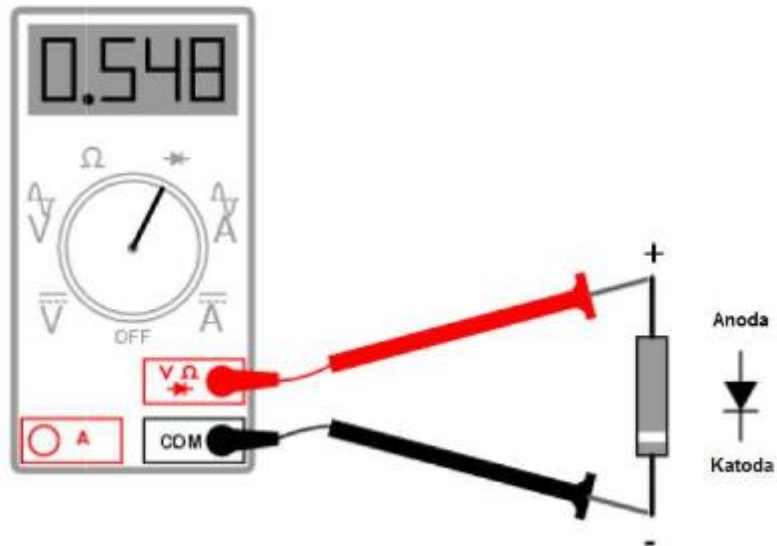


Slika 11. Različiti oblici dioda.

Većina dioda ima valjkast oblik i tada je katoda označeno sa prstenom, ukoliko to nije slučaj na tijelu diode je oznaka elektroda. Ako ne možemo nikako identificirati elektrode po natpisu ili obliku onda možemo to pokušati instrumentom.

Spojimo + kraj instrumenta na elektrodu za koju pretpostavljamo da je anoda, a - kraj na katodu.

Koristimo područje na instrumentu označenom znakom diode. Instrument će pokazati napon direktno polariziranog PN spoja (0,7V za silicij). Ukoliko pretpostavljeni smjer nije dobar instrument će pokazivati da nemože izmjeriti (I), tada okrenemo polaritet diode i ako je dioda ispravna dobiti ćemo traženi napon.



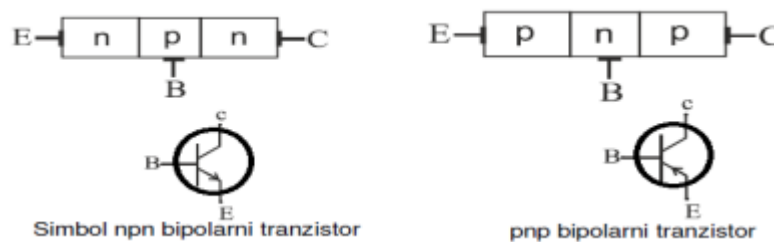
Slika 12. Predodžba mjerenja napona direktno spojenog PN spoja.

2.27 Bipolarni tranzistor

Bipolarni tranzistor sastoji se od triju slojeva poluvodiča, s kontaktima emitera (E), baze (B) i kolektora (C).

Postoje NPN tranzistori i PNP tranzistori (poluvodiči).

Kod NPN tranzistora baza P tipa poluvodiča napravljena je između emitera i kolektora koji su N tipa, dok su kod PNP tranzistora slojevi emitera, baze i kolektora suprotnoga tipa.



Slika 13. Predodžba NPN i PNP tranzistora.

Princip rada bipolarnih tranzistora zasniva se na injekciji slobodnih nositelja iz emitera u bazu, transportu tih nositelja kroz vrlo usko područje baze, te njihovo sakupljanje u kolektoru.

Naziv “bipolarni” tranzistor potječe iz činjenice da je u radu tranzistora bitno prisustvo obaju tipova nositelja naboja – većinskih i manjinskih.

Da bi se postiglo usmjereno gibanje nositelja naboja, potrebno je jedan pn – prijelaz propusno, a drugi pn prijelaz nepropusno polarizirati.

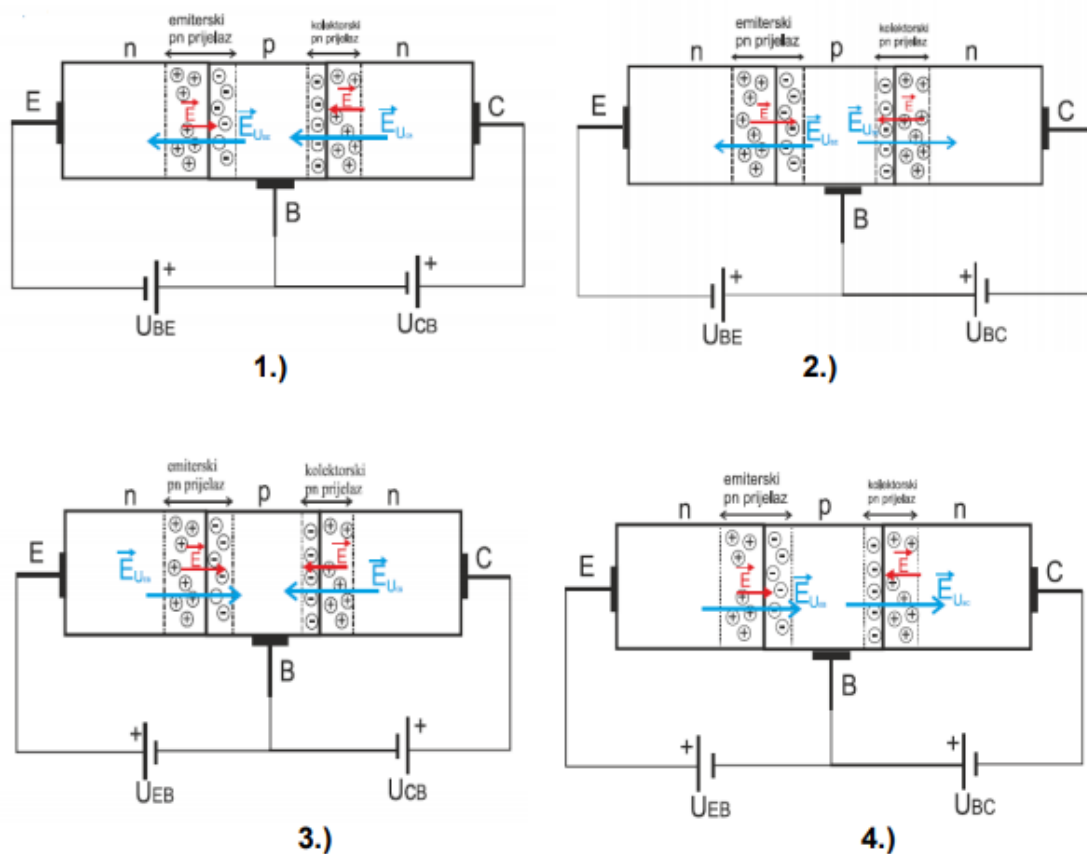
Bipolarni tranzistor se upotrebljava na dva osnovna načina:

1. linearni pojačivački element napona ili struje.
2. Nelinearni pojačivački element u funkciji sklopke.

Ovisno o polaritetu napona U_{BE} i U_{CB} moguća su četiri područja rada tranzistora:

- 1.) Normalno aktivno područje (NAP): emitterski pn prijelaz je propusno polariziran, a kolektorski nepropusno.
- 2.) Područje zasićenja: oba PN prijelaza su propusno polarizirana.
- 3.) Područje zapiranja: oba PN prijelaza su nepropusno polarizirana.
- 4.) Inverzno aktivno područje (IAP): emitterski PN prijelaz je nepropusno polariziran, a kolektorski propusno.

Kada tranzistor funkcionira kao pojačalo onda radi u NAP, a kada funkcionira kao sklopka prebacuje se iz područja zapiranja u područje zasićenja i obratno i to je jako bitno kod logičkih sklopova.



Slika 14. Predodžba sva 4 područja rada bipolarnog tranzistora.

Tablica za proračun tranzistora

Bipolarni tranzistori

struja emitera $I_E = I_B + I_C = (\beta + 1)I_B$

struja kolektora $I_C = \beta I_B$

za silicijski tranzistor:

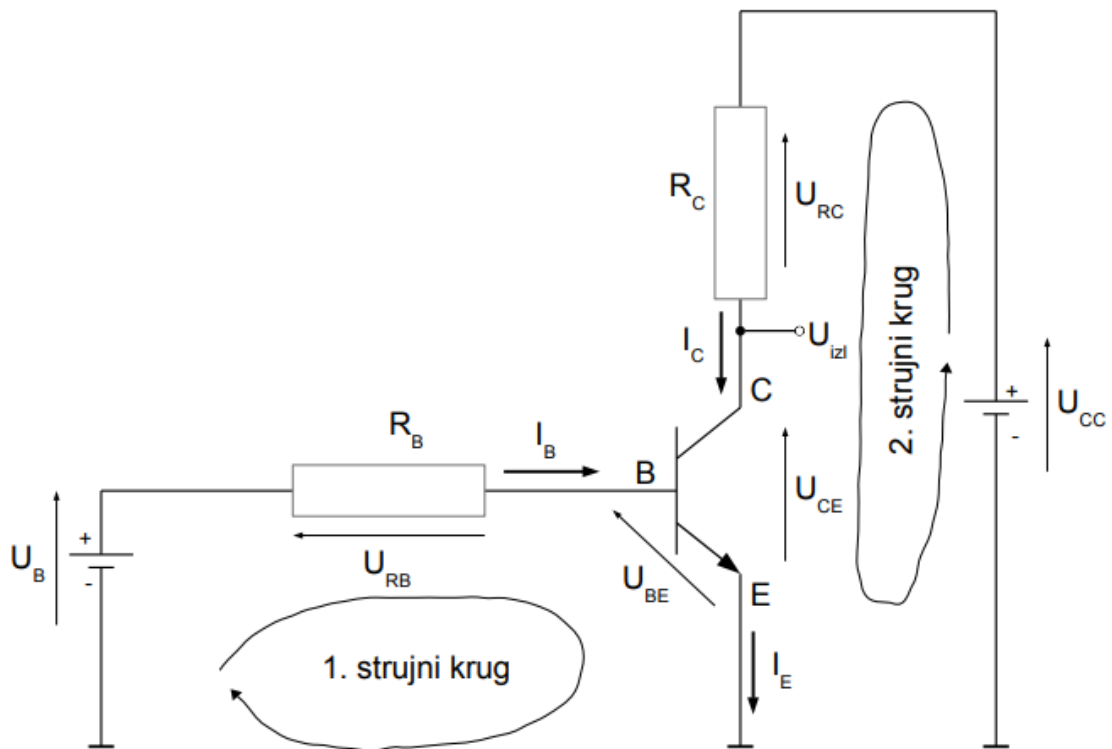
		normalno aktivno p.	p. zasićenja	p. zapiranja
pretpostavka	nnp	$U_{BE} = 0.7V, I_C = \beta I_B$	$U_{BE} = 0.7V, U_{CE} = 0.2V$	$I_C = I_B = I_E = 0$
	pnnp	$U_{EB} = 0.7V, I_C = \beta I_B$	$U_{EB} = 0.7V, U_{EC} = 0.2V$	
provjera	nnp	$U_{CE} > 0.7V, I_B > 0$	$I_C < \beta I_B, I_B > 0$	$U_{BE} < 0, U_{CB} > 0$
	pnnp	$U_{EC} > 0.7V, I_B > 0$		$U_{EB} < 0, U_{BC} > 0$

$I_C > 0$
 $I_E > 0$

Tablica 8. Predodžba podataka za proračun bipolarnog tranzistora.

Ovu tablicu koristim u eksperimentalnom dijelu kod proračuna bipolarnih tranzistora.

Primjer spoja NPN tranzistora i objašnjenje



Slika 15. Predodžba spoja NPN tranzistora.

- Bipolarni tranzistor ima tri kontakta: bazu (na slici označena s B), kolektor (na slici označen s C) te emiter (na slici označen s E).
- Naponi U_{BE} i U_{CE} su pri tome nenegativni.
- Struja označena s I_C ulazi u kolektor, prolazi kroz tranzistor i izlazi van kroz emiter.
- Struja označena s I_B ulazi u bazu, prolazi kroz tranzistor i također izlazi kroz emiter.
- Sve ostale situacije u ovom pojednostavljenom modelu možemo zanemariti, pa ćemo pisati da vrijedi: $I_E = I_C + I_B$ (1)

Za razliku od otpornika za koje kažemo da su linearni elementi jer mali inkrement napona dovodi uvijek do proporcionalnog inkrementa struje, tranzistor je nelinearni element.

Što to točno znači u razmatranom slučaju bipolarnog NPN tranzistora sa slike?

Opis koji slijedi pojednostavljen je stvarnog ponašanja, ali može poslužiti kako bismo ugrubo stekli predodžbu o radu bipolarnog NPN tranzistora.

Za rad tranzistora važno je razmotriti napon U_B (na slici prikazan kao dio 1. strujnog kruga).

U skladu s Kirchoffovim zakonima, možemo pisati:

$$U_B = U_{RB} + U_{BE} \quad (2)$$

pri čemu će napon U_{RB} postojati ako teče struja I_B kako je prikazano na slici i u tom slučaju će biti pozitivan. Pri tome struja I_B ili ulazi u bazu tranzistora ili je jednaka nuli.

Međutim, ovdje do izražaja dolazi nelinearnost tranzistora: kroz bazu tranzistora struja neće poteći sve dok napon U_{BE} ne dosegne takozvani napon praga, nakon čega će napon U_{BE} dalje ostati praktički konstantan i neće više rasti.

Za silicijske tranzistore možemo uzeti da je taj napon jednak 0.7V.

Što to znači za naš 1. strujni krug? S obzirom da vrijedi izraz (2), to znači da će se podizanjem napona U_B s vrijednosti 0V prema pozitivnim vrijednostima na početku sav napon U_B prenositi na napon U_{BE} . Naime, tako dugo dok se na U_{BE} ne dosegne 0.7V, struja koja teče prema bazi tranzistora jednaka je 0A pa je time i pad napona na otporniku R_B jednak 0V.

Posljedica je da u tom području približno vrijedi:

$$U_{BE} = U_B \text{ za } U_B \in [0V, 0.7V] \quad (3)$$

Jednom kada U_{BE} dosegne 0.7V, daljni porast više neće biti moguć, pa će se sav preostali napon trošiti upravo na otporniku R_B .

U tom će području vrijediti: $U_{RB} = U_B - U_{BE} = U_B - 0.7V$ za $U_B > 0.7V$ (4)

Struja koja će tada teći u bazu tranzistora određena je Ohmovim zakonom:

$$I_B = \frac{U_{RB}}{R_B} = \frac{U_B - 0.7V}{R_B} \quad (5)$$

Struja I_B direktno određuje događanja u 2. strujnom krugu.

Naime, bipolarni NPN tranzistor ponaša se kao sklop koji radi pojačanje struje, ako je struja kroz bazu jednaka I_B , kod ovog će tranzistora kroz kolektor poteći h_{FE} puta veća struja (ako je to moguće). Faktor h_{FE} (može biti označen i sa slovom β) stoga se naziva faktor strujnog pojačanja.

Primjerice, za bipolarni NPN tranzistor oznake BC107 taj se faktor kreće u granicama između 110 i 220 (prema podacima iz kataloga proizvođača).

Stoga možemo pisati da je maksimalna struja koja uz zadanu struju I_B može teći kroz kolektor jednaka:

$$I_{C,max} = I_B \cdot h_{FE} \quad (6)$$

Čime je određena stvarna struja koja teče kroz kolektor?

Pogledajmo 2. strujni krug. U tom strujnom krugu vrijedi sljedeća naponska jednadžba:

$$U_{CC} = U_{RC} + U_{CE} \quad (7)$$

Kako je U_{CC} fiksna (to je napon izvora), te kako struja može samo teći od kolektora prema emiteru (pa je time U_{RC} uvijek veći ili jednak 0V te je U_{CE} također uvijek veći ili jednak 0V), slijedi da postoje dva slučaja:

1. struja kroz kolektor je jednaka izračunatoj maksimalnoj struji prema izrazu (6) ili
2. struja kroz kolektor je manja od izračunate maksimalne struje prema izrazu (6).

Da bismo ovo vidjeli, raspišimo izraz (7) preko struje kolektora:

$$U_{CC} = I_C \cdot R_C + U_{CE} \quad (8)$$

Uočimo, s porastom struje I_C raste pad napona na otporniku R_C , međutim, u sumi pad napona na otporniku R_C i napon U_{CE} daju upravo napon napajanja U_{CC} .

To znači da kako napon na otporniku R_C raste, napon U_{CE} se mora smanjivati za isti iznos kako bi suma ostala jednaka naponu U_{CC} . Međutim, tranzistor neće dopustiti da napon U_{CE} padne na manje od napona zasićenja (koji je, za tranzistor BC107 jednak 0.25V; taj napon još označavamo s U_{CES}).

To pak znači da će maksimalni napon koji se može pojaviti na otporniku R_C biti jednak upravo:

$$U_{RC,max} = U_{CC} - 0.25V \quad (9)$$

i tada će kroz taj otpornik teći struja:

$$I'_C = \frac{U_{RCmax}}{R_C} = \frac{U_{CC}-0.25V}{R_C} \quad (10)$$

Neovisno o struji baze i faktoru strujnog pojačanja, kolektorska struja neće moći biti veća od struje izračunate prema izrazu (10).

Time smo dobili prethodna dva slučaja koja ćemo sada raspisati malo detaljnije.

1. Za struje baze I_B koje su manje od $\frac{I'_C}{h_{FE}}$ vrijedit će $I_C = I_B \cdot h_{FE}$.

U tom slučaju pad napona na otporniku R_C bit će jednak upravo

$$U_{RC} = I_C \cdot R_C = (I_B \cdot h_{FE}) \cdot R_C \text{ što će biti manje od napona napajanja.}$$

Razlika do napona napajanja trošit će se na napon U_{CE} koji će i dalje biti veći od napona U_{CES} .

Ovo područje rada tranzistora poznato je kao normalno aktivno područje (NAP), u tom području postoji linearna ovisnost struje kolektora o struji baze.

2. Za struje baze I_B koje su veće ili jednake od $\frac{I_C}{h_{FE}}$ vrijedit će

$$I_C = I'_C = \frac{U_{RC,max}}{R_C} = \frac{U_{CC}-0.25V}{R_C} \text{ (drugim riječima, struja } I_C \text{ više neće ovisiti o struji}$$

I_B .)

Ovo područje rada tranzistora poznato je kao područje zasićenja, u tom području nema više ovisnosti struje kolektora o struji baze – struja kolektora je maksimalna moguća a napon U_{CE} minimalni mogući i jednak je U_{CES}).

Bipolarni tranzistor kao sklopka

U digitalnoj elektronici bipolarne NPN tranzistore moguće je koristiti za ostvarivanje sklopke odnosno sklopa koji zovemo inverter.

Pogledajte ponovno prethodnu sliku i uočite na slici gdje smo označili izlazni napon U_{izl} . Taj napon direktno je jednak naponu U_{CE} .

Pogledajmo sada dva slučaja.

1. Napon U_B je vrlo mali napon (manji od 0.7V). U tom slučaju nema struje baze I_B i tranzistor je zatvoren. Kako ne teče struja baze, struja kolektora I_C je također jednaka 0A. Stoga je pad napona na otporniku R_C jednak 0V, pa vrijedi:

$$U_{CC} = U_{RC} + U_{CE} = 0V + U_{CE} \Rightarrow U_{CE} = U_{CC} \Rightarrow U_{izl} = U_{CE} = U_{CC}$$

Znači, uz mali ulazni napon, izlazni napon je veliki

2. Kada je napon $U_B > 0.7V$ dovoljno velik da razlika $U_B - 0.7V$ generira dovoljno veliku struju baze uz koju će kroz kolektor poteći maksimalna moguća kolektorska struja (drugim riječima, kada je U_B dovoljno velik da generira struju baze koja će tranzistor gurnuti u zasićenje), napon U_{CE} će pasti na minimalni mogući – postat će jednak U_{CES} (cca 0.25V) pa će vrijediti:

$$U_{izl} = U_{CE} = U_{CES} = 0.25V$$

U tom slučaju imamo dakle uz veliki ulazni napon upravo mali izlazni napon (iznosa cca 0.25V).

Sklop koji smo dakle dobili ponaša se kao invertor. Označimo li napon U_B kao ulazni napon U_{ul} , te označimo li nizak ulazni (i izlazni napon) s N, a visok ulazni (i izlazni napon) napon s V, ponašanje sklopa opisano je sljedećom tablicom naponskih kombinacija:

U_{ul}	U_{iz}
N	V
V	N

Tablica 9. Odnos ulaznog i izlaznog napona kod bipolarnog tranzistora.

Ako sada ulaznom naponu pridijelimo značenje ulazne varijable A, a izlaznom naponu funkciju $f(A)$, te ako tablicu naponskih kombinacija tumačimo u skladu s pozitivnom logikom, dobit ćemo tablicu istinitosti:

A	$f(A)$
0	1
1	0

Tablica 10. Tablica stanja bipolarnog tranzistora kada radi kao sklopka.

Pa zaključujemo:

$$f(A) = \bar{A}$$

2.28 Unipolarni tranzistor

Unipolarni odnosno FET (eng. Field-effect transistor) tranzistori su oni kojima se naponski upravlja jačinom struje, tj. električnim poljem pa su zbog toga i dobili naziv tranzistori s efektom polja.

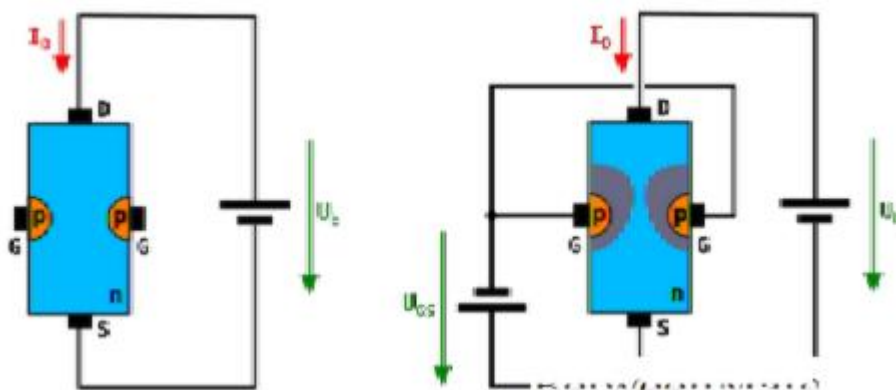
Elektrode FET-a:

- uvod ("source")
- odvod ("drain")
- upravljačka elektroda ("gate")

Source i Drain su elektrode izvedene iz slojeva poluvodiča koje povezuju "kanal". Zavisno o tipu poluvodiča od kojeg je izrađen kanal razlikujemo dva tipa unipolarnih tranzistora: N-kanalni i P-kanalni.

Upravljačka elektroda može biti izolirana od kanala ili spojena s kanalom.

Zato prema konstrukciji razlikujemo: *spojni FET* (JFET) i *FET sa izoliranim gate-om* (MOSFET)



Slika 16. Predodžba spoja unipolarnog tranzistora.

JFET

JFET je najjednostavniji tip tranzistora na terenu u kojem struja može proći od izvora do odvoda ili odvoda do izvora.

Za razliku od bipolarnih spojnih tranzistora (BJTs), JFET koristi napon koji se primjenjuje na upravljačku elektrodu za upravljanje strujom koja teče kroz kanal između odvoda i izvodnih terminala što rezultira izlaznom strujom proporcionalnom ulaznom naponu.

To je tri-terminalni unipolarni poluvodički uređaj koji se koristi u elektroničkim prekidačima, otpornicima i pojačalima.

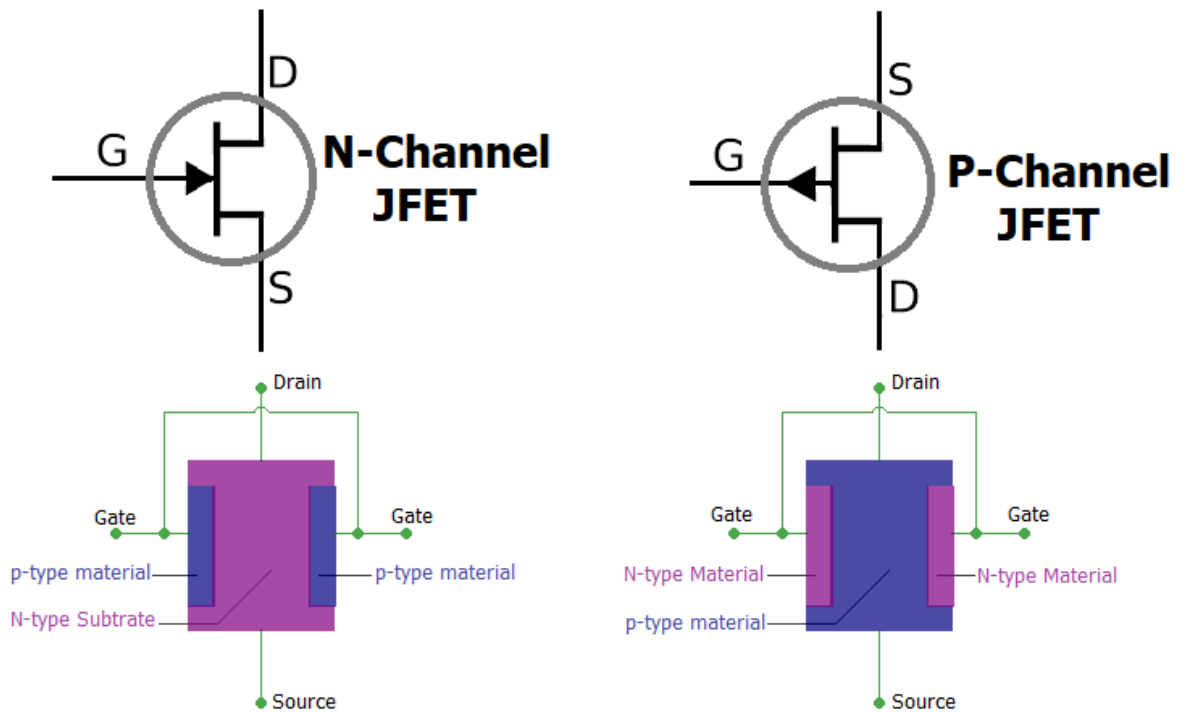
Predviđa visoku razinu izolacije između ulaza i izlaza što ga čini stabilnijim od bipolarnog tranzistora.

Za razliku od bipolarnih tranzistora, količina dopuštene struje određena je naponskim signalom u JFET.

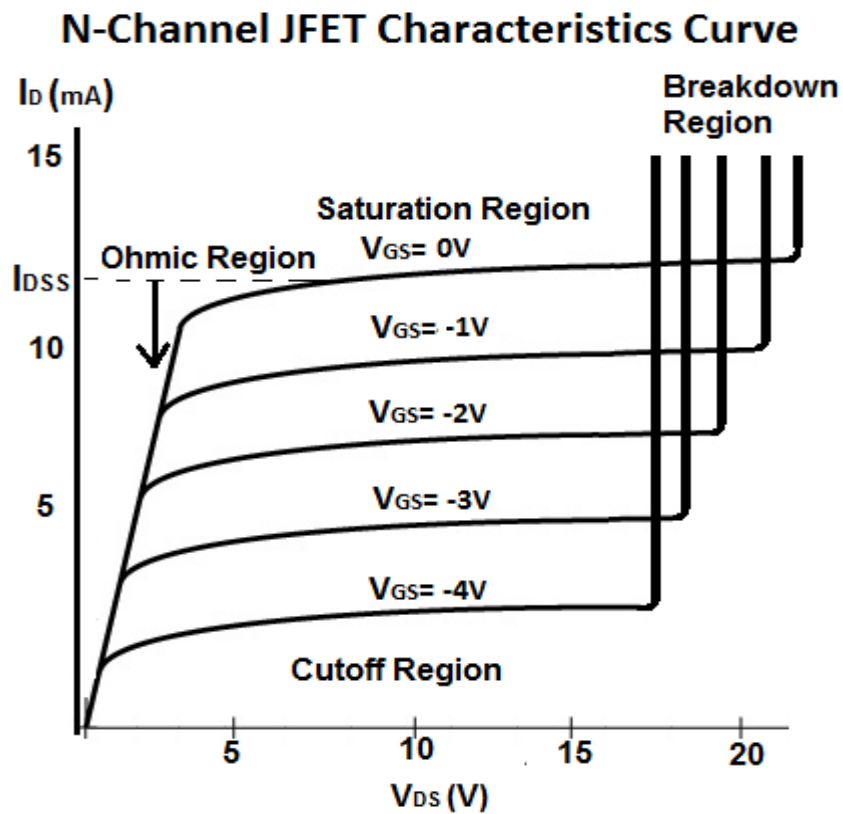
Kod JFET-a gate i kanal formiraju PN spoj, koji mora biti inverzno polariziran tako da preko gate-a ne teče struja: $I_G = 0A$

Općenito je klasificiran u dvije osnovne konfiguracije:

- **N-kanal JFET** - struja koja teče kroz kanal između odvoda i izvora je negativna u obliku elektrona.
- **P-kanal JFET** - struja koja teče kroz kanal je pozitivna u obliku šupljina.



Slika 17. Predodžba N-kanalnog i P-kanalnog JFET-a.



Slika 18. Predodžba grafa N-kanalnog JFET-a.

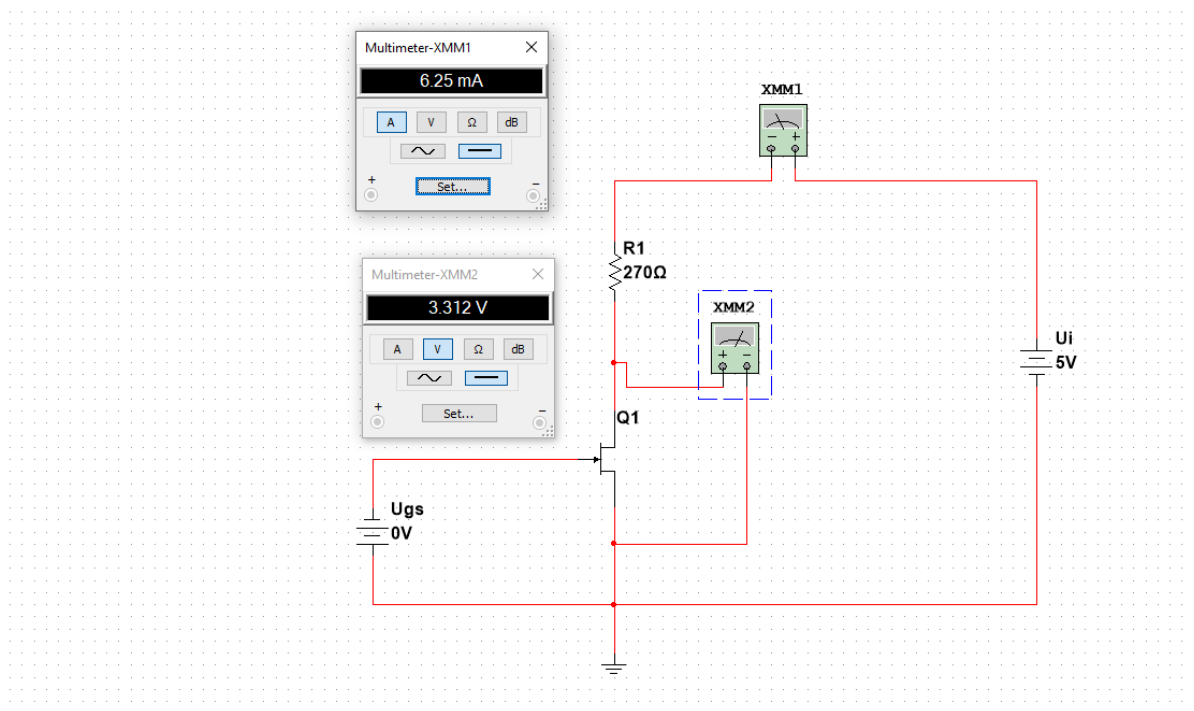
Odnos između napona U_{GS} i struje odvoda I_D :
$$I_D = I_{DSS} \left[1 - \frac{U_{GS}}{U_P} \right]^2$$

I_{DSS} – struja I_D pri $U_{GS} = 0V$ i to je ujedno maksimalna struja koja može teći kroz tranzistor, a da tranzistor radi u zasićenju.

U_P - Napon U_{GS} kod kojeg kroz tranzistor ne teče nikakva struja, odnosno $I_D = 0A$.

Primjer N- kanalni JFET

Primjer kada JFET kao zatvorena sklopka:



Slika 19. Predodžba N-kanalnog JFET-a kao zatvorene sklopke.

Podaci za ovaj tranzistor:

$$I_{DSS} = 6.25mA$$

$$U_P = - 2V$$

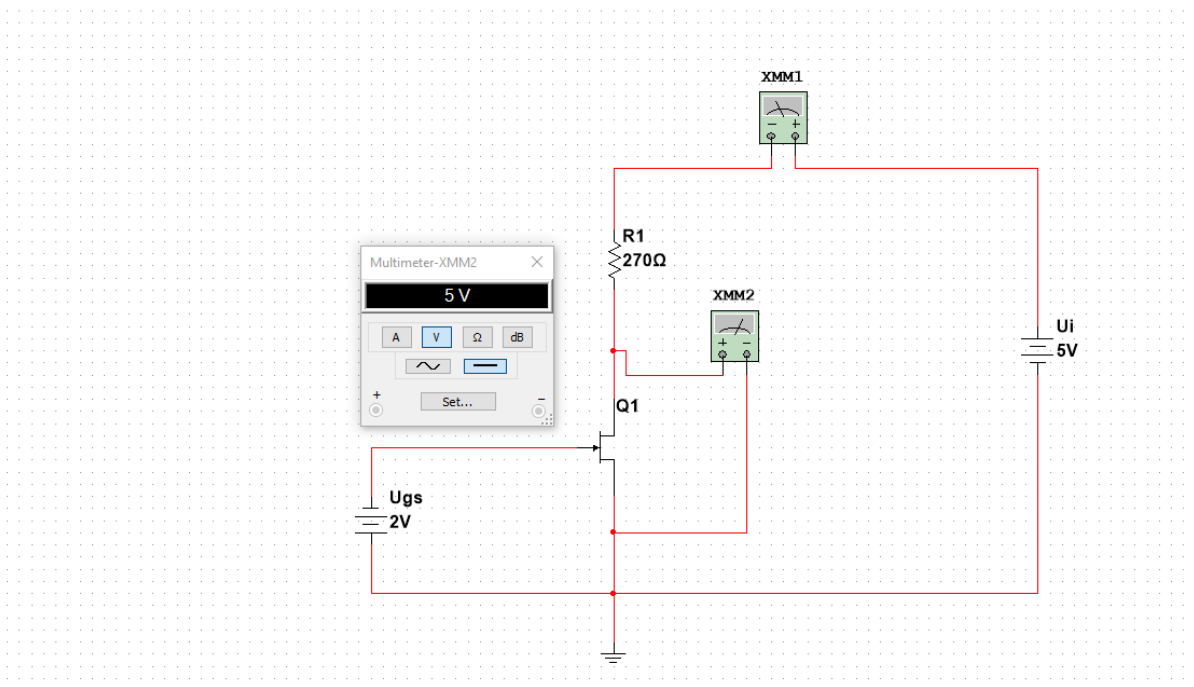
Tranzistor sa slike radi u području zasićenja i kroz njega prolazi maksimalna struja I_D od 6.25mA kao što pokazuje ampermetar XMM1.

Ako prolazi struja kroz tranzistor to znači da tranzistor radi kao zatvorena sklopka, ali ne baš u potpunosti tako jer ipak tranzistor uzrokuje pad napona od 3.312V (U_{DS}) kao što pokazuje slika, taj problem ćemo razmotriti u eksperimentalnom dijelu ovoga rada.

Da bismo postigli maksimalnu struju I_D , odnosno slučaj kada je $I_D = I_{DSS}$ nužno je da napon U_{GS} bude jednak nuli.

Također kako bismo omogućili protok bilo kakve struje kroz tranzistor nužno je također ispuniti i sljedeći uvjet: $U_{GS} \geq U_p$

Mijenjajući U_{GS} zapravo možemo kontrolirati protok struje kroz tranzistor, kao na primjeru na sljedećoj slici gdje je prikazan slučaj kada kroz tranzistor ne teče nikakva struja, za to je nužno ispuniti uvjet: $U_{GS} \leq U_p$



Slika 20. Predodžba N-kanalnog JFET-a kao otvorene sklopke.

Na ovoj slici možemo jasno vidjeti da je $U_{DS} = 5V$, odnosno napon izvora $U_i = U_{DS} = 5V$.

Samim time zaključujemo da na otporniku R_1 nema napona i samim time struja ne prolazi kroz otpornik R_1 , a samim time niti kroz tranzistor

Struja Gate-a (I_g) je uvijek 0.

MOSFET

MOSFET je metalni oksidni poluvodički tranzistor s efektom polja.

MOSFET tranzistori imaju slične osobine kao i JFET, ali se razlikuju od njega po konstrukciji i principu rada.

Izlaznom strujom MOSFET-a upravlja se pomoću električnog polja izazvanog djelovanjem ulaznog napona, slično kao kod JFET-a.

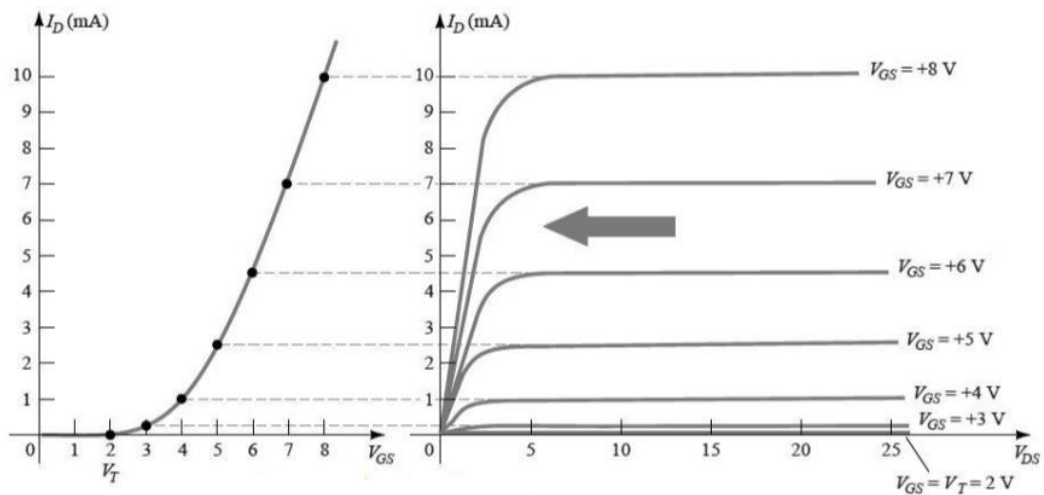
Osnovna razlika između JFET-a i MOSFET-a je u tome što se kod JFET-a nalazi inverzno polariziran PN spoj, (gejt-kanal), zbog čega je ulazna otpornost velika, dok je kod MOSFET-a ugrađen tanak sloj izolacijskog materijala između gate-a i kanala, tako da je ulazna otpornost još veća i dostiže vrijednost do $10^{15}\Omega$.

Kod MOSFET-a razlikujemo:

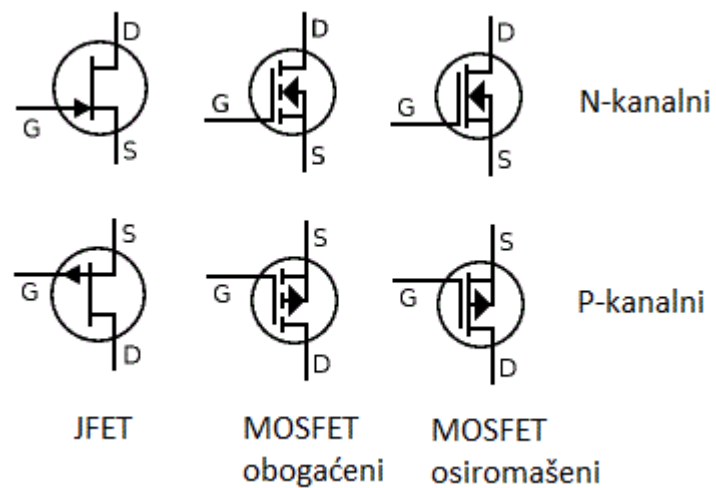
- *N-kanalni osiromašeni* MOSFET
- *N-kanalni obogaćeni* MOSFET
- *P-kanalni osiromašeni* MOSFET
- *P-kanalni obogaćeni* MOSFET

MOSFET-ovi igraju ključnu ulogu u integriranim krugovima zbog njihove visoke ulazne impedancije.

Uglavnom se koriste u pojačalima i prekidačima snage, a oni imaju ključnu ulogu u integriranim krugovima kao funkcionalni elementi.



Slika 21. Predodžba grafa N-kanalnog obogaćenog MOSFET-a.



Slika 22. Predodžba simbola unipolarnih tranzistora.

Struja odvoda n-kanalnog obogaćenog MOSFET-a:

Ohmsko područje:

$$I_D = K \left[(U_{GS} - U_{GS0})U_{DS} - \frac{U_{DS}^2}{2} \right], 0 \leq U_{DS} \leq (U_{GS} - U_{GS0}), U_{GS} \geq U_{GS0}$$

Područje zasićenja:

$$I_D = \frac{K}{2} (U_{GS} - U_{GS0})^2, U_{DS} \geq (U_{GS} - U_{GS0}), U_{GS} \geq U_{GS0}$$

K – konstanta, za svaki tranzistor je drugačija.

U_{GS0} (V_T na grafu, može imati i oznaku U_P) – napon kod kojeg tranzistor počinje voditi.

U_{GS} – napon između Gate-a i Source-a.

U_{DS} – napon između Drain-a i Source-a.

Ako je tranzistor u ohmskom području i znamo koliki je otpor između Drain-a i Source-a tada možemo koristiti formulu:

$$I_D = \frac{U_{DS}}{R_{DS(ON)}}$$

U_{DS} – napon između Drain-a i Source-a.

$R_{DS(ON)}$ – otpor između Drain-a i Source-a.

3. Eksperimentalni dio

U ovom dijelu ću pokazati i objasniti kako i na koji način se u praksi mogu načiniti logička vrata odnosno logički sklopovi pomoću cijele teorije koju sam prije ovoga objasnio.

Sheme svih strujnih krugova sam radio u programu "Multisim".

Koristim uglavnom naponski izvor (U_{CC} ili U_{DD}) od 5V kao standard.

Kao ulazni signal koristim potencijal U_{ulaz} , a kao izlazni signal koristim potencijal U_{izlaz} . (ako postoji više ulaza tada su oni označeni slovima abecedno, npr U_A)

Napomena:

Ako je ulazni potencijal (označen sa "Uulaz" ili " U_A " itd. na shemama) 0V tada on predstavlja logičku nulu (0), ako je potencijal veći od 5V onda predstavlja logičku jedinicu (1).

To je iz razloga jer u nekim situacijama nije dovoljan ulazni napon od 5V zbog padova napona na tranzistorima.

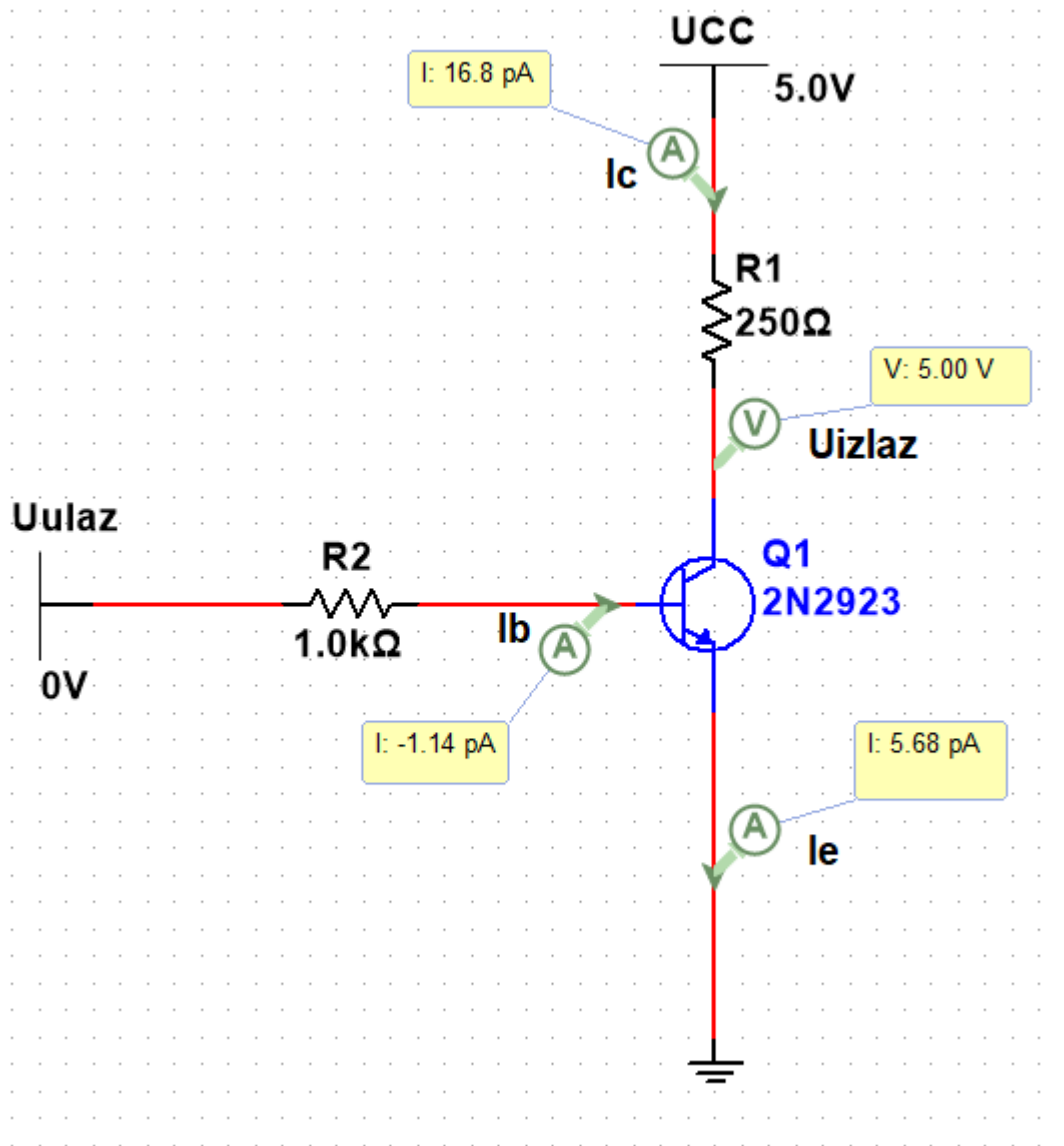
Izlazni potencijal (označen sa "Uizlaz" na shemama) veći 4.5V predstavlja logičku jedinicu (1), a izlazni potencijal koji je manji od 0.2V predstavlja logičku nulu (0).

3.10 Logička funkcija NE

3.11 Izvedba s NPN bipolarnim tranzistorom

U ovom primjeru se koristi NPN bipolarni tranzistor oznake 2N2923 čije specifikacije se mogu naći na internetu, naveden je samo podatak za strujno pojačanje iz razloga jer je on nužan za proračun: $h_{FE} = 100$.

1. slučaj – ulaz = 0, izlaz = 1



Slika 23. Shema logičke operacije NE s NPN tranzistorom (1) .

Proračun:

Provjerava se radi li tranzistor u području zapiranja, stoga se uzima da su sve struje jednake 0 ($I_b = 0A$, $I_e = 0A$, $I_c = 0A$).

- Ispisuje se 1. naponska jednađžba:

$$U_{ulaz} = U_{R2} + U_{BE} \quad (1)$$

Prepostavili smo da je $I_b = 0A$ pomoću toga se dobije:

$$U_{R2} = I_b \cdot R_2 = 0A \cdot 1000\Omega = 0V \quad (2)$$

Sada se preoblikuj jednačba (1), te se ubacuj U_{R2} u jednačbu:

$$U_{BE} = U_{ulaz} - U_{R2} = 0 - 0 = 0V \quad (3)$$

- Ispisuje se 2. naponska jednačba:

$$U_{CC} = U_{R1} + U_{CE} \quad (4)$$

Prepostavlja se da je $I_c = 0A$ iz toga se dobije:

$$U_{R1} = I_c \cdot R_1 = 0A \cdot 250\Omega = 0V \quad (5)$$

Sada se preoblikuje jednačba (4), te se ubacuje U_{R2} u jednačbu:

$$U_{CE} = U_{CC} - U_{R1} = 5 - 0 = 5V = U_{izlaz} \quad (6)$$

Sada se može izračunati U_{CB} :

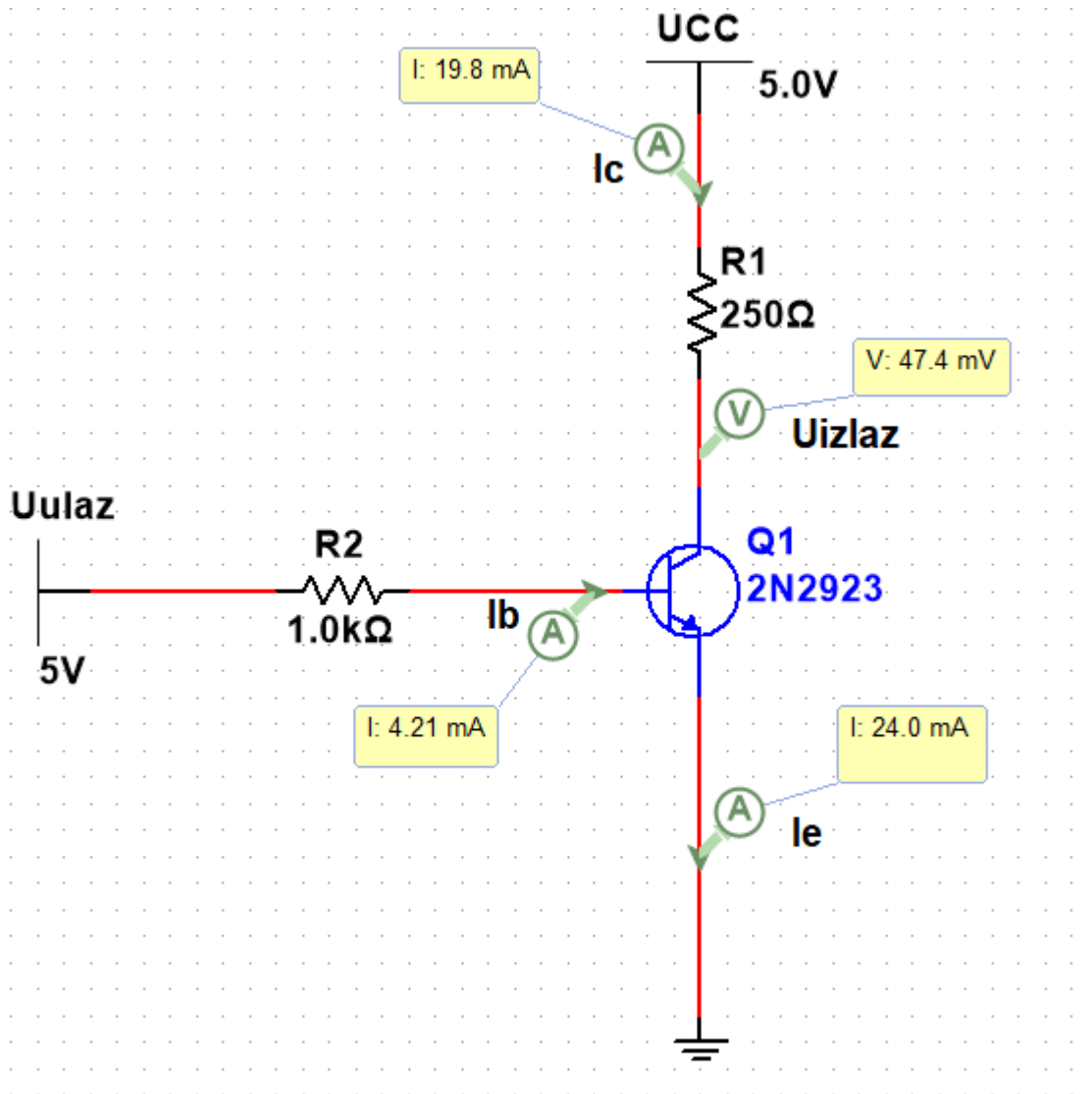
$$U_{CB} = U_{izlaz} - \varphi_B = U_{izlaz} - (U_{BE} + \varphi_E) = 5V - (0 + 0) = 5V \quad (7)$$

Napomena: φ_B je potencijal na bazi, a φ_E potencijal na emiteru!

Ako je dobro pretpostavljeno da tranzistor radi u području zapiranja tada moraju biti ispunjeni sljedeći uvjeti: $U_{BE} \leq 0V$ i $U_{CB} > 0$.

Iz proračuna se zaključuje da su ti uvjeti ispunjeni i dalje se zaključuje da tranzistor radi u području zapiranja.

2.slučaj – ulaz = 1, izlaz = 0



Slika 24. Shema logičke operacije NE s NPN tranzistorom (2) .

Proračun:

Pretpostavja se da tranzistor radi u području zasićenja pa stoga uzima:

$U_{BE} = 0.7V$, $U_{CE} \leq 0.2V$ (za proračun se uzima $U_{CE} = 0.2V$, iako je u praksi U_{CE} manji)

Ispisuje se 1. naponska jednačba i računana se I_b :

$$U_{ulaz} = U_{R2} + U_{BE} = I_b \cdot R_2 + U_{BE} \quad (1)$$

$$I_b = \frac{U_{ulaz} - U_{BE}}{R_2} = \frac{5V - 0.7V}{1000\Omega} = 0.0043A = 4.3mA$$

- Ispisuje se 2. naponska jednađba:

$$U_{CC} = U_{R1} + U_{CE} \quad (2)$$

Prepostavili smo da je $U_{CE} = 0.2V$ iz toga dobijemo:

$$U_{R1} = U_{CC} - U_{CE} = I_C \cdot R_1 \quad (3)$$

$$I_C = \frac{U_{CC} - U_{CE}}{R_1} = \frac{5V - 0.2V}{250\Omega} = 0.0192A = 19.2mA$$

Ako smo dobro prepostavili da tranzistor radi u području zapiranja tada moraju biti ispunjeni sljedeći uvjeti: $I_C < I_b \cdot h_{FE}$ i $I_b > 0$.

$$I_b \cdot h_{FE} = 4.3mA \cdot 100 = 430mA > I_C$$

Iz proračuna se zaključuje da su ti uvjeti ispunjeni i dalje se zaključuje da tranzistor radi u području zasićenja.

Proračun je naravno idealizirani slučaj, ali vidimo da rezultati koje smo dobili su približno točni izmjerenim vrijednostima.

3.12 Izvedba s unipolarnim tranzistorom

Izvedba s MOSFET N-kanalnim obogaćenim tranzistorom

U ovom primjeru se koristi MOSFET N-kanalnim obogaćeni tranzistor oznake 2N7000G čije specifikacije se mogu naći na internetu, ja ću navesti samo podatke koji su nužni.

U specifikacijama su navedene dvije vrijednosti (MIN i MAX), stvarne vrijednosti se nalaze između MIN i MAX vrijednosti. Stoga su navedene vrijednosti koje pišu u specifikacijama i vrijednosti koje su izmjerene u programu (stvarne vrijednosti u ovom slučaju).

Specifikacije:

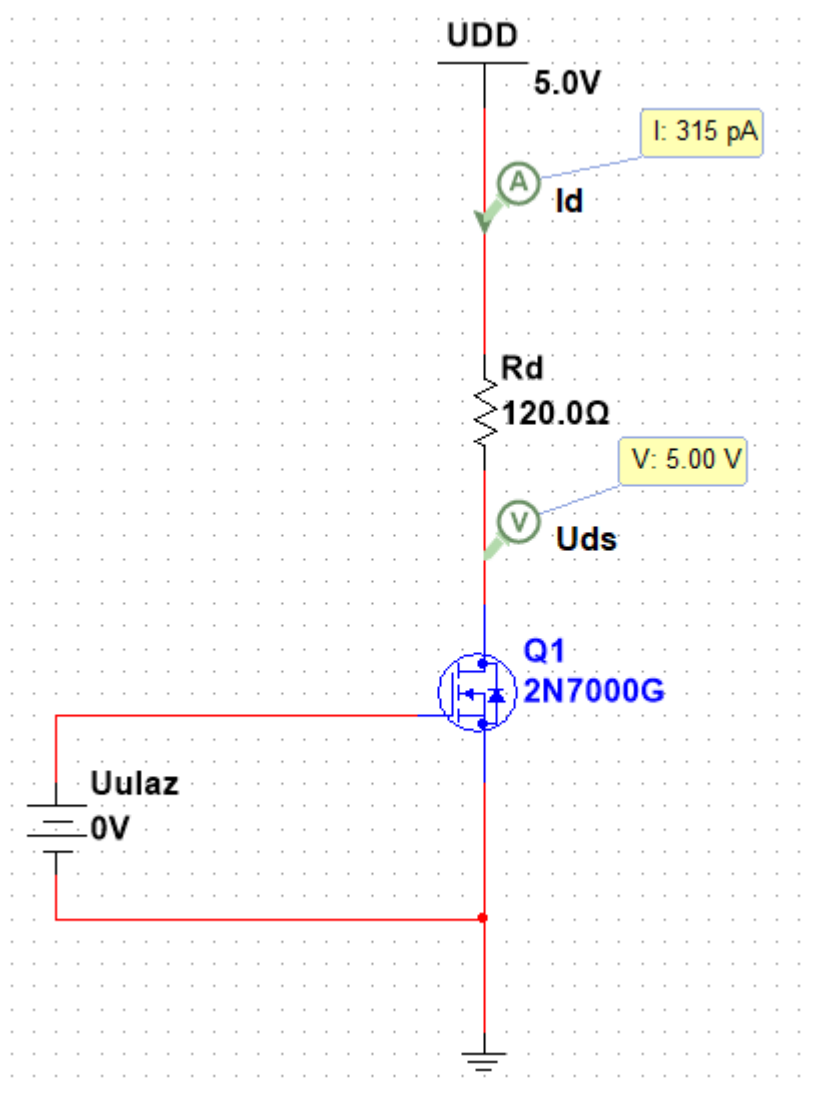
$$0.8V \geq U_p \geq 3V$$

U programu je ovaj napon za ovaj tranzistor definiran: $U_p = 2.5V$ stoga ću i ja uzeti da je $U_p = 2.5V$.

$$R_{dson} = 5\Omega$$

Otpor između Drain-a i Source-a kada tranzistor radi u području zasićenja.

1.slučaj – ulaz = 0, izlaz = 1



Slika 25. Shema logičke operacije NE s MOSFET tranzistorom (1) .

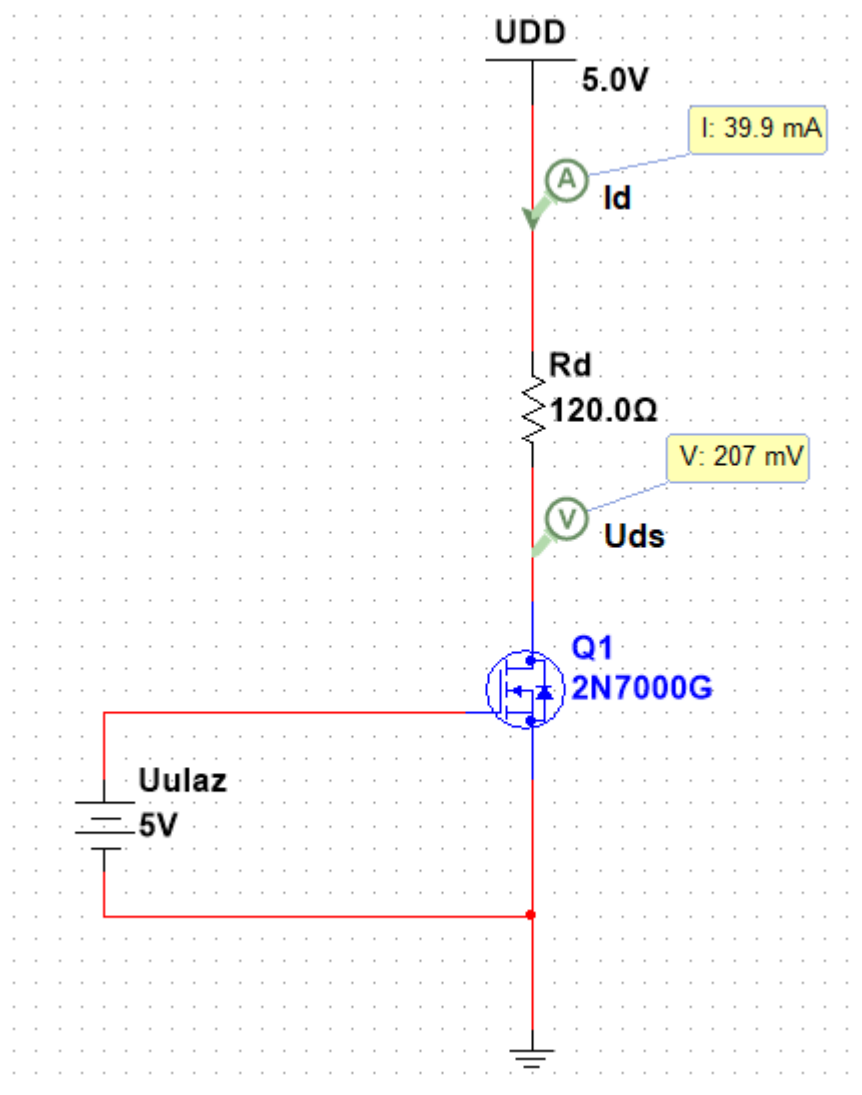
Proračun:

Znamo da tranzistor mora raditi u području zapiranja kako bi dobili napon $U_{ds} = 5V$.

Uvjet koji mora biti ispunjen da bi tranzistor radio u području zapiranja jest: $U_{gs} < U_p$.

Taj uvijet je ispunjen: $0V < 2.5V$

2.slučaj – ulaz = 1, izlaz = 0



Slika 26. Shema logičke operacije NE s MOSFET tranzistorom (2) .

Proračun:

Zadatak proračuna jest odrediti koliki mora biti otpornik R_d kako bi pad napona U_{ds} bio do 0.2V.

Napomena: $U_{ulaz} = U_{gs}$ i $U_{izlaz} = U_{ds}$!

Tranzistor radi u ohmskom području.

To znamo jer su ispunjeni svi potrebni uvjeti:

$$0 \leq U_{ds} \leq (U_{gs} - U_p) \rightarrow 0 \leq 0.2V \leq (5V - 2.5V)$$

$$U_{gs} \geq U_p \rightarrow 5V \geq 2.5V$$

Izračunava se kolika je struja I_d i pomoću nje R_d

$$I_d = \frac{U_{ds}}{R_{dson}} = \frac{0.2V}{5\Omega} = 40mA \quad (1)$$

$$R_d = \frac{U_{DD} - U_{ds}}{I_d} = \frac{5V - 0.2V}{40mA} = 120\Omega \quad (2)$$

3.20 Logička funkcija I

3.21 Izvedba s NPN bipolarnim tranzistorom

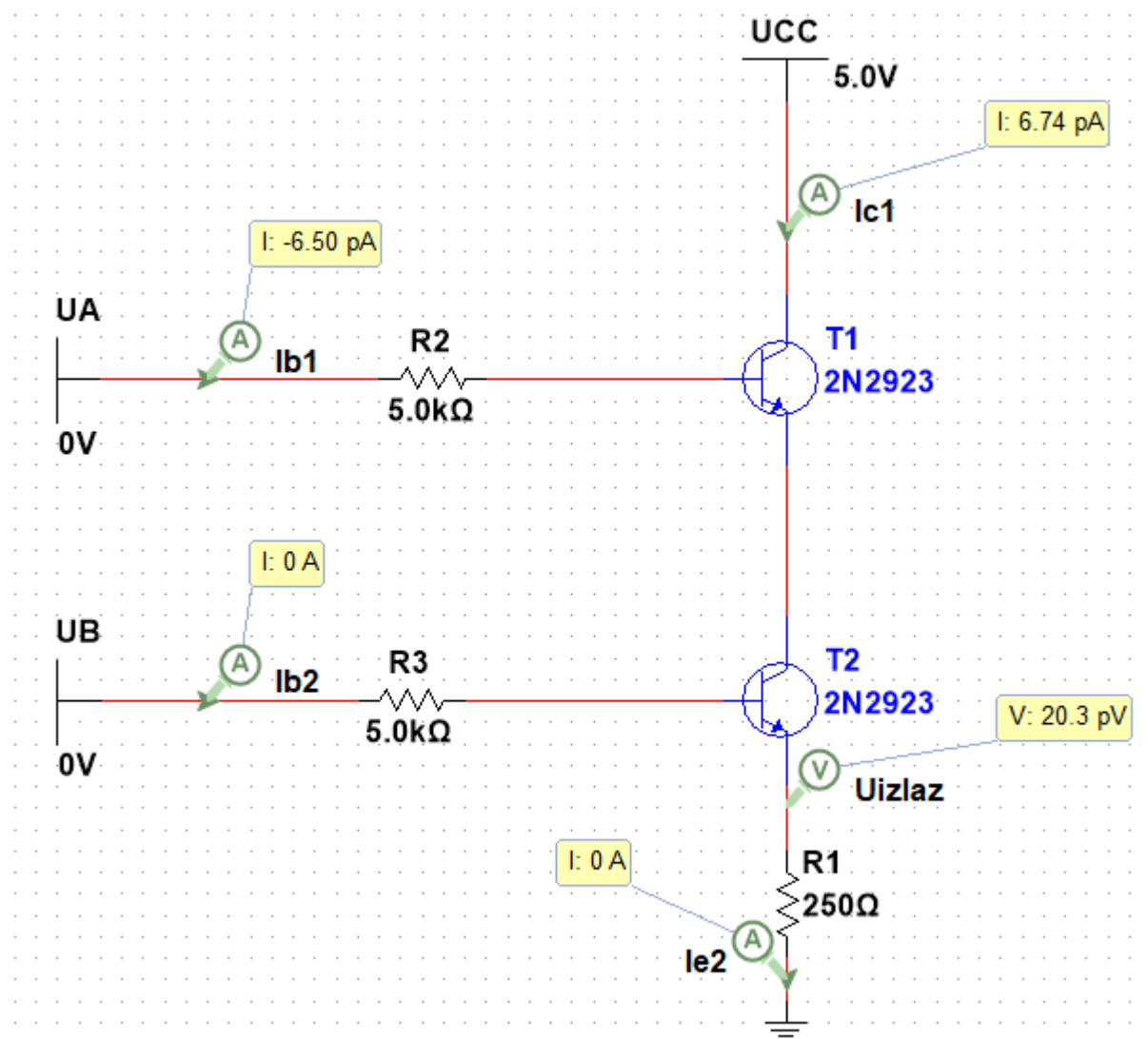
I u ovom primjeru ponovno koristim NPN bipolarni tranzistor oznake 2N2923:

$h_{FE} = 100$.

Napomena:

Ulazi su U_A i U_B , a izlaz je U_{izlaz} !

1. slučaj – $U_A = 0$, $U_B = 0$, $U_{izlaz} = 0$



Slika 27. Shema logičke operacije I s bipolarnim tranzistorom (1).

Proračun:

Provjerava se rade li tranzistori u području zapiranja, stoga se uzima da su sve struje jednake 0 ($I_{b1} = 0A$, $I_{e1} = 0A$, $I_{c1} = 0A$, $I_{b2} = 0A$, $I_{e2} = 0A$, $I_{c2} = 0A$).

- Ispisuje se 1. naponska jednađžba:

$$U_B = U_{R3} + U_{BE2} + U_{R1} \quad (1)$$

Prepostavili smo da je $I_{b2} = 0A$ i $I_{e2} = 0A$ pomoću toga dobijemo:

$$U_{R3} = I_{b2} \cdot R_3 = 0A \cdot 5000\Omega = 0V \quad (2)$$

$$U_{R1} = I_{e2} \cdot R_1 = 0A \cdot 250\Omega = 0V \quad (3)$$

Sada se preoblikuje jednađžbu (1), te se ubacuju poznate vrijednosti u jednađžbu:

$$U_{BE2} = U_B - U_{R3} - U_{R1} = 0 - 0 - 0 = 0V \quad (4)$$

- Ispisuje se 2. naponska jednađžba:

$$U_{CC} = U_{CB1} - U_{R2} + U_A \quad (1)$$

Prepostavili smo da je $I_{b1} = 0A$ pomoću toga se dobije:

$$U_{R2} = I_{b1} \cdot R_2 = 0A \cdot 5000\Omega = 0V \quad (2)$$

Sada se preoblikuje jednađžba (1), te se ubacuju poznate vrijednosti u jednađžbu:

$$U_{CB1} = U_{CC} + U_{R2} - U_A = 5 + 0 - 0 = 5V \quad (3)$$

Sav napon U_{CC} je raspoređen na U_{CB1} stoga se zaključuje da je potencijal

$\varphi_{E1} = \varphi_{C2} = 0V$, jer je strujni krug je otvoren.

- Računa se U_{BE1} i U_{CB2} :

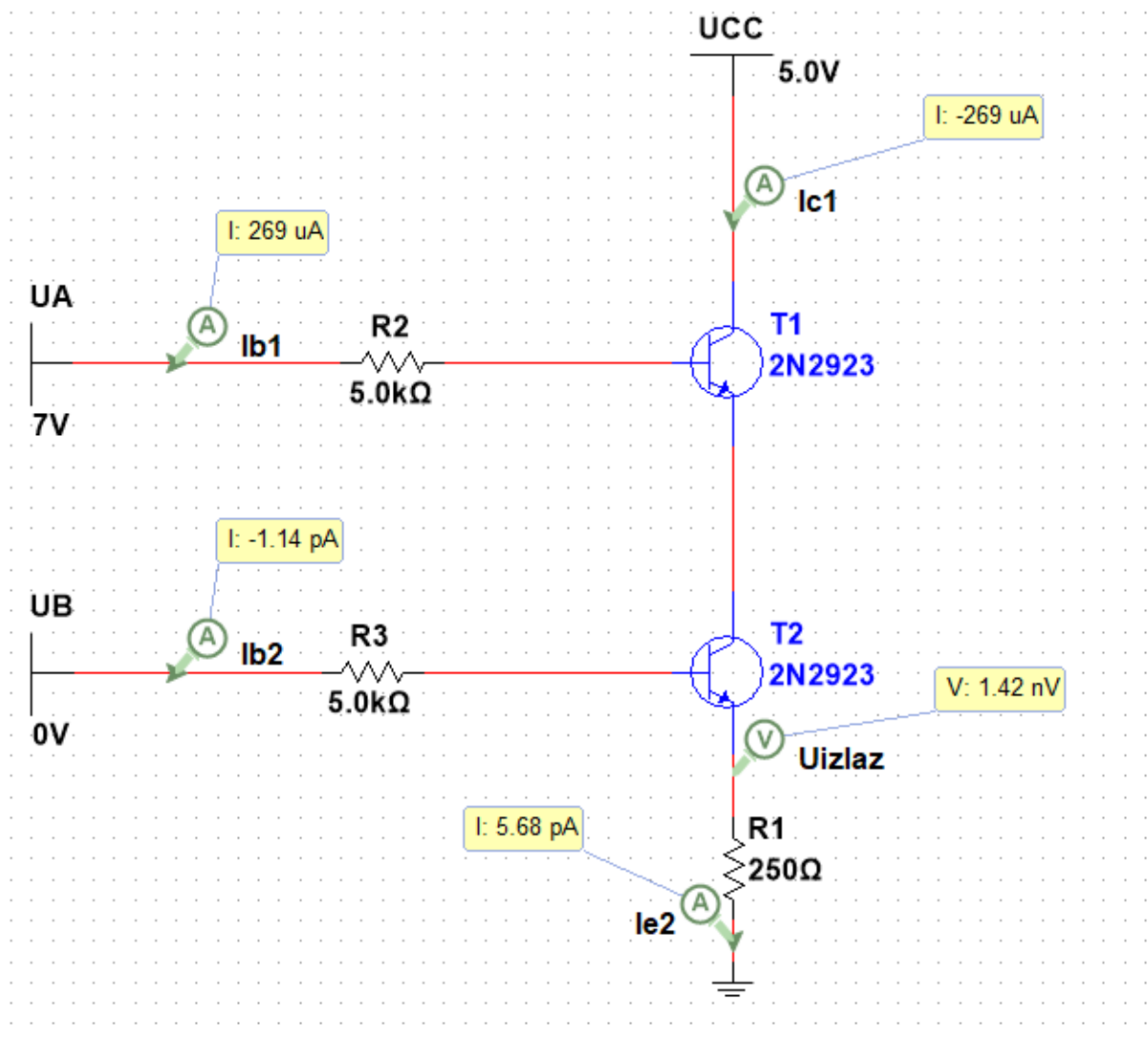
$$U_{BE1} = \varphi_{B1} - \varphi_{E1} = 0 - 0 = 0V \quad (1)$$

$$U_{CB2} = \varphi_{C2} - \varphi_{B2} = 0 - 0 = 0V \quad (2)$$

Ako smo dobro pretpostavili da tranzistori rade u području zapiranja tada moraju biti ispunjeni sljedeći uvjeti: $U_{BE} \leq 0V$ i $U_{CB} \geq 0$ za oba tranzistora.

Iz proračuna se zaključuje da su ti uvjeti ispunjeni i dalje se zaključuje da oba tranzistora rade u području zapiranja.

2.slučaj – $U_A = 1$, $U_B = 0$, $U_{izlaz} = 0$



Slika 28. Shema logičke operacije I s bipolarnim tranzistorom (2) .

Proračun:

Provjerava se radi li tranzistor T2 u području zapiranja, stoga se uzima da su sve struje jednake 0 ($I_{b2} = 0A$, $I_{e2} = 0A$, $I_{c2} = 0A$).

- Ispisuje se 1. naponska jednađžba:

$$U_B = U_{R3} + U_{BE2} + U_{R1} \quad (1)$$

Prepostavili smo da je $I_{b2} = 0A$ i $I_{e2} = 0A$ pomoću toga se dobije:

$$U_{R3} = I_{b2} \cdot R_3 = 0A \cdot 5000\Omega = 0V \quad (2)$$

$$U_{R1} = I_{e2} \cdot R_1 = 0A \cdot 250\Omega = 0V \quad (3)$$

Sada se preoblikuje jednađžbu (1), te se ubacuje poznate vrijednosti u jednađžbu:

$$U_{BE2} = U_B - U_{R3} - U_{R1} = 0 - 0 - 0 = 0V \quad (4)$$

Znamo da je $I_{c2} = 0$, samim time je i struja $I_{e1} = 0$, stoga se prepostavlja da je $I_{b1} = 0$.

Provjera:

- Ispisuje se 2. naponska jednađžba:

$$U_{CC} = U_{CB1} - U_{R2} + U_A \quad (1)$$

Prepostavili smo da je $I_{b1} = 0A$ pomoću toga se dobije:

$$U_{R2} = I_{b1} \cdot R_2 = 0A \cdot 5000\Omega = 0V \quad (2)$$

Sada se preoblikuje jednađžbu (1), te se ubacuju poznate vrijednosti u jednađžbu:

$$U_{CB1} = U_{CC} + U_{R2} - U_A = 5 + 0 - 7 = -2V \quad (3)$$

Iz ovoga se zaključuje da tranzistor T1 ima propusno polariziran PN spoj Baze i Kolektora ($U_{CB1} = -0.7V$) i stoga tranzistor ne radi u području zapiranja.

Također se zaključuje da tranzistor ne radi niti u području zasićenja jer je struja $I_{e1} = 0$, nadalje se zaključuje da tranzistor u ovom slučaju radi inverznom aktivnom području. Znamo da ne postoji struja emitera. To je moguće jedino u slučaju kada je $U_{BE1} = -0.7V$

Provjera:

$$U_{R2} = U_A - U_{BC1} - U_{CC} = 7 - 0.7 - 5 = 1.3V \quad (1)$$

$$I_{b1} = \frac{U_{R2}}{R_2} = \frac{1.3V}{5000\Omega} = 0.26 \text{ mA} \quad (2)$$

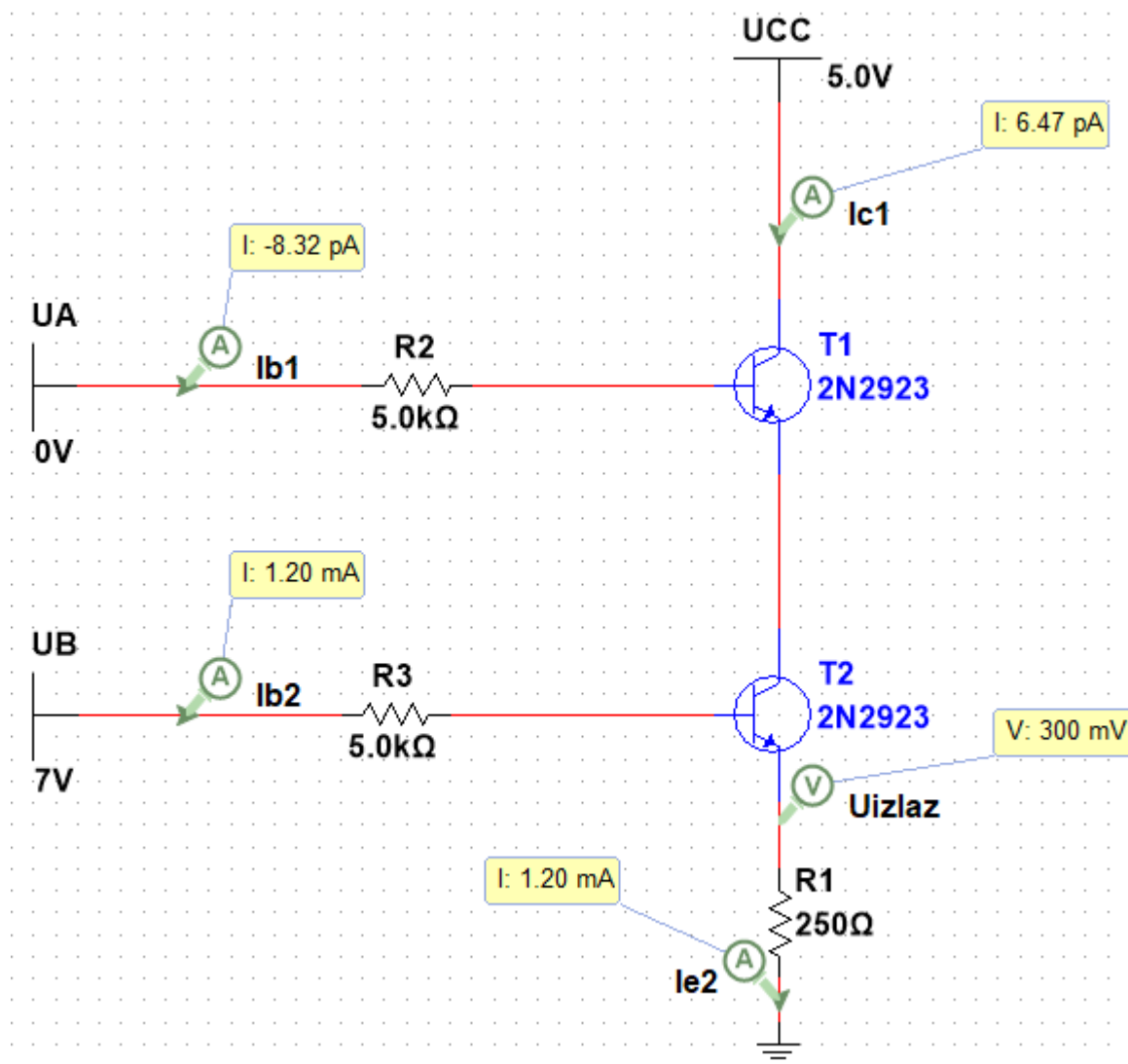
Vidimo da se struja poklapa s izmjerenim vrijednostima.

- Znamo da je $U_{BE1} = -0.7V$ stoga vrijedi:

$$\begin{aligned} \varphi_{E1} = \varphi_{C2} = \varphi_{B1} - U_{BE1} &= U_{CC} + U_{CE1} - U_{BE1} \\ &= 5V - 0.7V + 0.7V = 5V \end{aligned} \quad (1)$$

Iz proračuna se zaključuje da su ti uvjeti ispunjeni i dalje se zaključuje da tranzistor T2 radi u području zapiranja, a tranzistor T1 u inverzno aktivnom području.

3.slučaj – $U_A = 0$, $U_B = 1$, $U_{izlaz} = 0$



Slika 29. Shema logičke operacije I s bipolarnim tranzistorom (3).

Proračun:

U ovom slučaju kao što je vidljivo na shemi imamo jedan zatvoreni strujni krug između potencijala U_B i uzemljenja (0V). Zbog toga kod tranzistora T2 PN spoj Baza Emiter je propusno polariziran i on u ovom slučaju radi poput diode i uzrokuje pad napona od 0.7V, te su struja baze i struja emitera jednake.

Dokaz:

- Ispisuje se 1. naponska jednadžba:

$$U_B = U_{R3} + U_{BE2} + U_{R1} \quad (1)$$

$$U_B = I_{b2} \cdot R_3 + U_{BE2} + I_{b2} \cdot R_1$$

$$I_{b2} = \frac{U_B - U_{BE2}}{R_1 + R_3} = \frac{7V - 0.7V}{250\Omega + 5000\Omega} = 1.2 \text{ mA}$$

- Računa se $U_{izlaz} = U_{R1}$:

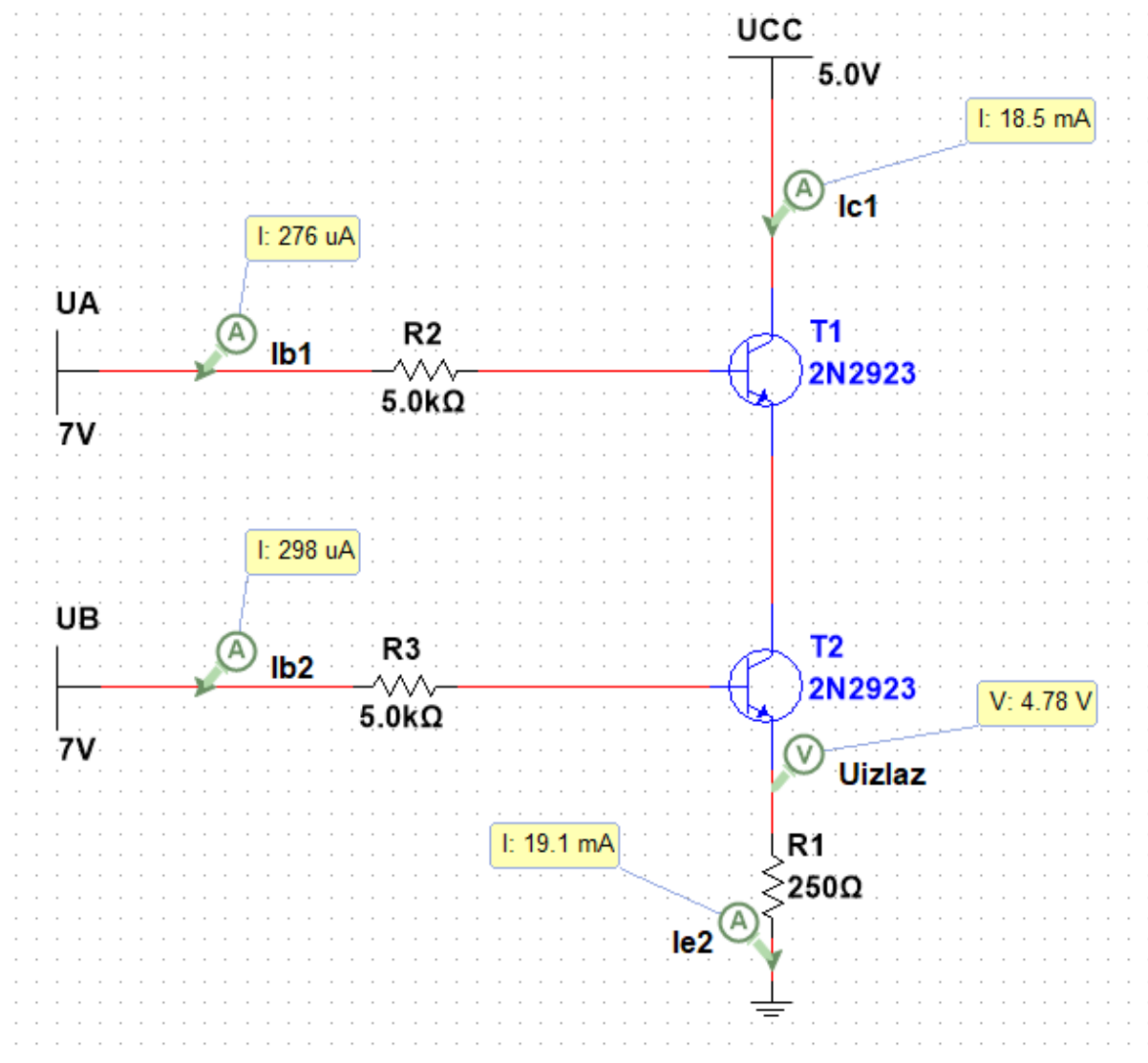
$$U_{izlaz} = I_{b2} \cdot R_1 = 1.2 \text{ mA} \cdot 250\Omega = 0.3V \quad (1)$$

Vidimo da su izračunate vrijednosti približno jednake stvarnim vrijednostima što znači da je proračun dobar.

Otpornici R_3 i R_1 stvaraju naponsko djelilo iz toga je vrlo bitno da je R_1 dovoljno manji od R_3 kako na njemu se nebi pojavio napon (izlazni napon) veći od 0.2V!

Zaključuje se iz proračuna da je $I_{e1} = 0A$ i stoga tranzistor T1 radi u području zapiranja!

4. slučaj – $U_A = 1$, $U_B = 1$, $U_{izlaz} = 1$



Slika 30. Shema logičke operacije I s bipolarnim tranzistorom (4) .

Proračun:

U ovom slučaju izlazni napon je 4.8V (nije 5V) iz razloga što T1 i T2 imaju male padove napone između kolektora i emitera (0.1V)

Prepostavlja se da oba tranzistora rade u području zasićenja.

Stoga se uzima: $U_{BE1} = U_{BE2} = 0.7V$, $U_{CE1} = U_{CE2} = 0.2V$

Dokaz:

- Ispisuje se 1. naponska jednačba i računa se I_{e2} :

$$U_{CC} = U_{CE1} + U_{CE2} + U_{R1} \quad (1)$$

$$U_{CC} = U_{CE1} + U_{CE2} + I_{e2} \cdot R_1$$

$$I_{e2} = \frac{U_{CC} - U_{CE1} - U_{CE2}}{R_1} = \frac{5V - 0.2V - 0.2V}{250\Omega} = 18.4 \text{ mA}$$

- Ispisuje se 2. naponska jednačba i računa se I_{b2} :

$$U_B = I_{b2} \cdot R_3 + U_{BE1} + U_{R1} \quad (1)$$

$$I_{b2} = \frac{U_B - U_{BE2} - I_{e2} \cdot R_1}{R_3} = \frac{7V - 0.7V - 18.4mA \cdot 250\Omega}{5000\Omega} = 0.34 \text{ mA}$$

- Računa se I_{c2} (I_{e1}):

$$I_{c2} = I_{e1} = I_{e2} - I_{b2} = 18.4mA - 0.34mA = 18.1 \text{ mA}$$

- Ispisuje se 3. naponska jednačba i računa se I_{b1} :

$$U_A = I_{b1} \cdot R_2 + U_{BE1} + U_{CE2} + U_{R1} \quad (1)$$

$$I_{b1} = \frac{U_A - U_{BE1} - U_{CE2} - U_{R1}}{R_2} = \frac{7V - 0.7V - 0.2V - 4.6V}{50000\Omega} = 0.3 \text{ mA}$$

- Računa se I_{c1} :

$$I_{c2} = I_{e1} - I_{b1} = 18.23mA - 0.3mA = 17.93 \text{ mA} \quad (1)$$

Vidimo da su izračunate vrijednosti približno jednake stvarnim vrijednostima (nisu u potpunosti jednake jer sam za proračun uzeo $U_{CE} = 0.2V$) što znači da je proračun dobar, te da je dobro pretpostavljeno.

3.22 Izvedba s unipolarnim tranzistorom

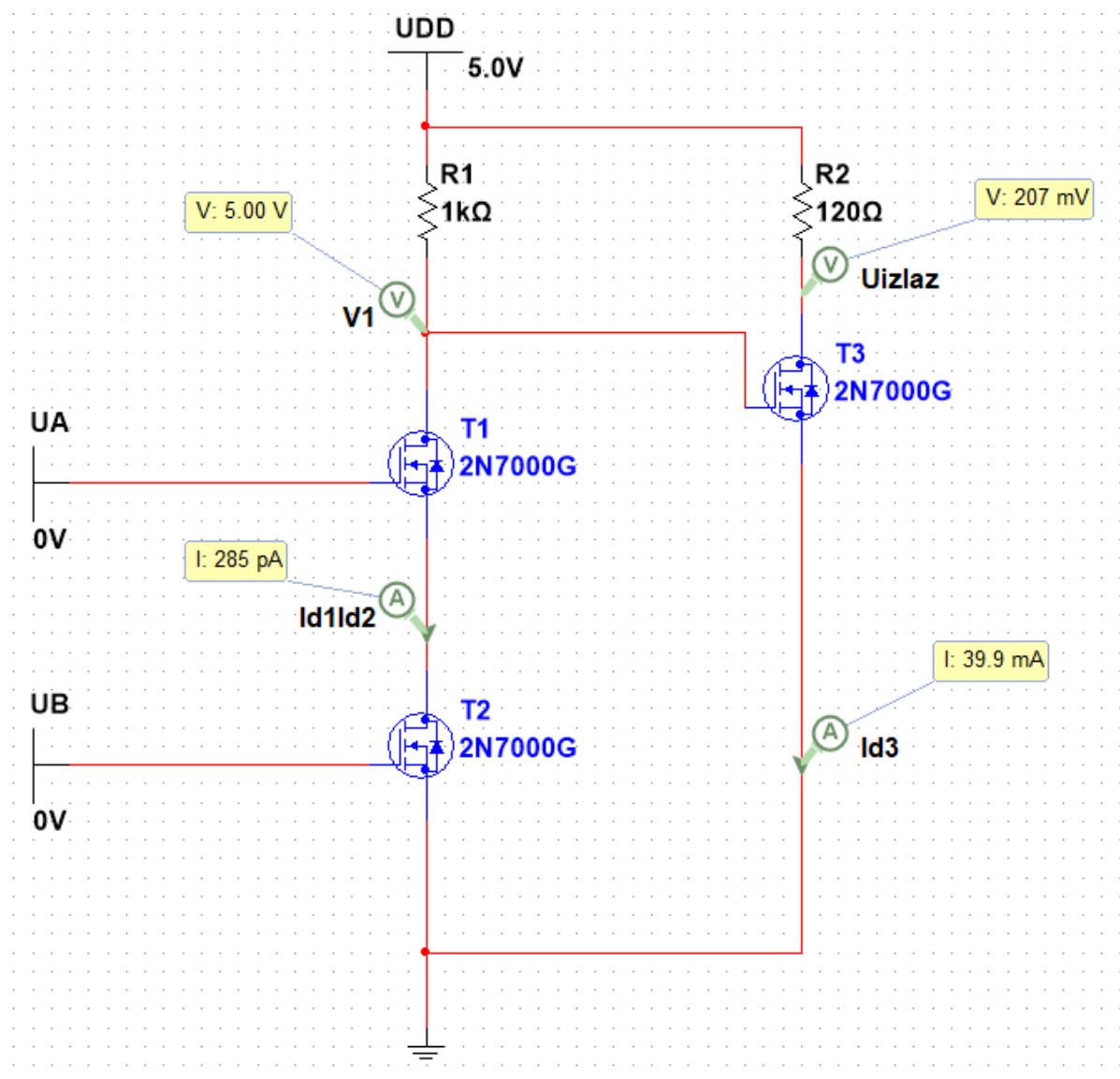
Izvedba s MOSFET N-kanalnim obogaćenim tranzistorom

I u ovom primjeru ponovno se koristi MOSFET N-kanalni tranzistor oznake 2N7000G:

$$U_p = 2.5V$$

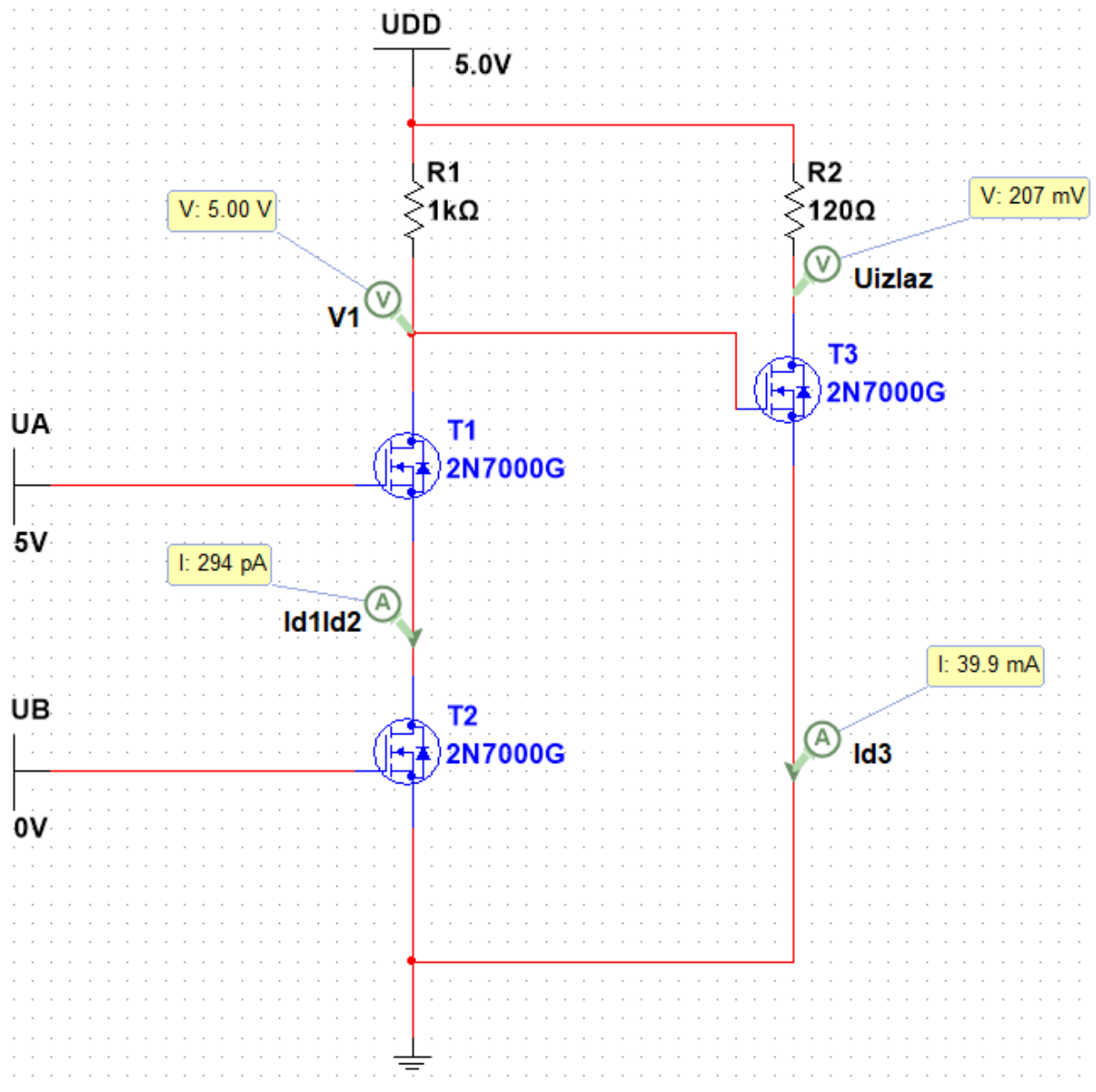
$$R_{dson} = 5\Omega$$

1.slučaj – $U_A = 0$, $U_B = 0$, $U_{izlaz} = 0$



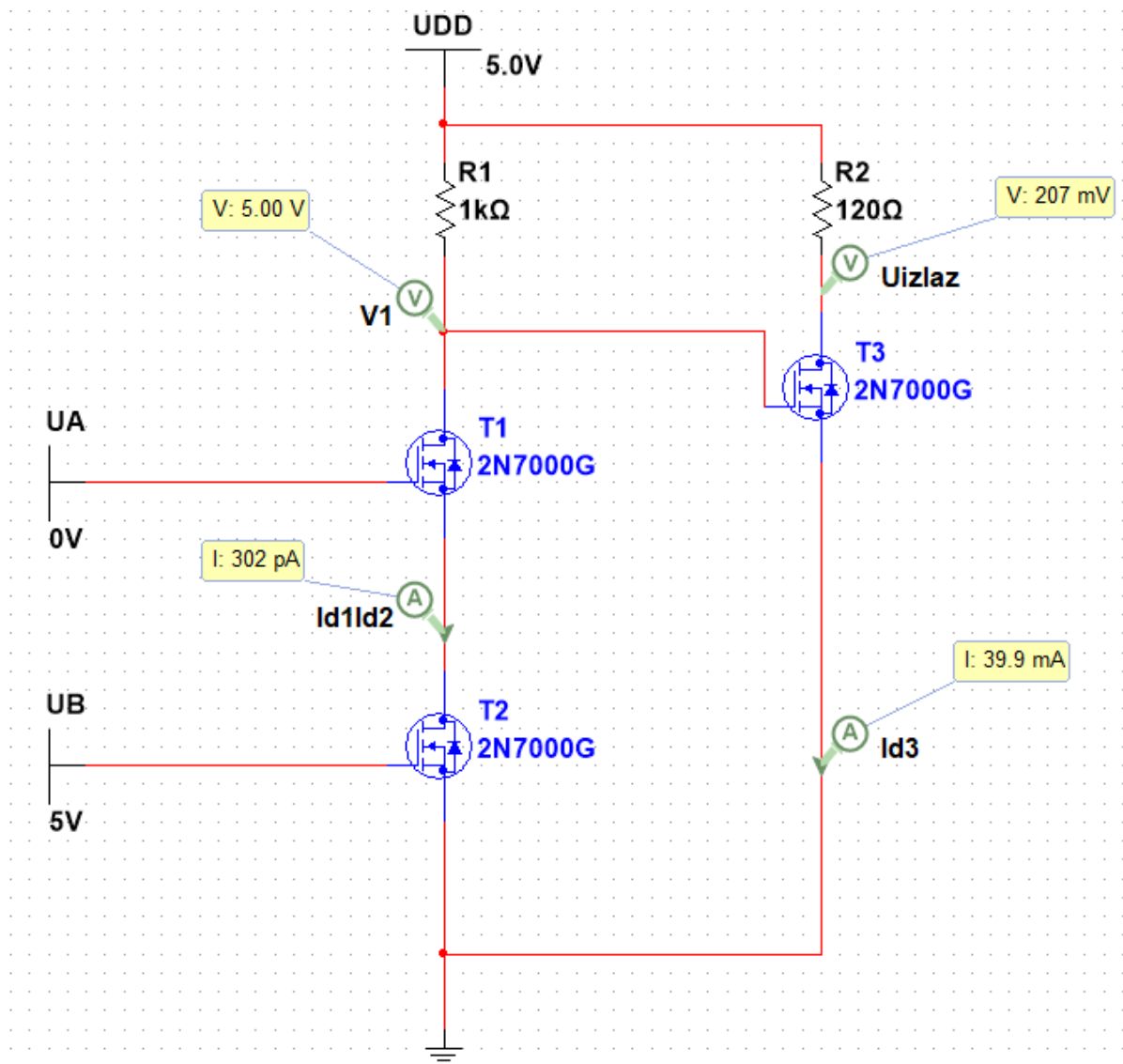
Slika 31. Shema logičke operacije I s MOSFET N-kanalnim tranzistorom (1) .

2.slučaj – $U_A = 1$, $U_B = 0$, $U_{izlaz} = 0$



Slika 32. Shema logičke operacije I s MOSFET N-kanalnim tranzistorom (2) .

3.slučaj – $U_A = 0$, $U_B = 1$, $U_{izlaz} = 0$



Slika 33. Shema logičke operacije I s MOSFET N-kanalnim tranzistorom (3) .

Proračun:

T1 i T2 rade u području zapiranja, a T3 u ohmskom području.

Objašnjenje:

- U_{gs2} (napon između Gate-a i Source-a tranzistora T2) = $0V < U_p$ što znači da tranzistor radi u području zapiranja, automatski i T1 radi u području zapiranja jer su oba tranzistora serijski vezani, jer ako je jedan od njih u području zapiranja strujni krug nije zatvoren i imamo prekid struje kroz oba tranzistora. Prekid struje znači da nemamo pada napona na otporniku R_1 te se potencijal U_{DD} prenosi na Gate tranzistora T3.
 $U_{gs3} = 5V$, znamo da tranzistor T3 mora raditi u ohmskom području kako bi izlazni napon bio manji ili jednak $0.2V$.

Računanje:

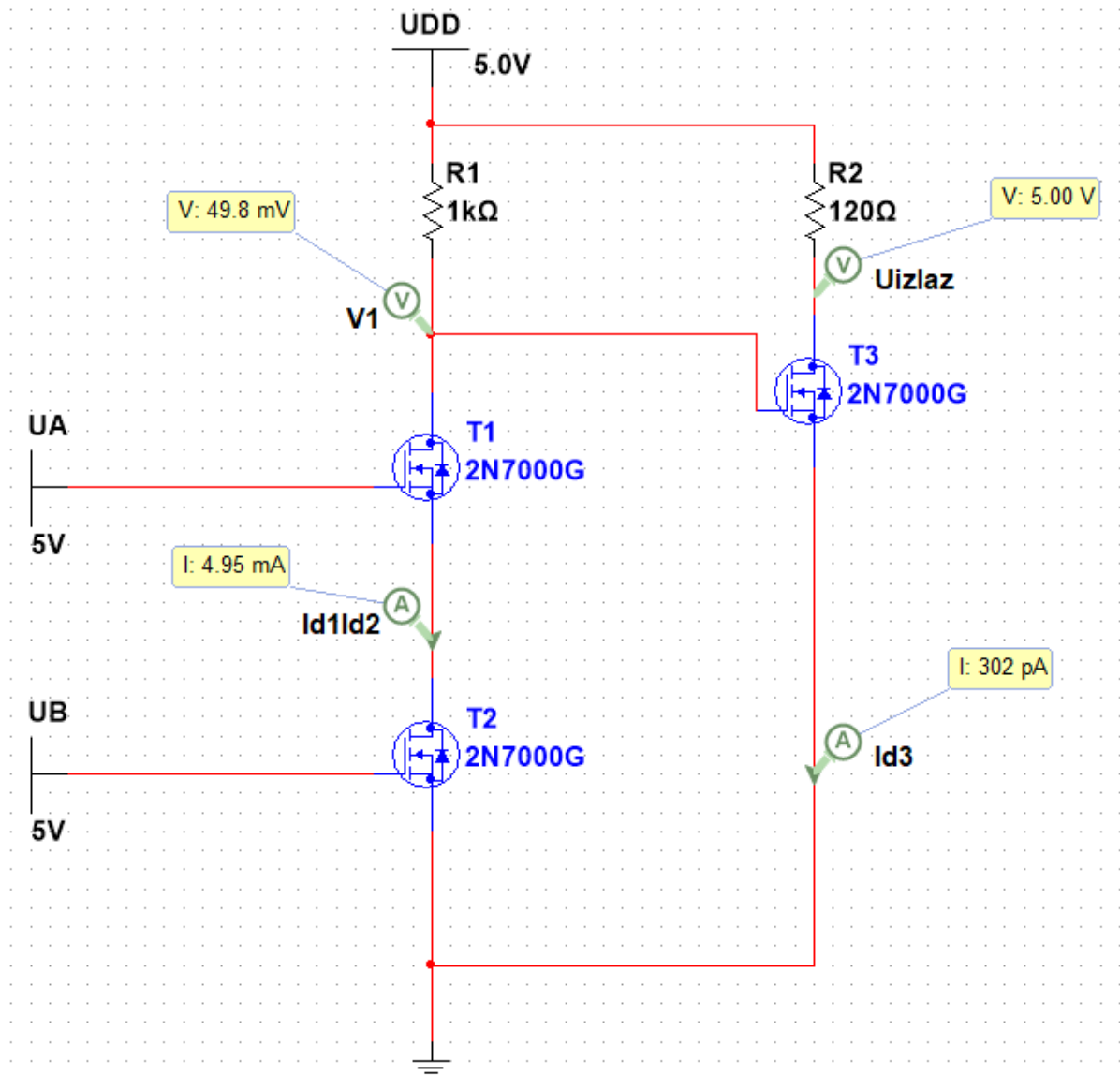
- Računam struju I_{d3} za proračun uzimam $U_{izlaz} = 0.2V$, te koliki u tom slučaju mora biti otpornik R_2

$$I_{d3} = \frac{U_{ds3}}{R_{dson}} = \frac{0.2V}{5\Omega} = 40mA \quad (1)$$

$$R_2 = \frac{U_{DD} - U_{ds3}}{I_d} = \frac{5V - 0.2V}{40mA} = 120\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T3 radi u ohmskom području rada.

4.slučaj – $U_A = 1$, $U_B = 1$, $U_{izlaz} = 1$



Slika 34. Shema logičke operacije I s MOSFET N-kanalnim tranzistorom (4) .

Proračun:

T1 i T2 rade u ohmskom području, a T3 u području zapiranja.

Dokaz:

- U_{gs2} (napon između Gate-a i Source-a tranzistora T2) = 5V < U_p što znači da tranzistor radi kao zatvorena sklopka no to nije potpun dokaz da tranzistor radi u ohmskom području. Kako bi oba tranzistora radili u ohmskom području oba moraju ispuniti slijedeći uvijet:

$$0 \leq U_{DS} \leq (U_{GS} - U_P)$$

Za proračun je uzeto: $U_{DS1} = U_{DS2} = 25mV$ (oba tranzistora će imati isti pad napona U_{DS} jer oba imaju $R_{DS(on)}$ jednak).

Računanje:

- Računa se struja $I_{d1}(I_{d2})$ i pomoću nje otpornik R_1 koji je potrebno postaviti jako bi dobili $U_{DS1} = U_{DS2} = 25mV$:

$$I_{d1} = I_{d2} = \frac{U_{ds1}}{R_{dson}} = \frac{25mV}{5\Omega} = 5mA \quad (1)$$

$$R_1 = \frac{U_{DD} - U_{ds1} - U_{ds1}}{I_d} = \frac{5V - 0.025V - 0.025V}{5mA} = 1k\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T1 i T2 rade u ohmskom području rada.

Sada se mora provjeriti da li T3 radi u području zapiranja.

Da bi radio u području zapiranja mora biti ispunjen uvijet:

$$U_{GS} \leq U_P$$

- Mora se izračunati koliki je potencijal na Gate-u tranzistora T3, znamo da su $U_{DS1} = U_{DS2} = 25mV$,te preko njih izračunamo φ_G :

$$\varphi_G = U_{DS1} + U_{DS2} = 25mV + 25mV = 50mV$$

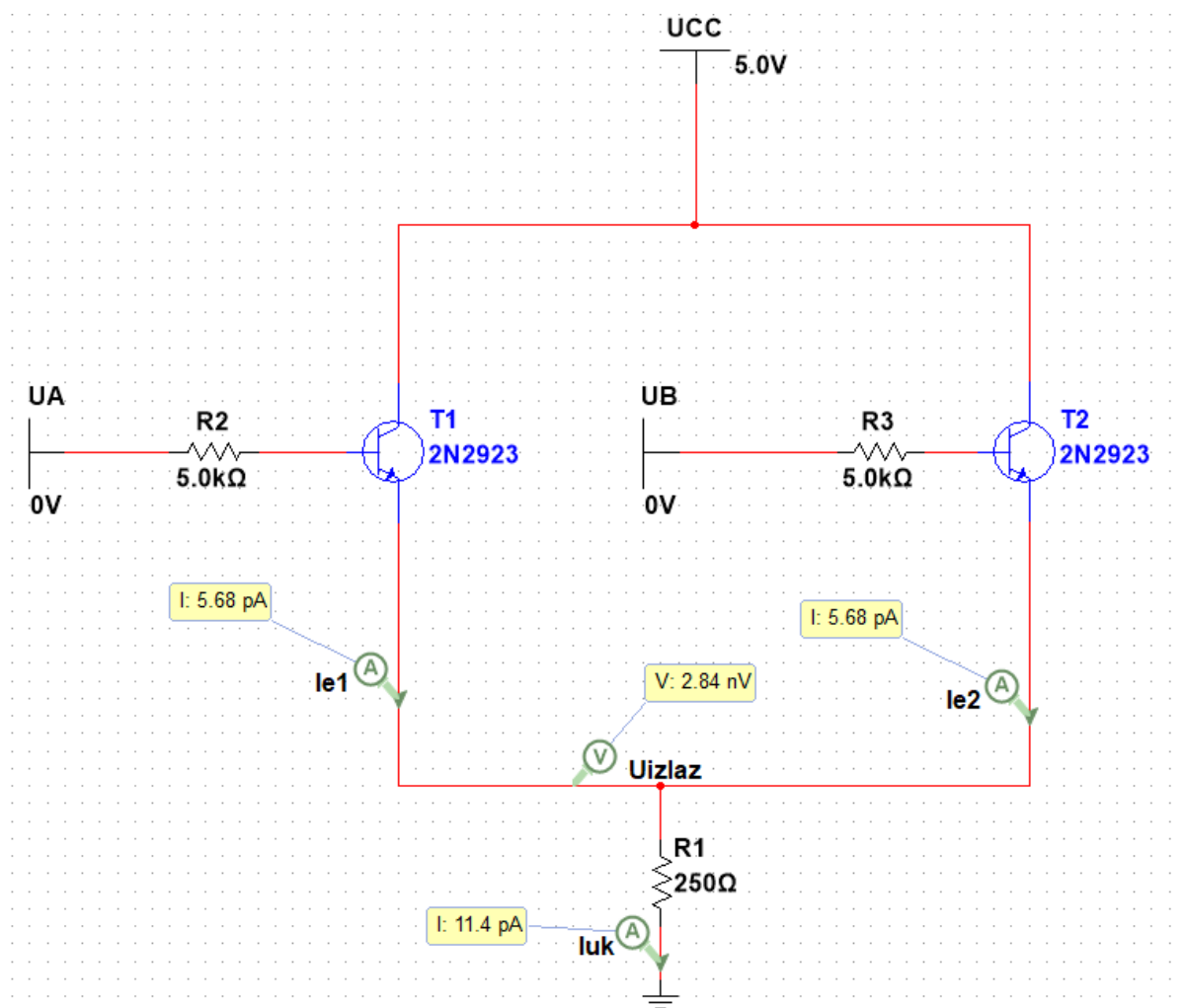
Source tranzistora T3 je uzemljen što znači da je $U_{GS3} = \phi_G = 50\text{mV} \leq U_p$.

Dakle ispunjen je uvijet i dokazano da T3 radi u području zapiranja.

3.30 Logička funkcija ILI

3.31 Izvedba s NPN bipolarnim tranzistorom

1.slučaj – $U_A = 0$, $U_B = 0$, $U_{izlaz} = 0$



Slika 35. Shema logičke operacije ILI s bipolarnim tranzistorom (1).

Proračun:

U svim slučajevima kao što je vidljivo na shemi izlazni signal će biti jednak U_{R1}

Na temelju sheme se odmah može zaključiti da oba tranzistora rade u području zapiranja, te iz tog razloga kroz njih ne teče nikakva struja i strujni krug je "otvoren".

Za posljedicu imamo $U_{izlaz} = 0V$.

Dokaz:

Pretpostavlja se da oba rade u području zapiranja, tada mora vrijediti: $I_b = I_c = I_e = 0A$.

- Ispisuje se 1. naponska jednadžba i računa se U_{BE2} kako bi provjerili da li je taj napon manji od 0.7V koliko je potrebno da tranzistor više ne radi u području zapiranja:

$$U_B = U_{R3} + U_{BE2} + U_{R1} \quad (1)$$

$$U_B = I_{b2} \cdot R_3 + U_{BE2} + I_{uk} \cdot R_1$$

$$U_{BE2} = U_B - I_{b2} \cdot R_3 - I_{uk} \cdot R_1$$

$$= 0V - 0A \cdot 5k\Omega - 0A \cdot 250\Omega = 0V$$

- Ispisuje se 2. naponska jednadžba i računa se U_{BE1} kako bi provjerili da li je taj napon manji od 0.7V koliko je potrebno da tranzistor više ne radi u području zapiranja:

$$U_A = U_{R2} + U_{BE1} + U_{R1} \quad (1)$$

$$U_A = I_{b1} \cdot R_2 + U_{BE1} + I_{uk} \cdot R_1$$

$$U_{BE1} = U_A - I_{b1} \cdot R_2 - I_{uk} \cdot R_1$$

$$= 0V - 0A \cdot 5k\Omega - 0A \cdot 250\Omega = 0V$$

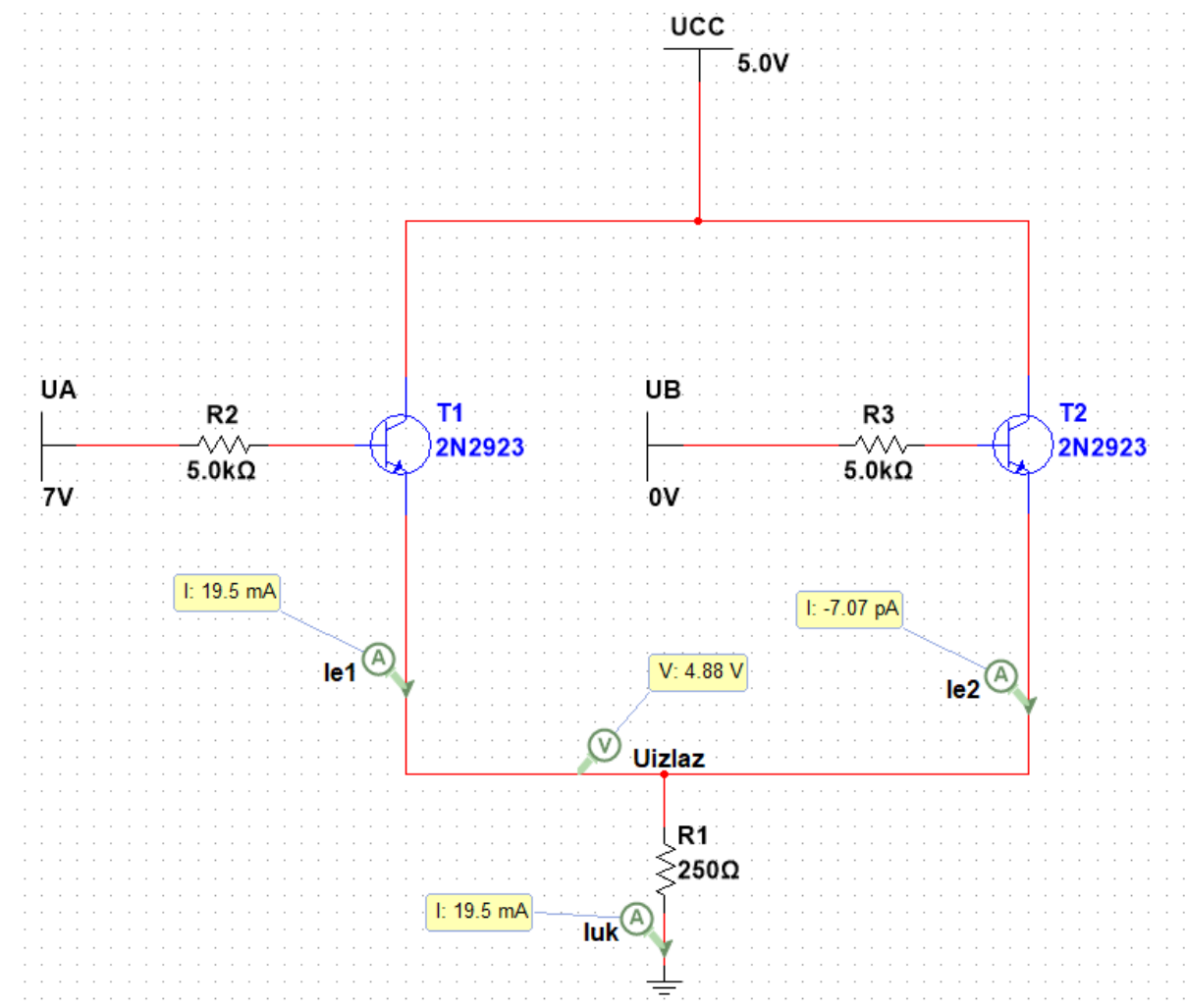
Na temelju proračuna se zaključuje da oba tranzistora rade u području zapiranja!

- Provjera U_{izlaz} :

$$U_{izlaz} = I_{uk} \cdot R_1 = (I_{e1} + I_{e2}) \cdot R_1 = 0A \cdot 250\Omega = 0V \quad (1)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar.

2.slučaj – $U_A = 1$, $U_B = 0$, $U_{izlaz} = 1$



Slika 36. Shema logičke operacije ILI s bipolarnim tranzistorom (2) .

Proračun:

Na temelju sheme možemo odmah zaključiti da T2 radi u području zapiranja ,a T1 u području zasićenja ,te iz tog razloga kroz T1 teče struja i strujni krug je “zatvoren”.

Za posljedicu imamo $U_{izlaz} = 4.8V$.

Za proračun se uzima željeni napon na izlazu: $U_{izlaz} = 4.8V$.

Dokaz:

Pretpostavlja se da T2 radi u području zapiranja, tada mora vrijediti: $I_{b2} = I_{c2} = I_{e2} = 0A$.

- Ispisuje se 1. naponsku jednadžbu i računa se U_{BE2} kako bi provjerili da li je taj napon manji od 0.7V koliko je potrebno da tranzistor više ne radi u području zapiranja:

$$U_B = U_{R3} + U_{BE2} + U_{R1} \quad (1)$$

$$U_B = I_{b2} \cdot R_3 + U_{BE2} + I_{uk} \cdot R_1$$

$$U_{BE2} = U_B - I_{b2} \cdot R_3$$

$$= 0V - 0A \cdot 5k\Omega - 0A \cdot 250\Omega = 0V$$

Na temelju proračuna se zaključuje da T2 radi u području zapiranja.

Zatim se pretpostavlja da T1 radi u području zasićenja ,te za njega tada mora vrijediti:

$U_{BE1} = 0.7V$, $U_{CE1} \leq 0.2V$ za proračun se uzima maksimalni napon $U_{CE1} = 0.2V$

- Ispisuje se 2. naponska jednadžba i računa se I_{b1} :

$$U_A = U_{R2} + U_{BE1} + U_{R1} \quad (1)$$

$$U_A = I_{b1} \cdot R_2 + U_{BE1} + U_{R1}$$

$$I_{b1} = \frac{U_A - U_{BE1} - U_{R1}}{R_2} = \frac{7V - 0.7V - 4.8V}{5k\Omega} = 0.3mA$$

- Ispisuje se 3. naponska jednadžba i računa se I_{uk} .

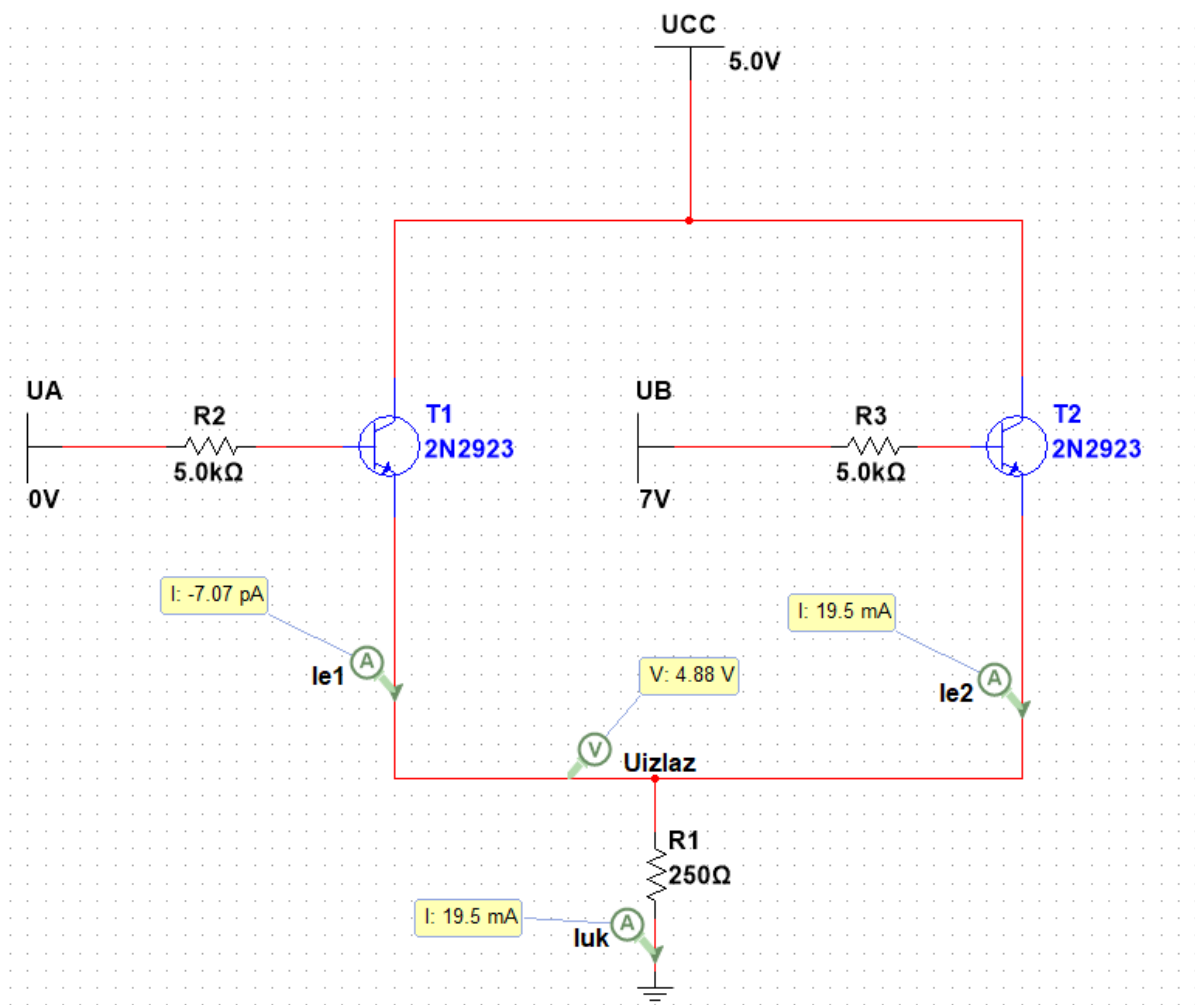
$$U_{CE1} = U_{CC} - I_{uk} \cdot R_1 \quad (1)$$

$$I_{uk} = \frac{U_{CC} - U_{CE1}}{R_1} = \frac{5V - 0.2V}{250\Omega} = 19.2mA$$

$I_{c1} \leq I_{b1} \cdot \beta$ što znači da T1 radi u području zasićenja!

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar.

3.slučaj – $U_A = 0$, $U_B = 1$, $U_{izlaz} = 1$



Slika 37. Shema logičke operacije ILI s bipolarnim tranzistorom (3) .

Proračun:

Na temelju sheme se odmah može zaključiti da T1 radi u području zapiranja ,a T2 u području zasićenja ,te iz tog razloga kroz T2 teče struja i strujni krug je “zatvoren”.

Za posljedicu imamo $U_{izlaz} = 4.8V$.

Za proračun se uzima željeni napon na izlazu: $U_{izlaz} = 4.8V$.

Dokaz:

Pretpostavlja se da T1 radi u području zapiranja,tada mora vrijediti: $I_{b1} = I_{c1} = I_{e1} = 0A$.

- Ispisuje se 1. naponska jednađba i računam U_{BE1} kako bi provjerili da li je taj napon manji od 0.7V koliko je potrebno da tranzistor više ne radi u području zapiranja:

$$U_A = U_{R2} + U_{BE1} \quad (1)$$

$$U_A = I_{b1} \cdot R_2 + U_{BE1}$$

$$U_{BE1} = U_A - I_{b1} \cdot R_2 = 0 - 0 \cdot 5k\Omega = 0V$$

Na temelju proračuna zaključujem da ovaj T1 radi u području zapiranja.

Zatim pretpostavljam da T2 radi u području zasićenja ,te za njega tada mora vrijediti:

$U_{BE2} = 0.7V$, $U_{CE2} \leq 0.2V$ za proračun uzimam maksimalni napon $U_{CE2} = 0.2V$

- Ispisuje se 2. naponska jednađba i računa se I_{b1} :

$$U_B = U_{R3} + U_{BE2} \quad (1)$$

$$U_B = I_{b2} \cdot R_3 + U_{BE2}$$

$$I_{b2} = \frac{U_b - U_{BE2} - U_{R1}}{R_3} = \frac{7V - 0.7V - 4.8V}{5k\Omega} = 0.3mA$$

- Ispisuje se 3. naponska jednađba i računa se I_{uk} .

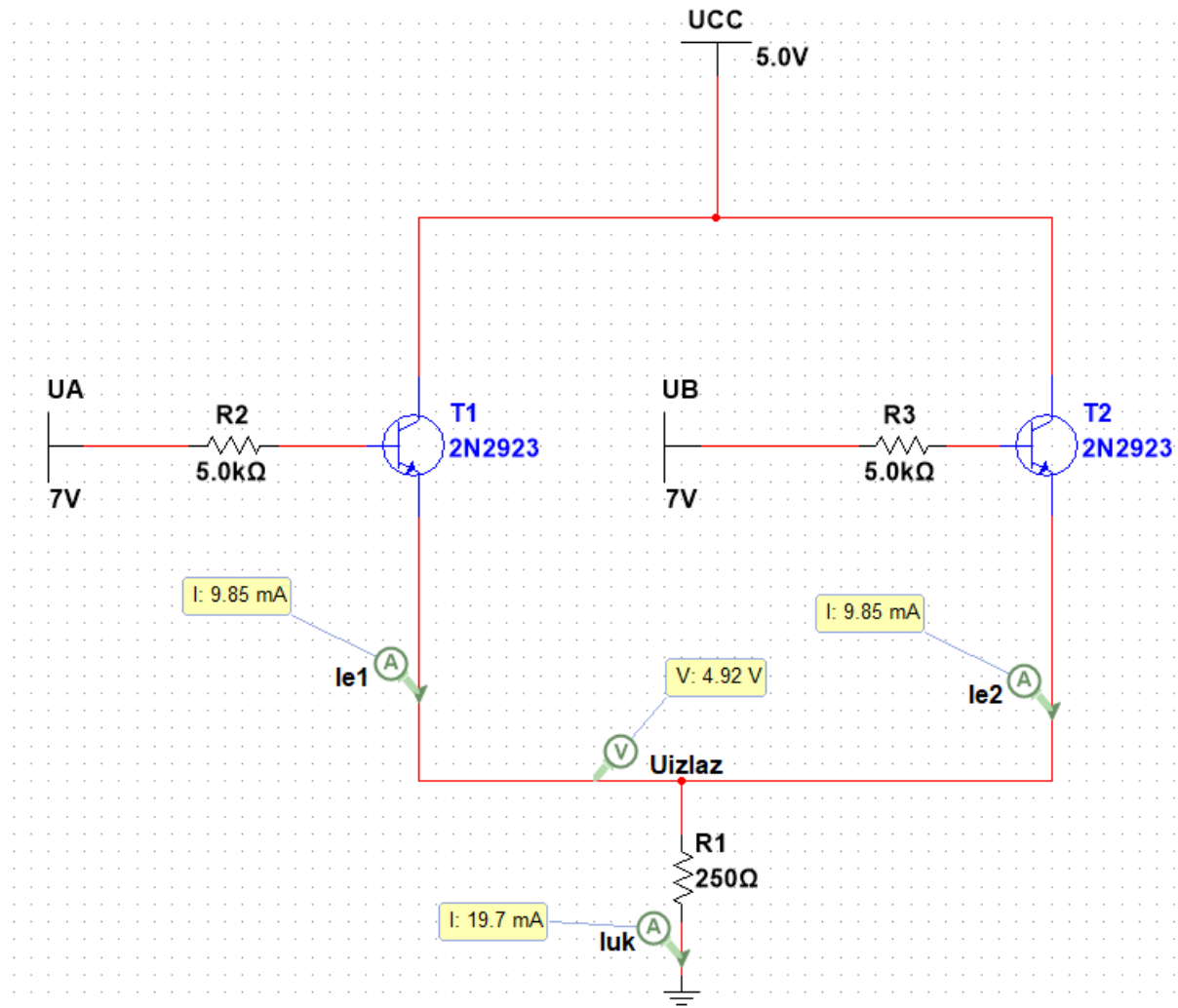
$$U_{CE2} = U_{CC} - I_{uk} \cdot R_1 \quad (1)$$

$$I_{uk} = \frac{U_{CC} - U_{CE1}}{R_1} = \frac{5V - 0.2V}{250\Omega} = 19.2mA$$

$I_{c2} \leq I_{b2} \cdot \beta$ ($\beta = 100$) što znači da T2 radi u području zasićenja!

Vidimo da su izračunate vrijednosti približno stvarnim vrijednostima što znači da je proračun dobar.

4.slučaj – $U_A = 1$, $U_B = 1$, $U_{izlaz} = 1$



Slika 38. Shema logičke operacije ILLI s bipolarnim tranzistorom (4) .

Proračun:

Na temelju sheme se odmah može zaključiti da oba tranzistora rade u području zasićenja, te iz tog razloga kroz oba tranzistora teče struja (kroz svaki teče polovina ukupne struje) i strujni krug je “zatvoren”.

Za posljedicu imamo $U_{izlaz} = 4.9V$.

Za proračun se uzima željeni napon na izlazu: $U_{izlaz} = 4.9V$.

Dokaz:

Pretpostavlja se da oba rade u području zapiranja, tada mora vrijediti: $U_{BE} = 0.7V$,

$U_{CE2} \leq 0.2V$ za proračun uzimam maksimalni napon $U_{CE2} = 0.2V$

- Ispisuje se 1. naponska jednačba i računa se I_{b2} :

$$U_B = U_{R3} + U_{BE2} \quad (1)$$

$$U_B = I_{b2} \cdot R_3 + U_{BE2}$$

$$I_{b2} = \frac{U_b - U_{BE2} - U_{R1}}{R_3} = \frac{7V - 0.7V - 4.9V}{5k\Omega} = 0.3mA$$

- Ispisuje se 2. naponska jednačba i računa se I_{b1} :

$$U_A = U_{R2} + U_{BE1} \quad (1)$$

$$U_A = I_{b1} \cdot R_2 + U_{BE1}$$

$$I_{b1} = \frac{U_A - U_{BE1} - U_{R1}}{R_2} = \frac{7V - 0.7V - 4.9V}{5k\Omega} = 0.3mA$$

- Ispisuje se 3. naponska jednačba i računa se I_{c1} .

$$U_{CE2} = U_{CC} - I_{c2} \cdot R_1 \quad (1)$$

$$I_{uk} = \frac{U_{CC} - U_{CE1}}{R_1} = \frac{5V - 0.2V}{250\Omega} = 19.2mA$$

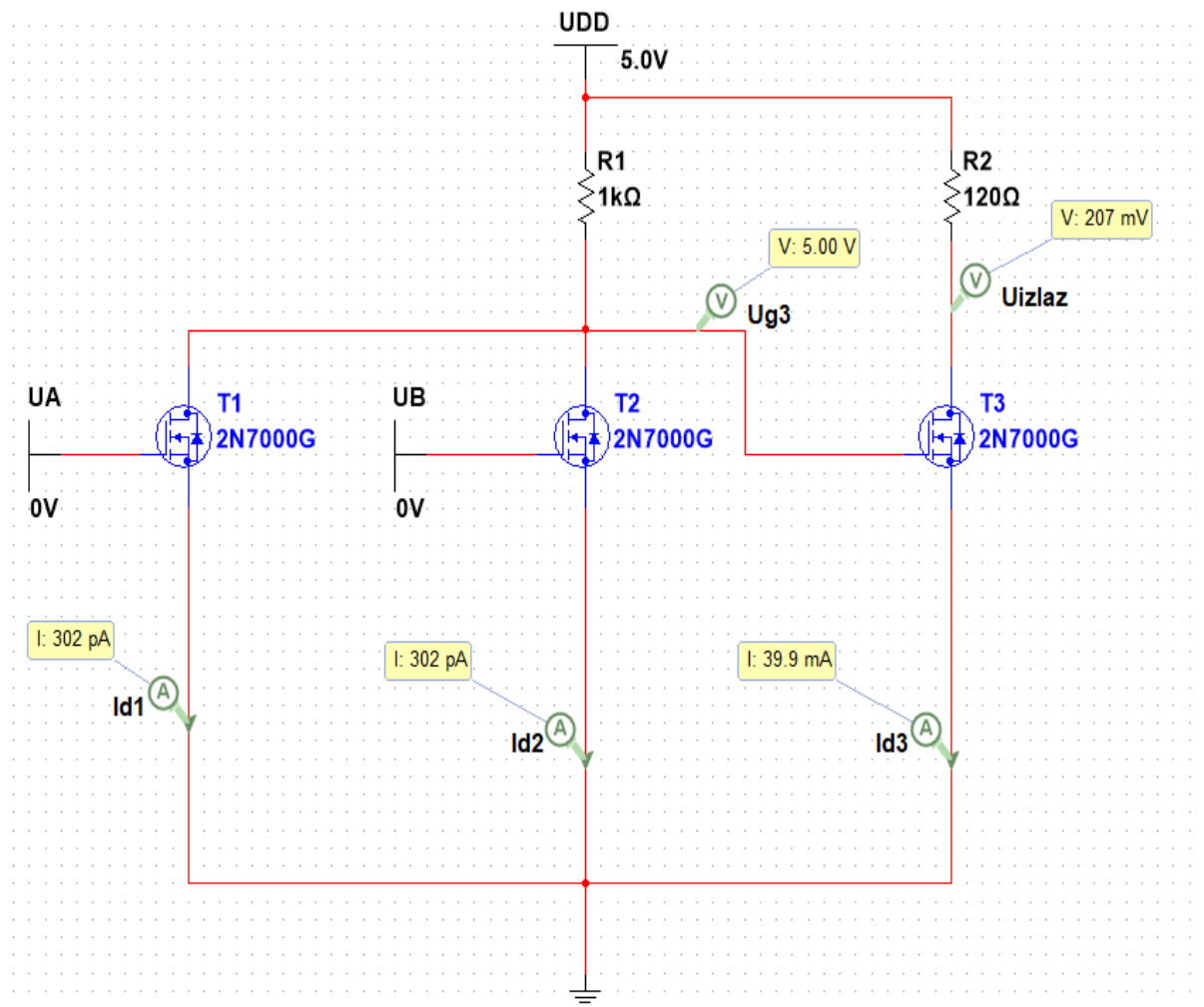
$I_{c2} \leq I_{b2} \cdot \beta$ ($\beta = 100$) što znači da oba tranzistora rade u području zasićenja!

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar.

3.32 Izvedba s unipolarnim tranzistorom

Izvedba s MOSFET N-kanalnim obogaćenim tranzistorom

1.slučaj – $U_A = 0$, $U_B = 0$, $U_{izlaz} = 0$



Slika 39. Shema logičke operacije ILI s MOSFET N-kanalnim tranzistorom (1) .

Proračun:

T1 i T2 rade u području zapiranja, a T3 u ohmskom području.

Objašnjenje:

- U_{gs1} i U_{gs2} (napon između Gate-a i Source-a tranzistora) = $0V < U_p$ što znači da oba tranzistora rade u području zapiranja stoga nema struje kroz njih.

Prekid struje znači da ne nema pada napona na otporniku R_1 te se potencijal U_{DD} prenosi na Gate tranzistora T3.

$U_{gs3} = 5V$, znamo da tranzistor T3 mora raditi u ohmskom području kako bi izlazni napon bio manji ili jednak $0.2V$.

Računanje:

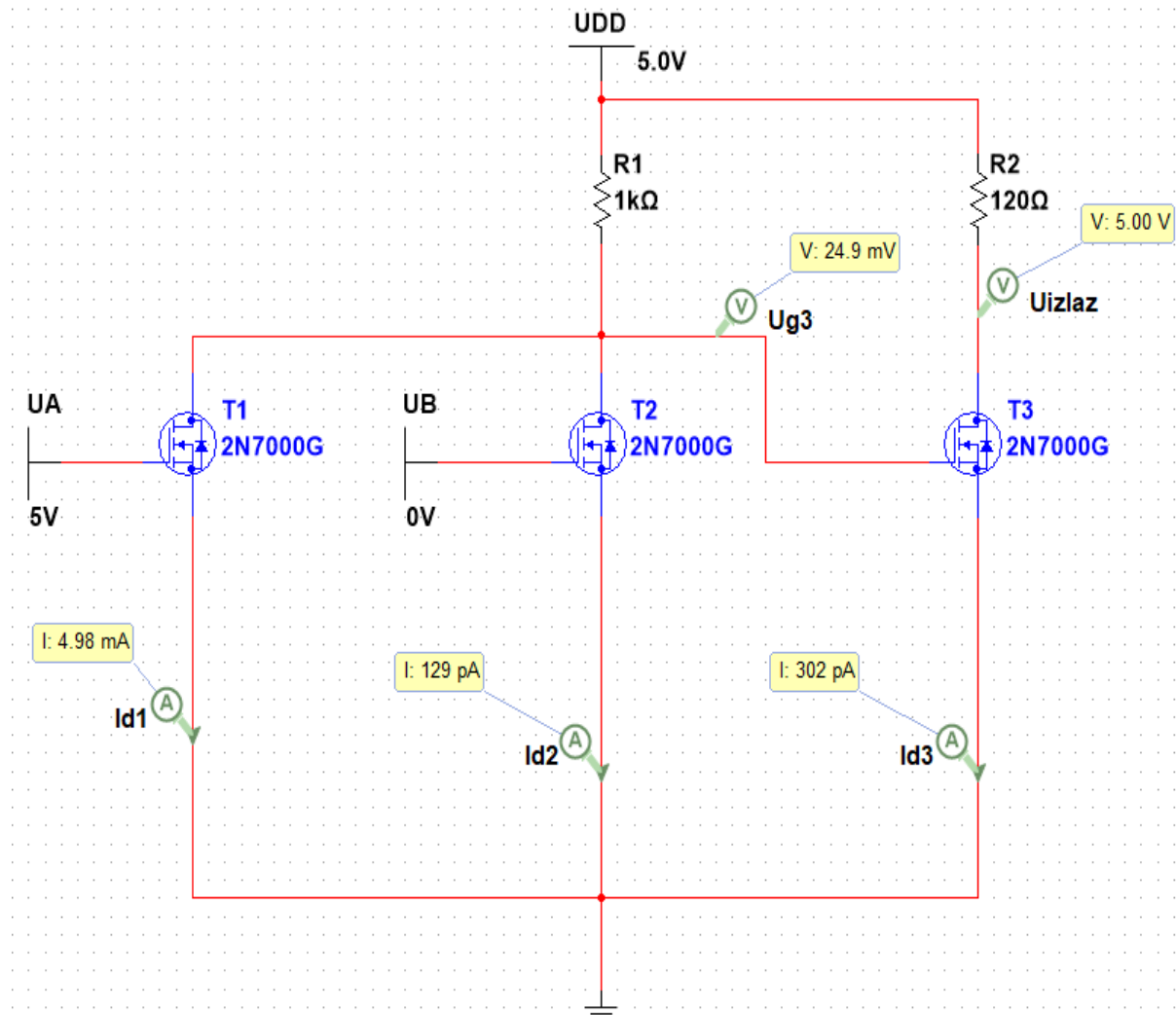
- Računa se struja I_{d3} za proračun uzimam $U_{izlaz} = 0.2V$, te koliki u tom slučaju mora biti otpornik R_2

$$I_{d3} = \frac{U_{ds3}}{R_{dson}} = \frac{0.2V}{5\Omega} = 40mA \quad (1)$$

$$R_2 = \frac{U_{DD} - U_{ds3}}{I_d} = \frac{5V - 0.2V}{40mA} = 120\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T3 radi u ohmskom području rada.

2.slučaj – $U_A = 1$, $U_B = 0$, $U_{izlaz} = 1$



Slika 40. Shema logičke operacije ILI s MOSFET N-kanalnim tranzistorom (2) .

Proračun:

T1 radi u ohmskom području, a T2 i T3 u području zapiranja.

Dokaz:

- U_{gs1} (napon između Gate-a i Source-a tranzistora T1) = 5V < U_p što znači da tranzistor radi kao zatvorena sklopka no to nije potpun dokaz da tranzistor radi

u ohmskom području. Kako bi tranzistor radio u ohmskom području mora ispuniti slijedeći uvijet:

$$0 \leq U_{DS} \leq (U_{GS} - U_P)$$

Ja sam uzeo za proračun: $U_{DS1} = U_{DS2} = 25\text{mV}$.

Računanje:

- Računa se struja I_{d1} (I_{d2}) i pomoću nje otpornik R_1 koji je potrebno postaviti jako bi dobili $U_{DS1} = U_{DS2} = 25\text{mV}$:

$$I_{d1} = \frac{U_{ds1}}{R_{dson}} = \frac{25\text{mV}}{5\Omega} = 5\text{mA} \quad (1)$$

$$R_1 = \frac{U_{DD} - U_{ds1} - U_{ds1}}{I_{d1}} = \frac{5\text{V} - 0.025\text{V} - 0.025\text{V}}{5\text{mA}} = 1\text{k}\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T1 radi u ohmskom području rada.

Sada moramo vidjeti da li T2 i T3 rade u području zapiranja.

Da bi radili u području zapiranja mora biti ispunjen uvijet:

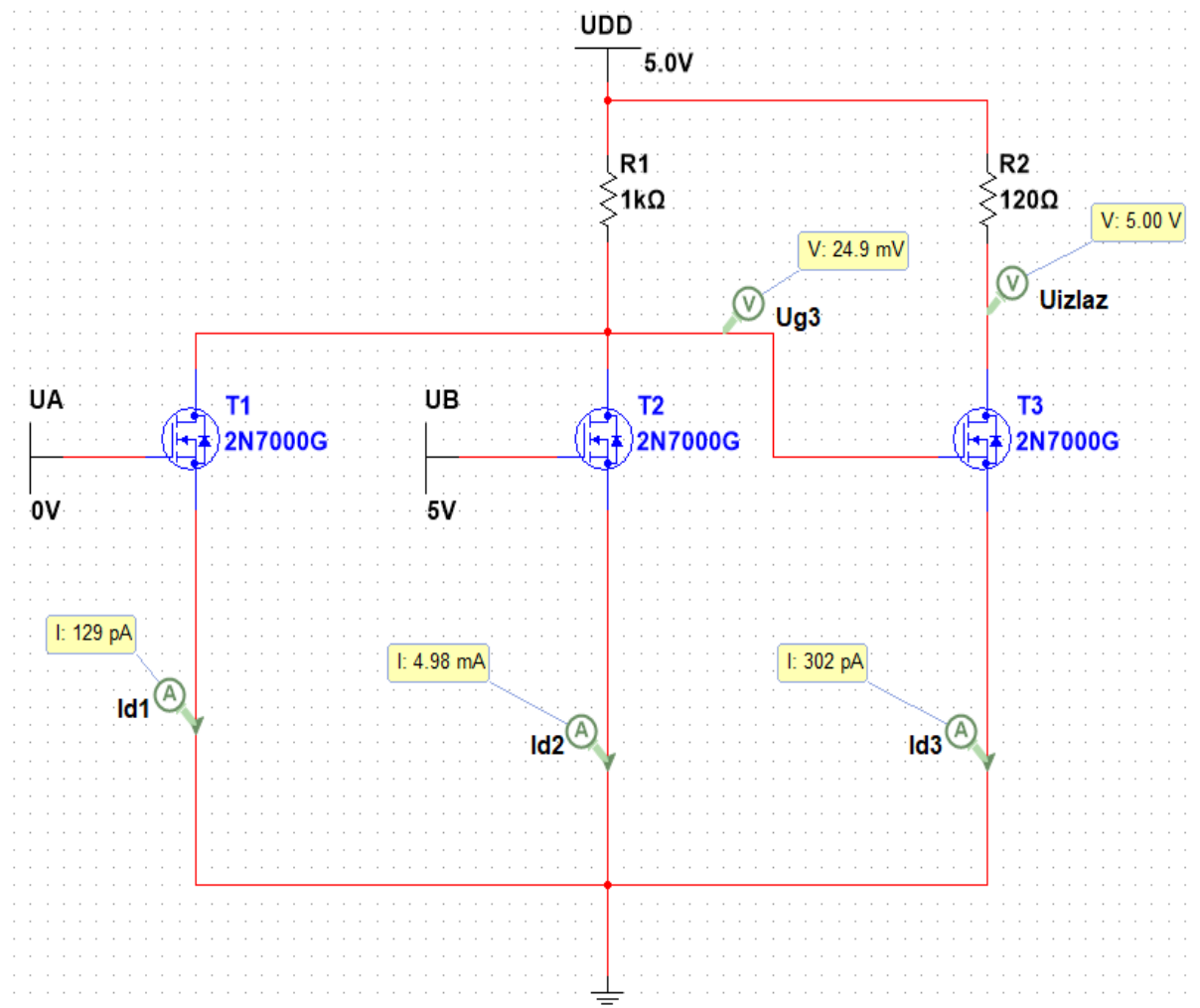
$$U_{GS} \leq U_P$$

- Potencijal na Gate-u tranzistora T2 je 0V, samim time se zaključuje da je $U_{GS2} = 0\text{V}$ ($U_{GS2} \leq U_P$) stoga se dalje zaključuje da T2 radi u području zapiranja.
- Potencijal na T3 znamo da je $\varphi_{G3} = U_{DS1} = U_{DS2} = 25\text{mV}$

Dakle ispunjen je uvijet i dokazano da T2 i T3 rade u području zapiranja.

Zaključno, kroz njega ne teče nikakva struja i stoga nema pada napona na R_2 pa se samim time U_{DD} prenosi na U_{izlaz} .

3.slučaj – $U_A = 0$, $U_B = 1$, $U_{izlaz} = 1$



Slika 41. Shema logičke operacije ILI s MOSFET N-kanalnim tranzistorom (3) .

Proračun:

T2 radi u ohmskom području, a T1 i T3 u području zapiranja.

Dokaz:

- U_{GS2} (napon između Gate-a i Source-a tranzistora T2) = 5V < U_P što znači da tranzistor radi kao zatvorena sklopka no to nije potpun dokaz da tranzistor radi u ohmskom području. Kako bi tranzistor radio u ohmskom području mora ispuniti slijedeći uvijet:

$$0 \leq U_{DS} \leq (U_{GS} - U_P)$$

Ja sam uzeo za proračun: $U_{DS1} = U_{DS2} = 25mV$.

Računanje:

- Računa se struja I_{d1} i pomoću nje otpornik R_1 koji je potrebno postaviti jako bi dobili $U_{DS1} = U_{DS2} = 25mV$:

$$I_{d2} = \frac{U_{ds1}}{R_{dson}} = \frac{25mV}{5\Omega} = 5mA \quad (1)$$

$$R_1 = \frac{U_{DD} - U_{ds1} - U_{ds1}}{I_{d2}} = \frac{5V - 0.025V - 0.025V}{5mA} = 1k\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T2 radi u ohmskom području rada.

Sada se mora provjeriti rade li T1 i T3 rade u području zapiranja.

Da bi radili u području zapiranja mora biti ispunjen uvijet:

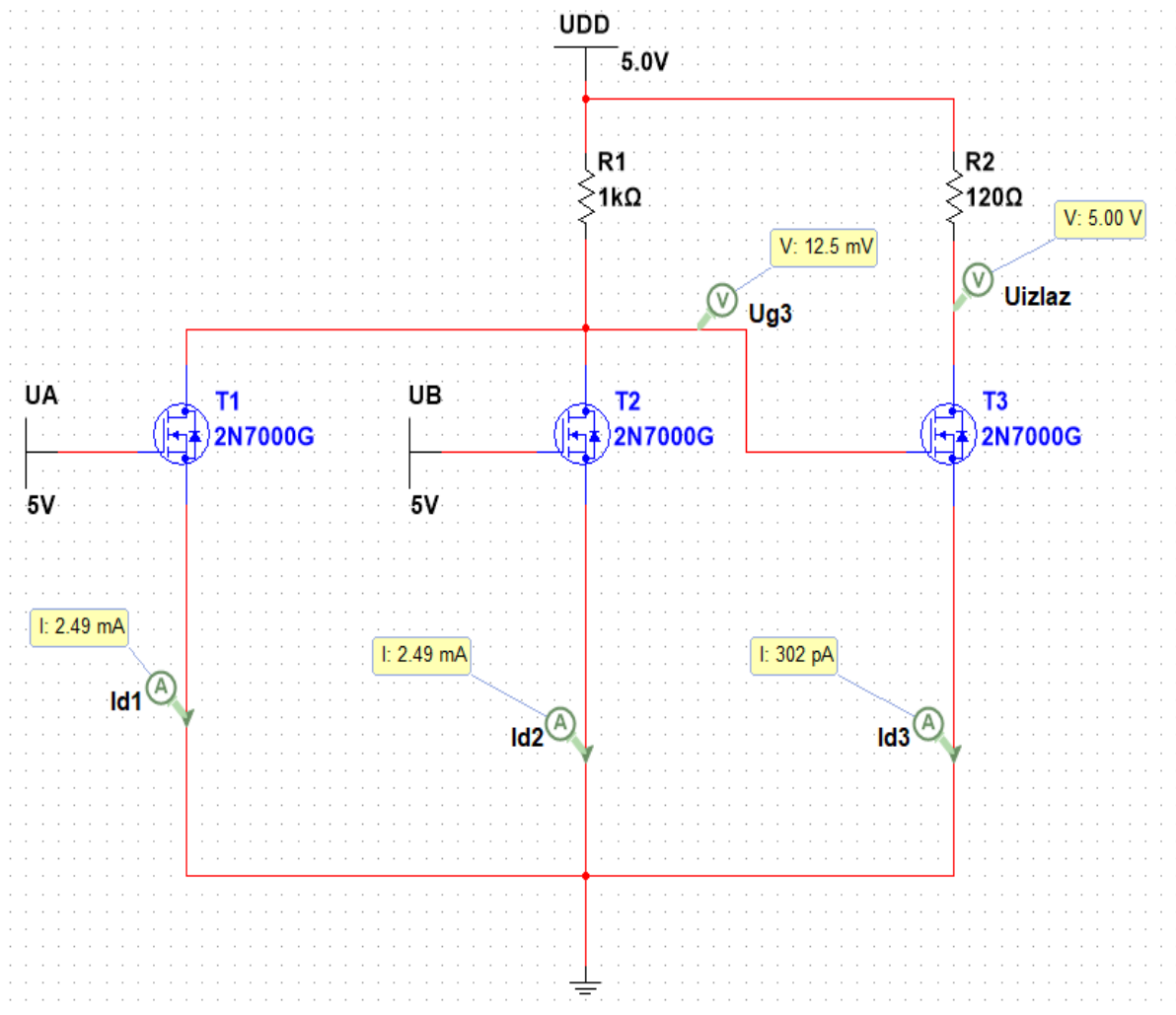
$$U_{GS} \leq U_P$$

- Potencijal na Gate-u tranzistora T1 je 0V, samim time se zaključuje da je $U_{GS2} = 0V$ ($U_{GS2} \leq U_P$) stoga se dalje zaključuje da T1 radi u području zapiranja.
- Potencijal na T3 znamo da je $\varphi_{G3} = U_{DS1} = U_{DS2} = 25mV$

Dakle ispunjen je uvijet i dokazano da T2 i T3 rade u području zapiranja.

Zaključno, kroz njega ne teče nikakva struja i stoga nema pada napona na R_2 pa se samim time U_{DD} prenosi na U_{izlaz} .

4. slučaj – $U_A = 1$, $U_B = 1$, $U_{izlaz} = 1$



Slika 42. Shema logičke operacije ILI s MOSFET N-kanalnim tranzistorom (4) .

Proračun:

T1 i T2 rade u ohmskom području, a T3 u području zapiranja.

Dokaz:

- U_{gs2} (napon između Gate-a i Source-a tranzistora T2) = $5V < U_p$ što znači da tranzistor radi kao zatvorena sklopka no to nije potpun dokaz da tranzistor radi u ohmskom području. Kako bi tranzistor radio u ohmskom području mora ispuniti slijedeći uvijet:

$$0 \leq U_{DS} \leq (U_{GS} - U_p)$$

Ja sam uzeo za proračun: $U_{DS1} = U_{DS2} = 25mV$.

Računanje:

- Računa se struja I_{d1} i pomoću nje otpornik R_1 koji je potrebno postaviti kako bi dobili $U_{DS1} = U_{DS2} = 25mV$:

$$I_{d2} = \frac{U_{ds1}}{R_{dson}} = \frac{25mV}{5\Omega} = 5mA \quad (1)$$

$$R_1 = \frac{U_{DD} - U_{ds1} - U_{ds1}}{I_{d2}} = \frac{5V - 0.025V - 0.025V}{5mA} = 1k\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T1 radi u ohmskom području rada.

- Računa se struja I_{d2} i pomoću nje provjeravam da li izračunom dobijem da je otpornik R_1 jednak $1k\Omega$.

$$I_{d2} = \frac{U_{ds1}}{R_{dson}} = \frac{25mV}{5\Omega} = 5mA \quad (1)$$

$$R_1 = \frac{U_{DD} - U_{ds1} - U_{ds1}}{I_{d2}} = \frac{5V - 0.025V - 0.025V}{5mA} = 1k\Omega \quad (2)$$

Vidimo da su izračunate vrijednosti jednake stvarnim vrijednostima što znači da je proračun dobar, te da T2 radi u ohmskom području rada.

Sada se mora provjeriti radi li T3 rade u području zapiranja.

Da bi radio u području zapiranja mora biti ispunjen uvijet:

$$U_{GS} \leq U_P$$

- Potencijal na Gate-u tranzistora T1 je 0V, samim time zaključuje se da je $U_{GS2} = 0V$ ($U_{GS2} \leq U_P$) stoga se dalje zaključuje da T1 radi u području zapiranja.
- Potencijal na T3 znamo da je $\varphi_G = U_{DS1} = U_{DS2} = 25mV$

Dakle ispunjen je uvijet i dokazano da T3 radi u području zapiranja.

Zaključno, kroz njega ne teče nikakva struja i stoga nema pada napona na R_2 pa se samim time U_{DD} prenosi na U_{izlaz} .

4. Zaključak

U ovom radu je objašnjena teorija (Poglavlje 2) i detaljiziran proračun osnovnih logičkih sklopova s primjenom u elektronici (Poglavlje 3).

Logički sklopovi objedinjuju znanje iz logičke algebre i elektrotehnike, odnosno elektronike. U ovom završnom radu opisani su samo osnovni elektronički logički sklopovi, njihovom kombinacijom se mogu dobiti bilo kakve druge kombinacije logičkih sklopova.

U ovom radu je predstavljena samo jedna od mogućih izvedbi osnovnih logičkih sklopova, također postoje i mnogi drugi načini izvedbe tih sklopova, ali se svi oni izvode s bipolarnim ili unipolarnim tranzistorima.

Sve tvrdnje i proračuni su dokazani mjerenjima u programu "Multisim".

Elektronički logički sklopovi se danas koriste u gotovo svim digitalnim uređajima i postaju sve više prisutni u raznim uređajima.

Njihova upotreba uvelike olakšava zadatke automatizacije pojedinih procesa u proizvodnji, uređajima itd.

Najpoznatija njihova primjena je u računalima i bez njih današnja računala bi bila nezamisliva.

Literatura

[1]

https://www.veleri.hr/files/datotekep/nastavni_materijali/k_telematika_1/Vjezba_3_a.pdf

[2] http://www.skolamedvinogradska.hr/sites/default/files/Nastavni_materijali/Booleova_algebra.pdf

[3] https://hr.wikipedia.org/wiki/Binarni_brojevi_sustav

[4] <https://loomen.carnet.hr/mod/book/view.php?id=118701&chapterid=28026>

[5] https://hr.wikipedia.org/wiki/Logika_sklopovi

[6] <https://www.slideshare.net/elvirah/sloeni-logika-sklopovi>

[7]

http://www.mojeinstrukcije.com/lekcije/Srednja_skola_rjeseni_zadatci/Digitalna_Algebra.pdf

[8] <https://www.fpz.unizg.hr/hgold/ES/DE/K.%20tablice.htm>

[9] https://www.pmf.unizg.hr/_download/repository/materijali__poluvodici.pdf

[10] <https://hr.wikipedia.org/wiki/Dioda>

[11] <https://docplayer.net/53650080-Slika-primjer-zavojnica-male-induktivnosti.html>

[12]

https://loomen.carnet.hr/pluginfile.php/505232/mod_resource/content/1/TRANZISTORI.pdf

[13] <http://morgoth.zemris.fer.hr/diglog/Cupic/podsjetnici/P09-radTranzistora.pdf>

[14] <https://hr.betweenmates.com/difference-between-jfet-and-mosfet-7089>

[15] <https://www.electronicshub.org/fet-as-a-switch/>